

H10-134098

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-134098

(43)Date of publication of application : 22.05.1998

(51)Int.Cl.

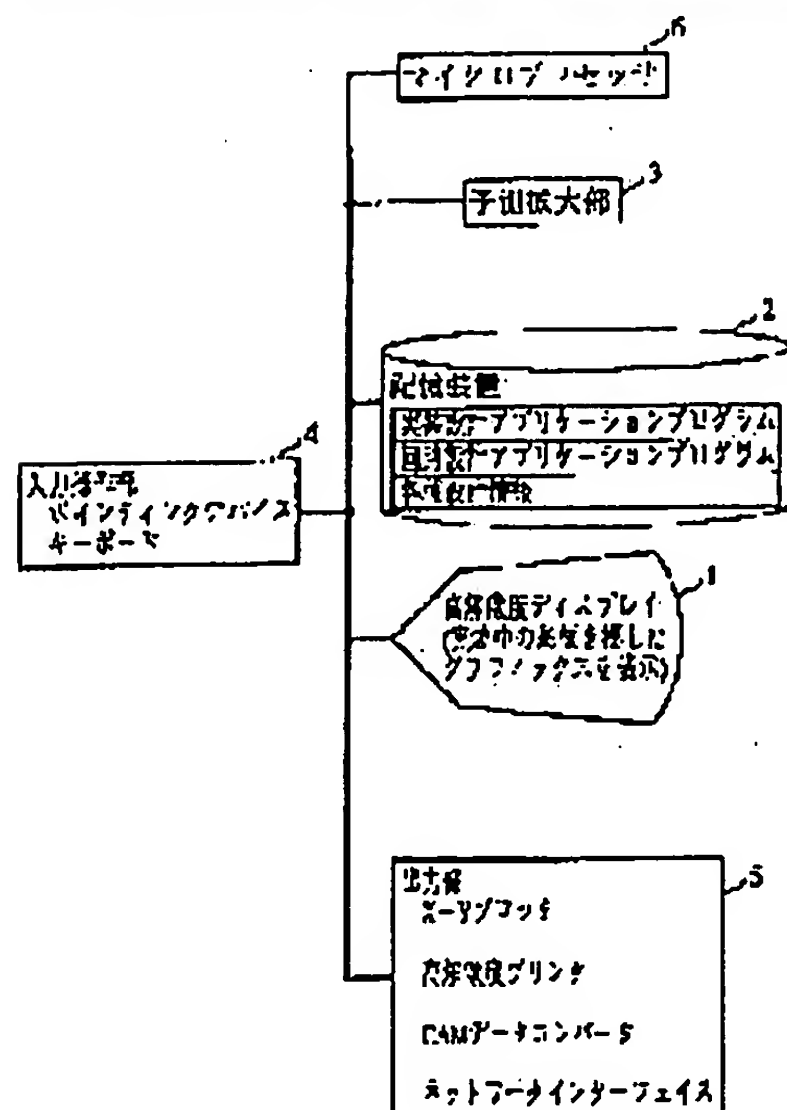
G06F 17/50

H05K 13/04

(21)Application number : 08-286992 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 29.10.1996 (72)Inventor : MIURA SHINJI
UEMURA HIROICHI

(54) MOUNTING DESIGN DEVICE AND MOUNTING DESIGNING METHOD



(57)Abstract:

PROBLEM TO BE SOLVED: To improve a wiring ratio and to make design efficient by following a wiring lead pattern that is preliminarily prepared and performing arrangement design that secures a wiring lead area in part arrangement of a mounting design device.

SOLUTION: A storage device 2 stores the lowest pitch between vias as a 1st design protocol. A predictive expanding part 3 detects plural pins that can lead out a wiring to a via among pins which are attached to parts that should decide a mounting position and decides whether the interval between plural pins that are detected is narrower than the smallest pitch between the vias. When the pin interval is narrower than the smallest pitch, the part 3 predicts how many steps are formed in the wiring that is led out from the pins and expands the part so that a wiring area for predicted steps can be

secured. A mounting design application decides the mounting position of the part to a substrate in an enlarged size.

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to a printed circuit board and the packaging-design equipment which performs the packaging design of MCM.

[0002]

[Description of the Prior Art] In recent years, the miniaturization of pocket devices including a cellular phone, a pager, an electronic notebook, and a palmtop personal computer is progressing quickly. Each manufacturer company which develops these is constantly eager how to design a high-density printed circuit board and MCM (multi chip module). Such densification says that it is influenced by the completeness of the packaging design of a CAD system, and is not overstatements. Generally based on the circuit diagram created by the circuit design, it becomes the packaging design of a substrate from the activity which determines to what location on a substrate each component is mounted, and the activity which determines on a substrate whether to take about a wiring foil in what kind of path. As for these two activities, it is common that the former (positioning) is performed ahead of the latter (wiring activity). And when doing these activities in this sequence, it becomes indispensable [positioning] to decide the magnitude of these components more greatly beforehand. Thus, if it decides more greatly, since a certain amount of margin will be maintained around each part article at the time of positioning, in a wiring activity, the wiring field of the circumference of components becomes possible [avoiding the phenomenon of becoming less insufficient] (on these specifications, since expressional **** is expected, the thing of "positioning" of a stowed position may only be called "arrangement").

[0003] In addition, please refer to the special edition ("CAD/CAE system" corresponding to highly efficient mounting) of the "electronics mounting technology" July, 1993 issue of Information Investigation Committees issue, the Teruhiko Yamada "editorial supervision CAE of printed circuit board" applied-technology publication, January 14, 1990 issue, etc. about the detail of the wiring substrate design using CAD, for example. In a packaging design, it poses a problem that each part article decides which to really enlarge slightly. Wiring which remains with non-connection, without a wiring path being securable in that there are few amounts of expansions appears, the margin of the components circumference becomes large for it to be conversely long, and a substrate does not become high density.

[0004] In case components are positioned, the technique of defining the expansion width of face of each part article proper is called an offset grant technique on these specifications. As the 1st conventional technique of an offset grant technique, what is explained by JP,3-14181,A "automatic-layout mode of processing of components" in full detail is raised. This says the expansion width of each part article at the time of mounting of a multilayer substrate that it will make it change according to components, and has determined it by predicting wiring capacity. According to this official report, wiring capacity is an area size which pulls out in the component side of a multilayer substrate and wiring occupies, and this is computed based on how the pin pulled out and wired in components is located in a line, or in the truck and what kind of physical relationship of a wiring layer a pin list is. A pin is in the both-sides side of components, and when this lies at right angles to the wiring truck in a wiring layer, as shown in an example of drawing 38 (a), the truck of a wiring layer is conjectured that the wiring path which led will be established.

[0005] When parallel to the wiring truck in a wiring layer, in a component side, it is surmised by pulling out, as shown in an example of drawing 38 (b), and using wiring that a wiring path will be established. It computes the field of which drawer wiring of each components occupies according to whether the direction of a pin list lies at right angles to a truck, or to be parallel, and if it positions after only the offset width according to the computed value expands components, it is avoidable that the field for wiring is occupied by the arrangement location of other components.

[0006] The 2nd conventional technique of an offset grant technique will give the offset width of a proper to each part article according to the property of each part article. The example is indicated by the JP,5-12380,A official report, and distributes a free area to the basis of guess that many wiring fields will be used for components with many pins. A free area here is a free area once all carrying out contiguity arrangement of the elegance with the part shape of the minimum rectangle, and if this is distributed, each part article will be gradually expanded so that circumference components may be pushed away from the condition of contiguity arrangement. Thus, if it distributes according to the number of pins, even if the configuration is the same, area will be distributed to more eyes on components with many pins than components with few pins, and it will be estimated as an eye with many wiring fields.

[0007]

[Problem(s) to be Solved by the Invention] By the way, if it does not wait for prediction of a wiring field to be unable to make as a trouble of the 1st conventional technique unless the arrangement location of components becomes settled, i.e., the phase where the stowed position of components became settled, prediction of a wiring field also has the impossible trouble. This means that the prediction stage of a wiring field is restrained greatly. For example, although a designer wishes that a wiring field will be predicted where the stowed position of components is not decided at all, it is impossible, and if a stowed position changes once deciding, the need of repredicting even a wiring field will arise.

[0008] The phenomenon in which the drawer length of drawer wiring in a component side exceeds further the die length predicted from the physical relationship of the direction of a pin list and a truck occurs, and the 1st conventional technique has plentifully the case where prediction of **** is betrayed. Thus, that prediction is betrayed is the case where a router performs path clearance reservation, in order to avoid that the interference and leakage by electromagnetic induction occur. a router -- a CAD system -- setting -- MEZU -- shift in the vertical direction or the path-clearance reservation which is the tool program which determines a wiring path using wiring algorithms, such as law and the Rhine searching method, and this performs makes the wiring pattern of drawer wiring the shape of a straight line for the location which strikes beer in a component side, as shown in drawing 39 (a) -- if -- ** made by forming a wiring pattern stair-like as there is nothing and it is shown in drawing 39 (b).

[0009] Since whether a router performs path clearance reservation as it is in what kind of condition cannot make even if the direction and the direction of a truck of a pin list have become clear by the technique of the 1st conventional technique, the 1st conventional technique will position components, with the field neglected which is surely needed by path clearance reservation. As a trouble of the 2nd conventional technique, when all components cannot be expanded, it is mentioned that the substrate layout which a wiring field cannot secure at all will be generated. Thus, if an impossible layout is generated, it is necessary to redo a layout from the start, and working efficiency is poor.

[0010] The components given when offset width was given after each part article with which it should equip on a substrate with the 2nd conventional technique if it explains concretely carried out contiguity arrangement with the minimum rectangle are expanded so that circumference components may be pushed away. While the components by which it was pushed away are located inside a substrate, it is good, but if the components by which it was pushed away overflow out of a substrate, giving offset must cancel. If offset grant is canceled on the way, where contiguity arrangement is carried out with the minimum rectangle, arrangement processing will finish. Thus, where contiguity arrangement is carried out, a wiring field is not securable, and since it is disqualification as a substrate layout, it will be necessary to redo layout creation from the start.

[0011] The 1st purpose of this invention is to offer the packaging-design equipment which can predict even the excess and deficiency of the wiring field generated when a router performs path clearance reservation. The 2nd purpose of this invention is to offer the packaging-design equipment which gives offset width according to the property of each part article steadily so that generation of the impossible layout with which working efficiency is reduced remarkably may be avoided as much as possible.

[0012]

[Means for Solving the Problem] In order to attain the 1st purpose of the above invention according to claim 1 It is packaging-design equipment which designs the stowed position of the components in a substrate. As 1st design agreement A specific means to specify two or more things by which wiring should be pulled out to beer among the pins attached in the components which should determine a stowed position as a 1st storage means to memorize the permission minimum pitch between beer beforehand, A judgment means to judge whether spacing between two or more specified pins is narrower than the minimum pitch between said beer, In a prediction means to predict how many steps of wiring pulled out from a pin will be bent stair-like if pin spacing is narrower than a minimum pitch, an expansion means to expand the components concerned so that the wiring field of the predicted bending mark may be secured, and the expanded magnitude It has a decision means to determine the stowed position to the substrate of the component.

[0013] In order to attain the 2nd purpose invention according to claim 4 A 1st storage means to be packaging-design equipment which designs the stowed position of two or more components in a substrate, and to memorize systematically two or more components which should determine a stowed position, A 2nd storage means to match and memorize the classification table which classified the property of components at large into two or more items, and the offset width which becomes indispensable in each item, Take out in the order which is having the components memorized by the 1st storage means memorized, and the item which agrees with this is searched from the 2nd storage means. So that it may go round about all the components with which read-out by the read-out means which will read this if there is an agreeing item, and the read-out means is memorized by the 1st storage means A loop means to repeat and start a read-out means, and an expansion means to expand only the offset width which had the component concerned read whenever one component was read, If the ratio of a total means to total the components area in the expansion till then whenever components expansion is performed once, and the totaled components area and substrate area reaches a judgment means to judge whether the limitation of the arrangement consistency defined beforehand was arrived at, and a limitation It has a positioning means to interrupt starting of the read-out means by the loop means, and

to position the components in the expanded magnitude.

[0014]

[Embodiment of the Invention] Hereafter, the example of the printed circuit board design approach of this invention and equipment is explained using a drawing. (The 1st operation gestalt) It explains by making a CAD system into an example as an operation gestalt of packaging-design equipment. This CAD system performs a circuit diagram design and the packaging design based on the design result of a circuit diagram design, and is sharing design information by the circuit diagram design and the packaging design.

[0015] The hardware configuration of this CAD system is shown in drawing 1. As shown in drawing 1, a CAD system consists of the high resolution display 1, storage 2, the prediction limb 3, an input control unit 4, the output section 5, and a microprocessor 6. The high resolution display 1 is the CRT display and LCD which display the graphics which reproduced faithfully the absolute size ratio of the substrate under packaging design, components, and a wiring foil at the time of activation of a packaging-design application program. These are reproducing the mutual absolute size ratio faithfully by the design information memorized by storage 2. At the time of dialogue edit, a designer changes the layout on a substrate using a mouse cursor etc.

[0016] The store 2 has memorized the circuit design application program which is the hard disk and magneto-optic disk which have the memory capacity of a G byte order, and performs a circuit diagram design, the various design information inputted by the designer at the time of the program execution concerned, and the packaging-design application program which performs a packaging design. Since the above-mentioned circuit design program is not the chief aim of this invention, it omits explanation. Moreover, about a packaging design, it mentions later. Here, design information is explained to a detail. this design information -- the following 1.2.3. -- the information on classification shown in is included.

1. The stowed position on a substrate is information which shows where it is by the product name of [information / components information components] what in each component on a circuit diagram. An example of components information is shown in drawing 2 (a). The part number which is a number to which the designer ****(ed) components information on each components on a circuit diagram, and (IC1, IC3) in drawing, The components name which shows the product name of a suitable product to the component concerned, and (MN700 in drawing), The coordinate on the substrate of the component concerned, and (the inside of drawing (35,100 (20,100))), The field number which shows the component side of the component concerned, and the include angle which ("1" in drawing, "6"), and the criteria side of the components concerned make with the criteria side of a substrate ("0 degree" in drawing, "180 degrees"), It consists of the package kind of the component, a components class which shows whether the function of the component is CPU, or it is a connector, and expansion appearance information that the components appearance expanded by predetermined offset width is written in.

[0017] In this Fig., the list beside the part number IC 1 shows the contents "the components IC 1 on a circuit diagram have a suitable product MN700, and the stowed position is set to (20,100) of a field 1." The list beside the part number IC 3 shows the contents of "the components IC 3 on a circuit diagram having a suitable product MN700, and the stowed position being (35,100) of a field 6, and making the criteria side and the include angle of 180 degrees." In addition, it is entrusted with the task of

a designer how the part number, a components name, a package kind, and a components class are set up among components information by the dialogue edit mode being performed in a circuit design or a packaging design, and it sets up. Expansion appearance information is written in by the prediction limb 3, and a wearing coordinate, a field number, and an include angle are minutely calculated by the packaging design.

[0018] Although an example was shown in drawing 2 (a), there is other accompanying information, such as components side information and the wiring approach information, among each part article information. Drawing 3 (a) is drawing showing the DS of components side information, and as for components side information, according to this Fig., the components name of the components information which self accompanies is given. And the surface of the components of the components name, the lower side, the right-hand side, and left part begin from which coordinate, and the starting point and the terminal point coordinate which shows with which coordinate it finishes are matched. Moreover, the pin of what position is attached each components side or whether the pin attached exists are describing.

[0019] Drawing 3 (b) is drawing showing the DS of the three wiring approach information, and according to this Fig., the wiring approach information has given a classification called wiring to each pin attached in each part article in the middle of all wiring and drawer wiring. All wiring is the technique of wiring a wiring foil on the field where current mounting is performed, and the usual wiring approach information is set as this.

[0020] Drawer wiring is the wiring technique which pulled out and pulled out the wiring foil of predetermined length from the pin of striking beer previously in order to wire via a inner layer or other sides. Wiring will become possible, if this drawer wiring is performed even when the field which is performing current mounting cannot be wired by the ability not securing the free area which wiring takes. Wiring is the technique of wiring a wiring foil using jumper wire the middle.

2. Part-shape information part-shape information is the information showing the configuration of the actually mounted components. An example of a part shape is shown in drawing 2 (b). Part-shape information consists of the components name which shows the product name of a suitable product to components, the appearance of the product concerned expressed with the relative coordinate, the terminal appearance which is an appearance of a terminal expressed with the relative coordinate, the number of terminals which the product concerned has, a relative coordinate which is the relative position of each terminal, and a pin pitch which shows spacing of these pins. By this example, the above-mentioned relative coordinate makes a normal coordinate the top-most vertices nearest to the No. 1 terminal of each part article, and is given. This information is also inputted by the dialogue edit mode being performed in a circuit design or a packaging design.

3. An initial entry initial entry is the information showing the logical connection between terminals. An example of an initial entry is shown in drawing 2 (c). As shown in drawing 2 (c), an initial entry consists of information on the terminal connected by the network name which is the name named by the designer at each wiring foil on a circuit diagram, ("A" in drawing), and the wiring foil concerned, and (IC 1-1 in drawing, R20-1, IC 3-5). The information on the terminal of this latter consists of a terminal number of the terminal concerned, and the part number given to the component concerned. The graph of drawing 2 (c) corresponds with the circuit diagram of the right-hand side. The wiring foil of the network name "A" runs in this Fig., and the No. 1 terminal of IC1 and the No. 5 terminal of IC3 are connected by this wiring foil. The

list beside network name "A" of drawing 2 (c) shows connection of the terminals in this circuit diagram. Wiring of the components arrangement in a packaging design and a wiring foil is performed based on this initial entry. It is entrusted with the task of a designer how this information also sets up by being inputted by the dialogue edit mode being performed in a circuit design or a packaging design.

4. Wiring information wiring information is the information about the wiring foil on a substrate, and the example is shown in drawing 2 (d). The identifier by which wiring information was given to each wiring foil as shown in drawing 2 (d), and (ID"1" in drawing), The network name which the wiring foil concerned supports, the identifier of the field where ("A" in drawing) and the wiring foil concerned were wired, and (field "1" in drawing), It consists of ((19.103 in drawing), and (24,103), (54 88)). [the number and the coordinate of ("6" in drawing), and a constituting point of the constituting point which constitutes the wiring foil concerned, and] In addition, a constituting point means the point which constitutes the above-mentioned configuration. When the wiring foil [finishing / wiring / specifically] has become polygonal line-like, a constituting point is equivalent to the endpoint of the polygonal line concerned, and a turning point, and when the wiring foil [finishing / wiring] has become straight line-like, a constituting point is equivalent to the starting point of the straight line concerned, and a terminal point.

5. Prohibition region information prohibition region information is the information showing where the arrangement which corresponds on a substrate, and the field which forbids wiring are. An example of prohibition region information is shown in drawing 2 (e). As shown in drawing 2 (e), prohibition region information consists of a coordinate on the identifier ("ID1" in drawing) given to each prohibition region, the field (field "1") where a prohibition region exists, and the substrate in which the configuration of a prohibition region is shown.

6. Design-basis information design-basis information is the information showing the criteria of packaging designs, such as a physical constraint at the time of performing a packaging design. An example of design-basis information is shown in drawing 3 (c). As shown in drawing 3 (c), design-basis information The diameter vialand of beer, wiring **** fwidth (the inside of drawing 0.2mm) Minimum pitch vvpitch which shows into how much the minimum interval of beer is made when a router wires (the inside of drawing 0.3mm), Minimum pitch vppitch which shows into how much the minimum interval of beer and a pin is made (the inside of drawing 0.15mm), Minimum pitch vvdist which shows into how much the minimum interval of the minimum distance vfdist, beer, and beer in which it is shown into how much the minimum interval of beer and a wiring foil is made is made is expressed. The information on this is also inputted by the dialogue edit mode being performed in a circuit design or a packaging design. [0021] The above-mentioned design-basis information is referred to in case a router performs beer **** and wiring, as shown in the following (1) - (7).

(1) When a router performs beer **** for the pin which should pull out and wire the 1st, vpdist and vialand are referred to. That is, as shown in drawing 4 (a), a router vacates vpdist from the 1st pin and strikes the beer which has the diameter shown in vialand.

[0022] (2) fwidth is referred to in formation of a wiring foil. That is, a router will form the wiring foil which has the horizontal width of fwidth from the 1st pin to beer as shown in drawing 4 (b), if beer is struck as shown in drawing 4 (a).

(3) vvpitch is referred to in case drawer wiring of the 1st pin is finished, and beer is continuously struck for drawer wiring of the 2nd pin. That is, a router reads the pin pitch of components, and vvpitch is read, and a pin pitch judges whether it exceeds vvpitch.

[0023] (4) If it exceeds, as shown in drawing 4 (c), beer will be struck to the location which separated only vvpitch from the core of the beer of the 1st pin horizontally, and as shown in drawing 4 (d), the wiring foil which has the horizontal width of fwidth to the beer struck from the 1st struck pin will be formed.

(5) In the case of the straitness in which a pin pitch is less than vvpitch at the time of the judgment of (3), vfpitch is referred by the router. That is, a router judges whether when a pin pitch judges with it being less than vvpitch, vfpitch is read and this exceeds a pin pitch.

[0024] (6) Since the wiring foil of the 1st pin is used, as shown in drawing 4 (g), strike beer on the production of the location which separated only vfpitch horizontally, and when it judges with it being less than (7) vfpitch which strikes beer to the location which separated only vvpitch from the core of the beer of the 1st pin towards the slant top when it judges with exceeding vfpitch, as shown in drawing 4 (h), form a wiring foil stair-like towards this beer.

[0025] Explanation about the information memorized by storage 2 is given the former, and resumes the explanation about each configuration of packaging-design equipment. In the components side of each part article, the prediction limb 3 predicts what kind of drawer pattern is formed, and gives offset width the components side based on a prediction result. When performing a drawer based on the technique which a router becomes from above-mentioned (1) - (7), the drawer pattern called a two-step drawer pattern and the drawer pattern called n+ two-step drawer pattern appear the components side where a drawer is performed.

[0026] A two-step drawer pattern is a drawer pattern which appears when spacing between pins is less than beer **** spacing specified to design-basis information. Drawing 5 (a) illustrates this drawer pattern, with this explanatory view, in the pin attached in components, the beer pulled out from the odd number pin is arranged with a broken line b1, and the beer pulled out from the even number pin in drawing is arranged with a broken line b2. Thus, when the location of beer **** to an odd number pin and an even number pin is arranged with two parallel lines like a broken line b1 and a broken line b2, the distance between beer will spread to what is shown in a continuous line k2 from what is shown in the continuous line k1 shown in drawing 5 (b).

[0027] n+2-step drawer wiring is a drawer pattern which appears when spacing of a pin and a wiring foil is less than beer wiring foil spacing specified to design-basis information. spacing between pins -- beer spacing -- less -- in addition -- and when less even than spacing of a beer wiring foil, the distance between the wiring foil-beer in a two-step drawer pattern approaches too much, and it is apprehensive about electromagnetic compatibility or leakage. A router is pulled out as shown in drawing 5 (c). In this case, the inside of the side (the thing of the components side by which drawer wiring is carried out is said), A central pin and the m-th becoming pin (here, odd pins shall be attached the components side) from -- only a drawer pattern is formed in the shape of a straight line, the drawer pattern with which the m-1st pins and the m+1st pins which are located in the neighbors of this are pulled out is formed stair-like, and spacing of beer and a wiring foil is vacated. Furthermore, since it also has a problem that drawer wiring with which the m-1st pins and the m+1st pins are pulled out again approaches too much with the beer struck by the drawer point of the m-2nd pins and the m+2nd pins, a router also forms drawer wiring pulled out from the m-2nd pins and the m+2nd pins stair-like, and vacates spacing of beer and a wiring foil. Thus, if spacing with a wiring foil is vacated, the distance between beer can vacate spacing of beer and a wiring foil, as shown in the continuous line k3 of drawing 5 (d).

[0028] Since it is necessary to form drawer wiring other than central drawer wiring stair-like when the number of pins pulled out from the components side is odd, the total of a number of stages becomes $(S-1) / 2+2$ steps. Since it is necessary to form drawer wiring other than central drawer wiring stair-like when the number S of pins pulled out is even, the total of a number of stages becomes $S / 2+2$ steps.

[0029] A wiring field explains, while the prediction limb 3 refers to [each components side to / a perpendicular direction and] drawing 5 (e) for how offset width is added horizontally according to breadth. Offset of the basic length v_0 equal to minimum pitch $vpdist$ which the prediction result pulled out, and was previously shown the components side when the number of patterns was one is perpendicularly given to the components side. If the predicted number of stages is two steps, the prediction limb 3 will add the perpendicular length v_1 further on this basic length v_0 .

[0030] Offset width is not given when it is but predicted as one step and two steps to the perpendicular direction from the components side. However, if a prediction result crosses three steps, the offset width of the level length h_1 will be added to the horizontal direction of the body of components. In view of the breadth of the above wiring fields, the prediction limb 3 computes a perpendicular direction and the offset given horizontally by the operation which applied to the following {formulas 1} correspondingly when the drawer pattern whose number of stages is m steps appeared.

[0031] {Formula 1}

Offset V_{offset} = given perpendicularly Offset H_{offset} = given to basic length $v_0 + (m-1) * \text{perpendicular length } v_1$ horizontal direction Level length $h_1 * (m-2)$

Based on the prediction result of a number of stages, the prediction limb 3 explains the offset width of which gives the body of components, referring to drawing 6 (a) - (f).

[0032] The case where it is predicted that drawing 6 (a) is formed the components side where one step of drawer pattern counters is shown. If it predicts that the number of stages of a drawer pattern is one step, the prediction limb 3 will give the offset width of the basic length v_0 to the body of components, as shown in drawing 6 (b) to a perpendicular direction to each components side. Moreover, if it predicts that the number of stages of the drawer pattern of the components side which counters as shown in drawing 6 (c) is two steps, the prediction limb 3 will give the basic length v_0 and the perpendicular length v_1 perpendicularly to the components side, as shown in drawing 6 (d).

[0033] If it predicts that the number of stages of the drawer pattern of the components side which counters is three steps as shown in drawing 6 (e), the prediction limb 3 will add the twice of the basic length v_0 and the perpendicular length v_1 perpendicularly to the components side. Since drawer wiring is formed stair-like and it spreads also horizontally when it is three steps ($1+2$ steps), the die length h_1 of the horizontal level of the drawer wiring is given to the horizontal direction of the components side (refer to drawing 6 (f)).

[0034] If it predicts that it pulls out as shown in drawing 7 (a), and the number of stages of a pattern is four steps, the prediction limb 3 will give 3 times of the basic length v_0 and the perpendicular length v_1 perpendicularly to the components side. Since two drawers are formed stair-like and this spreads horizontally, the prediction limb 3 gives the level length h_2 of the level length h_1 of that drawer equal twice to this horizontal direction (drawing 7 (b)).

[0035] The pin is attached the four components sides and drawing 7 (c) shows the case where four steps of drawer patterns are formed from each components side. this prediction limb 3 -- four sides -- it is alike, respectively and receives, and 3 times of the basic length v_0 and the perpendicular length v_1 are given perpendicularly, it receives

horizontally, and the level length h2 of the level length h1 of that drawer equal twice is given (refer to drawing 7 (d)).

[0036] The input control unit 4 has a pointing device and a keyboard, and moves the mouse cursor on the high resolution display 1 according to actuation of the operator of a pointing device, and a designer is provided with the input environment of dialogue edit by receiving the keypunch from a keyboard. The output section 5 consists of the X-Y plotter and high resolution printer which carry out the printout of the design result on a predetermined form, a CAM data converter which changes a packaging-design result into CAM data in order to control an NC machine tool, and a network interface for transmitting a packaging-design result to other CAD systems through LAN.

[0037] The packaging-design application program 7 is an execute-form program which described the procedure of the flow chart of drawing 8 - drawing 10, and consists of the activation module corresponding to the flow chart of drawing 8 - drawing 10, a router, and a managed table for loading these activation modules to a primary storage. The packaging-design application program 7 is carried by recording on a floppy disk, an optical disk, a magneto-optic disk, etc., and is installed in a desired CAD system. Although what is generally described by machine instruction as for "execute form" is shown, the application program 7 may be described with the macro language interpreted by the predetermined interpreter.

[0038] The Maine Flo-chart of a packaging-design application program is shown in drawing 8. Henceforth, the flow chart of drawing 8 is decoded and order is explained for what kind of contents of processing a microprocessor 6 performs later on. By performing dialogue edit, a microprocessor 6 first inputs a components appearance required for the packaging design of a wiring substrate, a terminal location, the signal-line name of a terminal, the network data between components terminals, a design basis, and substrate data (S3301). Next, a microprocessor 6 determines the sequence (location sequence) of deciding a stowed position (S3302). Based on the connection relation between components etc., a microprocessor 6 determines the location and arrangement side which want to arrange the components on a wiring substrate (S3303).

[0039] Next, a microprocessor 6 operates a part shape from a connection terminal location with arranged components etc. (S3304). The stowed position of components is decided with the operated part shape (S3305). The wiring path between all the components terminals to connect is determined, keeping the design basis of a wiring substrate to an arrangement result, if all of positioning of components are completed (S3306).

[0040] As wiring substrate data [finishing / a packaging design / finally], a components stowed position and wiring substrate wiring path information are outputted (S3307). In addition, although artwork processing of fine tuning of wiring, an addition of a recognition alphabetic character, etc. is performed in fact, since it is not related to the theme of this invention, it omits here. the above-mentioned Maine Flo-chart -- setting -- further -- a detail -- it should explain -- in part-shape actuation of step 3304, they are the procedure which predicts how many steps of drawer pattern is formed, and the procedure which fluctuates offset width in components size based on the number of stages. These procedures are shown in the flow chart of drawing 9. The "expansion sequence" which shows the sequence that all the components information set as the object of expansion aligns at a single tier as shown in drawing 11, the tag in which it is shown whether it is "finishing [expansion]", respectively, it is "a candidate

for expansion", or "whether it have expanded" is given in this flow chart, and each components information is expanded is given.

[0041] In the flow chart of drawing 10 , a microprocessor 6 reads the part-shape information which shows an appearance, a terminal appearance, a terminal location, etc. at step 900 on the primary storage which is not illustrated from storage 2. The design-basis information which shows wiring ****, spacing between wiring foils, etc. in step 901 is read from storage 2 to a primary storage, and the information which shows a wiring drawer pattern in step 902 is read from storage 2 on a primary storage. Then, at step 903, a microprocessor 6 judges whether the components information that it does not expand exists in the group for a design. If it exists, the tag which "is not expanded" will be rewritten "for expansion", and it will shift to step 9041. [which is given to this]

[0042] At step 9041, the components name for expansion is read and a microprocessor 6 reads a pin pitch from the part-shape information on the read components name in step 904. Furthermore, it sets to step 905 and is the value of the minimum pitch of the beer of design-basis information, and beer. vvpitch It reads. Step 906 is a comparison step of a pin pitch pinpitch and minimum pitch vvpitch between beer, and is a minimum pitch between beer. If vvpitch is large, step 907 will give a prediction result that the number of drawer patterns is one, and will shift to step 914.

[0043] If minimum pitch vvpitch between beer is narrow, in step 908, minimum pitch vfpitch between beer and a wiring foil will be read, and at step 909, a pin pitch pinpitch is a minimum pitch between beer foils. It judges whether it is larger than vfpitch. When large, it pulls out in step 910 and a prediction result is given that wiring is two steps. When narrow, in step 911, the pin total extpin for every drawer side for expansion is counted. The procedure of this step 911 is expressed by the detail with the flow chart of drawing 10 . In the flow chart of drawing 10 , at step 921, a microprocessor 6 reads the wiring approach information about the components name for expansion from storage 2, and a microprocessor 6 detects all the pins by which the wiring approach is specified as "drawer wiring" among the read wiring approach information by step 922. In step 923, a microprocessor 6 computes a summary value extpin by totaling the number of pins pulled out and wired for every components side with which the pin which the wiring approach information pulls out and is specified as wiring is attached. Thus, when a summary value extpin is computed, it sets from the flow chart of drawing 10 to return and step 912 to the flow chart of drawing 9 , and a microprocessor 6 is $\text{extpin}/2$. The following maximum integers n It computes. In step 913, a prediction result is given that $n+2$ steps of drawer patterns appear the drawer side. By performing the above step 906 - step 913 shows that the number of stages at the time of drawer wiring being performed is predicted.

[0044] It makes it compute which it pulls out and spreads to that a wiring field is horizontal and a perpendicular direction in the prediction limb 3 in a number of stages at step 914 to have been predicted. And the perpendicular length Voffset and the level length Hoffset are added to what is equivalent to the starting point and the terminal point of drawer wiring among the appearance coordinates of part-shape information. It shall be an appearance coordinate here $(x(x(x(x_0, y_0)1, y_0)0, y_1)1, y_1)$, and the drawer side shall make the coordinate (x_0, y_0) (x_1, y_0) the starting point and a terminal point. In this case, at this step, an expansion appearance is computed by operation like the following {formulas 2}, and a calculation result is written in as expansion appearance information for expansion.

[0045] {Formula 2}

$(x_0 - \text{Hoffset}, y_0 - \text{Voffset})(x_1 + \text{Hoffset}, y_0 - \text{Voffset})(x_0, y_1)(x_1, y_1)$

Since components are expanded to the magnitude to which the prediction limb 3 responded [in how many steps path clearance reservation of a router draws out and a pattern is formed, and] for predicting as mentioned above according to this operation gestalt, each part article is expandable to the suitable magnitude for the breadth of a wiring field. Since prediction of this number of stages does not need the wearing coordinate of components, components cannot be positioned but ** can also predict a wiring field beforehand.

[0046] In addition, an offset value may be computed more in a detail using values, such as spacing between wiring foils, and spacing between beer and a wiring foil.

(The 2nd operation gestalt) The 2nd operation gestalt is the configuration of performing adjustable offset grant of changing the offset width of components according to the property of its proper until the surface ratio of a components-substrate exceeds the rate of predetermined.

[0047] In order to realize this adjustable offset grant, with the 2nd operation gestalt, the termination criteria of offset width expansion shown in drawing 12 (a) and the offset expansion approach shown in drawing 12 (b) are stored in storage 2. The former offset expansion termination criteria are the desired value of the arrangement consistency in a substrate design, and 80 percent is set up as desired value with an example of drawing 12 (a). In addition, about offset termination criteria, the threshold value of the expansion not only to an arrangement consistency but each part article etc. may be used.

[0048] As the latter offset expansion approach shows the example to drawing 12 (b), the property of components at large is classified into two or more items, it is the information which matches with each item the offset width which becomes indispensable, and it is used in order to choose offset width as a meaning from the property of each components. It not only specifies directly, but about expansion width, you may use the value for one step of the wiring drawer pattern explained with the 1st operation gestalt etc.

[0049] For example, if its attention is paid about the package classification shown in drawing 12 (b) as one of the properties, there will be classification, such as QFP (KUDDO flood array), PGA (pin grid array), SOA, and DIP, and the magnitude of the offset width which should be given will change with these classification a lot. An example of the configurations of QFP and PGA is shown in drawing 16 (a).

[0050] The components 1301 (part number 1301) shown in drawing 16 (a) are QFP, and are attached in the shape of [L character-like] a grid from all the four side faces of a package. On the other hand, the components 1302 shown in drawing 16 are PGA, and no less than 40 pins are attached in the shape of a grid from the base. In consideration of the difference among these packages, as shown in an example of drawing 13 (b), 1.0mm longer than the offset width of other classification is given to the expansion approach information to PGA. Thus, if an offset width of 1.0mm is given to the components of Classification PGA, as for the components of PGA, classification will be greatly expanded much more compared with other components.

[0051] Moreover, by the offset expansion approach, many kinds of properties that not only a package kind but a dimension is different are established. The properties that a dimension is different to a package kind are a functional kind, a components name, the magnitude of a part shape, a pin number, etc. Thus, many kinds of properties that a dimension is different are established for preventing that offset width inclines and is evaluated only by one kind of components conditions.

[0052] In components information, in order to search offset width according to a components condition, it is defined beforehand where the property corresponding to

each components condition is described, respectively. Drawing 13 (a) and (b) show whether where is made into a key and a property is judged in components information and configuration information. Since the package kind within components information is used for searching the components conditions of the 1st classification, it is instructed to be the 1st property column here, and since the components class within components information is used for searching the components conditions of the 1st classification, it is instructed to be the 2nd property column.

[0053] The CAD structure of a system in the 2nd operation gestalt is shown in drawing 14. If this Fig. is referred to, the prediction limb 3 shown in the 1st operation gestalt is deleted. This is because this operation gestalt does not give offset width from the number of stages of a drawer pattern but the offset width of components is computed from an another include angle called the property of components. Moreover, although it was made to give with the 1st operation gestalt the components side which has offset width pulled out, the 2nd operation gestalt gives the offset width in components conditions all the components sides.

[0054] In view of these difference points, the procedure of step 3304 in the flow chart of drawing 8 shown in the 1st operation gestalt and step 3305 is realized with the 2nd operation gestalt by the flow chart shown in drawing 15. In this flow chart, first, at step 116, a microprocessor 6 aligns considering the components information set as the object of expansion as a group for a design, and in step 114, a microprocessor 6 takes the total of the area which the components belonging to the group for a design occupy, and calculates the area summary value M.

[0055] Step 101 is control statement which shows the start of the loop-formation processing which consists of step 102 - step 112, and a microprocessor 6 takes out the thing of the head of components information to which the non-expanded tag is given within the group for a design which aligned in step 116, and rewrites the tag of this for expansion. Although the candidate for expansion set up by rewriting of such a tag is a translation expanded by processing which consists of step 102 - step 112, if processing of this step 102 - step 112 is seen functionally, the point divided into the procedure of step 102 - step 106, the procedure of step 107 - step 109, the procedure of step 110 - step 112, and the procedure of step 110 - step 112 should be noted.

[0056] Thus, the retrieval procedure in which the procedure of step 102 - step 106 retrieves components information for expansion is divided, and it is because the procedure of step 107 - step 109 is an expansion procedure of expanding the candidate for expansion and performing the comparison with this and arrangement termination criteria. And step 110 - step 112 are expansions for [in the above] expansion, and are a procedure for judging whether the consistency on a substrate met the termination criteria.

[0057] If the procedure of step 102 - step 106 is explained in more detail, at step 102, a microprocessor 6 will set a numeric value 1 as Variable i, and a microprocessor 6 will read the contents of entry of the i-th property column for [which is directed with the set point of the variable i] expansion in step 103. In step 104, if it judges whether the contents of entry and the corresponding item exist in the item of the i-th classification of the read components conditions and it is not existed in it, in order to switch the candidate for retrieval to other components conditions, in step 106, a microprocessor 6 adds Variable i one time. In order to shift to step 106 and to switch the candidate for retrieval to other components conditions once it judged whether the item would be once searched in step 105 and searched it since it is unsatisfactory that the components conditions already searched overlap and are searched even if the corresponding item exists, in step 106, "1" is added to Variable i. The procedure of the above step 103 - step

106 is repeatedly repeated until the components conditions applicable to the candidate for expansion are discovered.

[0058] Then, the procedure of step 107 - step 109 is explained. The case where the components conditions applicable to the property column for expansion are discovered shifts to step 107. At step 107, only the offset width which read offset width incidental to the item applicable to the discovered components condition, and was read in step 108 expands ** outside components, and rewrites the tag given to components information to "finishing [expansion]."

[0059] When the components 1301 shown in drawing 16 (a) here are the candidates for expansion, the appearance coordinate (x0, y0) (x1, y0) of components 1301 (x0, y1) (x1, y1) is read. On the other hand, since the package kind of components 1301 is QFP, an offset width of 0.508mm reads from components condition information. Appearance coordinate read at step 108 (x0-0.508mm, y0-0.508mm) (x1+0.508mm, y0-0.508mm) (x0-0.508mm, y1+0.508mm) (x1+0.508mm, y1+0.508mm) By updating, as shown in drawing 16 (c), components 1301 are expanded.

[0060] Moreover, when the components 1302 (part number IC 1302) whose package kinds shown in drawing 16 (b) are PGA are the candidates for expansion, the appearance coordinate (x0, y0) (x1, y0) of components 1302 (x0, y1) (x1, y1) is read. On the other hand, since the package kind of components 1302 is PGA, an offset width of 1.0mm is read from components conditions. Appearance coordinate read at step 108 (x0-1.0mm, y0-1.0mm) (x1+1.0mm, y0-1.0mm) (x0-1.0mm, y1+1.0mm) (x1+1.0mm, y1+1.0mm) By updating, as shown in drawing 16 (d), components 1302 are expanded.

[0061] In step 109, an expanded part of components area is computed after expansion. The above is the procedure of step 107 - step 109. If only the offset width to which the candidate for expansion of a piece accompanied the property column is expanded by these procedures, the amount of expansions computed at step 109 in step 110 at the area summary value M will be added. Thus, addition of a summary value computes the ratio of the area summary value M and the substrate area K at step 111. It is reflected by expansion for [above] expansion in the ratio computed here which increased, and, as for the consistency on a substrate, this is compared with a termination criterion in step 112 at it.

[0062] When not fulfilling a termination criterion, it shifts to step 113. Step 113 is control statement which shows the end of loop-formation processing, with reference to whether components yet remain in the group for a design, if it shifts here, if it remains, will choose this as a candidate for expansion, and will return to step 101 again. If it returns to step 101, processing of step 102 - step 112 to the following candidate for expansion will be performed.

[0063] The above explanation showing is making processing of step 102 - step 112 repeat so that it may continue shifting to step 113 and the following candidate for expansion may be chosen, when the ratio of the summary value of components area and substrate area which were computed in step 111 does not fulfill the termination criterion which the designer defined. Thus, if step 102 - step 112 are performed repeatedly, expansion of components will be performed one after another.

[0064] Thus, if the offset width according to components conditions is given, the ratio of the area summary value and substrate area which are calculated in step 111 will increase gradually. Processing of step 102 - step 112 is repeated repeatedly, if all the components contained in the group for a design are taken out as a candidate for expansion, it will be detected that remained in step 113 and components were lost, and it will shift to step 115 from step 113. In the phase which shifted to step 115, although the components contained in the group for a design are the translations to which all

are expanded, by rewriting the tag given to such components information from "finishing [expansion]" "un-expanding", resequencing of them is carried out as a group for a design, and they shift to step 101 at step 115, so that they may aim at much more expansion of each part article.

[0065] If step 102 - step 112 are repeatedly performed to components 1301, as shown in drawing 17 (a), the expansion width y1311 based on a components class and the expansion width y1321 based on a part shape will join the configuration of a broken line y1301 where the offset width based on a package kind was given. On the other hand, if step 102 - step 112 are repeatedly performed to components 1302, the expansion width y1312 based on a components class and the expansion width y1322 based on a part shape will join the configuration of a broken line y1302 where the offset width based on a package kind was given as shown in drawing 17 (b).

[0066] Thus, if processing of step 102 - step 112 is repeatedly repeated by the loop control statement which consists of step 101 and step 113, the surface ratio computed at step 111 will exceed a termination criterion. If a termination criterion is exceeded, it will shift to step 114, and only offset width determines the stowed position of each part article by using arrangement algorithms, such as a method of elastic center, where outside ** is expanded.

[0067] Since the component will be expanded and the area comparison with this and a substrate will be performed at the time of expansion of the components of a piece, if in agreement with the item by which the property of each part article is included in components conditions, just before crossing the limitation of an arrangement consistency as mentioned above according to this operation gestalt, according to the property of each part article, each components are expandable. Once it does not carry out contiguity arrangement of the components in this expansion, as compared with the 2nd conventional technique expanded so that a perimeter may be pushed away, grant of offset width is very steady. Since each part article is positioned for the first time in the phase beyond a limitation, the effectiveness of being expanded as more greatly as possible has each part article.

[0068] (The 3rd operation gestalt) The 3rd operation gestalt is the configuration of having improved a part of 2nd operation gestalt. As to [the 2nd operation gestalt] where it improved, it is only carrying out sequential expansion of the thing corresponding to which offset expansion approach, and the 2nd operation gestalt is the point that there is no regularity in selection for expansion. Thus, since offset width was previously given to components with the so thin necessity of offset grant when there was no regularity in selection for expansion, the phenomenon in which the offset width of the components chosen later can reduce appears.

[0069] In order that such a phenomenon may avoid, with the 3rd operation gestalt, regularity is given to the components selection for expansion by giving each of the offset expansion approach a priority. Drawing 18 is an example of the offset expansion approach that the priority (1) - (9) was given. When its attention is paid about a configuration among these offset expansion approaches, a priority is high in order of (1) PGA, (2) QFP, (5) SOP, and (6) DIP.

[0070] Moreover, as components of a priority (3) and (4), the things of a connector type and CPU are enumerated and PGA and a priority high subsequently to QFP are given. The priority shown here is an example, may replace the sequence of a priority and may add new conditions. In respect of the internal configuration, the prediction limb 3 shown in the 1st operation gestalt also in this operation gestalt is deleted like the 2nd operation gestalt. Moreover, although it was made to give with the 1st operation

gestalt the components side which has offset width pulled out, the 3rd operation gestalt gives the offset width in components conditions all the components sides.

[0071] In view of these difference points, the procedure of step 3304 in the flow chart of drawing 8 shown in the 1st operation gestalt is realized with the 3rd operation gestalt by the flow chart shown in drawing 19. It aligns considering the components set as the object of expansion in step 201 as a group for a design. Step 202 is control statement which shows the start of the loop-formation processing which consists of step 203 - step 208, takes out a top thing among the components information to which the tag non-"expanded" is given in the group for a design which aligned in step 201, and rewrites "for expansion" the tag given to this.

[0072] In step 203, Variable i is initialized to 1, and the contents of entry of the 1st property column for expansion are read in step 204. At step 205, it judges whether the contents of entry of the property column and the corresponding item exist in the classification of components conditions. If an applicable item exists, the priority which read the priority given to the applicable item in step 206, and was read in step 207 will be given to the candidate for expansion. After grant, if it checks and is not over whether Variable i exceeded the upper limit in step 208, after only 1 incrementing Variable i in step 209 and making it increase to "2", it shifts to step 204. In step 204, the contents of entry of the 2nd property column for expansion are read. In step 205, it judges whether the contents of entry and the corresponding item exist in the 2nd classification of components conditions like the case where Variable i is "1" after read-out.

[0073] By repeating processing of step 204 - step 208, and performing it, the priority matched with each item in components conditions is given to the candidate for expansion until Variable i exceeds an upper limit. For example, if a package kind is [a pin number] CPU of 36 pins by the PGA type, when a package kind is PGA, a priority "1" will be given and a priority "4" will be given by being CPU. A priority "9" is given when pin numbers are 36 pins.

[0074] If Variable i exceeds an upper limit, it will shift to step 210 and will judge whether the components non-"expanded" remain in the group for a design. If it remains, it will shift to step 202, and the non-expanded thing located in a head among the remaining component is taken out, and this is set up as a candidate for expansion. Processing of the after [a setup] step 203 - step 208 is made to perform to the new candidate for expansion, and the priority according to all the properties that the candidate for expansion has is made to give the candidate for expansion.

[0075] If processing of step 203 - step 208 is performed to all the groups for a design, the remaining components will be lost and the shift to step 211 from step 210 will be performed. If it shifts to step 211, the total of the priority given for every components will be taken. The priority "9" to which the package kind was given when pin numbers were 36 pins, the priority "1" given when a package kind was PGA by the PGA type, if a pin number was CPU of 36 pins, the priority "4" given by being CPU, and is totaled here, and a total result "14" is obtained.

[0076] If the same total is performed about each part article, the height of that total result will be compared and the expansion sequence of each part article will be created by this height. Creation of expansion sequence carries out the subroutine call of the flow chart (the module realized by this flow chart is called an expansion routine below.) of drawing 15 shown with the 2nd operation gestalt in step 212. The expansion sequence of each part article is handed over as an argument at the time of this call. According to the expansion sequence handed over in step 212, the expansion routine of the called side aligns components and generates the group for a design. Thus, if the

group for a design is generated in the sequence which followed in order of expansion, loop-formation processing made at step 101 - step 113 will be performed in the sequence given to each part article in step 211. Since this sequence is based on the total result of a priority, it is expanded in as early sequence as components with many properties which agree with the item to which the high priority was given.

[0077] As mentioned above, according to this operation gestalt, offset width is given for components with many properties which agree with the item to which the high priority was given in early sequence, and offset width is given to the components which are not so in late sequence. Thus, since offset width was given and expanded in the sequence according to a priority and offset width was previously given to components with the thin necessity of offset width grant, the phenomenon in which the offset width of the components chosen later can reduce is avoidable.

[0078] (The 4th operation gestalt) When the 4th operation gestalt determines the stowed position for arrangement, it is related with the offset width grant technique of specifying how far the stowed position for [the] arrangement approaching to the location which components [finishing / arrangement] occupy. What kind of component is arrangement ending, no matter what components may become a candidate for arrangement, with the 4th operation gestalt, it matched for every combination of all two components, and offset width is defined so that all of those combination may be covered.

[0079] In the 4th operation gestalt, storage 2 has memorized components pair components offset in the format as shown in drawing 20 . Thus, if it memorizes, components 2101 and 2102 will be arrangement ending, for example, the stowed position for arrangement will not be allowed to pry into less than 1.27mm from the stowed position of components 2101, when components 2103 turn into components for arrangement, and prying into less than 5.08mm from the stowed position of components 2102 will not be allowed.

[0080] Moreover, components 2101, 2102, and 2103 are arrangement ending, when components 2106 turn into components for arrangement, the stowed position for arrangement is not allowed to pry into less than 1.27mm from the stowed position of components 2101, and prying into less than 2.54mm from the stowed position of components 2102 is not allowed. Moreover, prying into less than 0.508mm from the stowed position of components 2103 is not allowed.

[0081] Since 1.27mm is taken to offset width with components 2104 to the shortest or spacing of 5.08mm being vacated between the stowed positions of components 2103 since 5.08mm is taken to offset width with components 2103, if this is observed about components 2102, between the stowed positions of components 2104, spacing of 1.27mm is vacated also for the shortest.

[0082] In respect of the internal configuration, the prediction limb 3 shown in the 1st operation gestalt is deleted. Moreover, although it was made to give with the 1st operation gestalt the components side which has offset width pulled out, the 4th operation gestalt gives the offset width in components conditions all the components sides. In view of these difference points, the procedure of step 3304 in the flow chart of drawing 8 shown in the 1st operation gestalt and step 3305 is realized with the 4th operation gestalt by the flow chart shown in drawing 22 .

[0083] In the flow chart of drawing 22 , it aligns at step 301 considering all the components set as the object of positioning as a group for a design. The components information set as the object of positioning by this aligns at a single tier, as shown in drawing 18 , and the tag in which it is shown whether it is "finishing [arrangement]", it is "a candidate for arrangement", or "whether it arrange" is given to each. Moreover,

corresponding to the components conditions which self fulfills like components 2401 meets the termination criteria.

[0095] If expansion processing meets the termination criteria, at step 402, all the initial entries created to the primary storage at the time of a circuit design will be read from storage 2. At step 403, all the part numbers included in an initial entry are read. In step 402, four initial entries as shown in drawing 27 (a) should be read here. The part number (IC2401) of components 2401 and the part number (R2402-R2405) of the components 2402 which are surface mount chips - components 2405 shall be included in the read initial entry.

[0096] At the step 404 both, the minimum pitch between components including these part numbers is read from a design basis. Since the minimum pitch between RIC2401-2402, the minimum pitch between RIC2401-2403, the minimum pitch between RIC2401-2404, and the minimum pitch between RIC2401-2405 are contained, these are read to drawing 24. After read-out, the minimum pitch read in step 405 is given to the initial entry in which the part numbers 2401 and 2402 were included, and is accumulated in storage 2. The initial entry after grant is shown in drawing 27 (b).

[0097] This activity is repeated about all initial entries, and the initial entry to which the minimum pitch between components was given is accumulated in storage 2. If the minimum pitch between components is given to an initial entry, it will align considering all the components information set as the object of positioning in step 407 as a group for a design. It explains, after assuming actuation in case the components information group shown in drawing 28 is an object. What the tag which is not arranged [which is located in a head among the components with which it has aligned as a group for a design in step 408] is given is taken out, and this is set up as a candidate for arrangement. Step 409 after a setup is searched for the part number of the arranged components which serve as a connection partner for arrangement. This retrieval reads altogether an initial entry including the part number for arrangement from storage 2, takes out the part number of different another side from the candidate for arrangement among the part numbers included in each initial entry, and is performed by judging whether the wearing coordinate of the components information which has that part number, a component-side number, and a wearing include angle are entry ending. As shown in drawing 29 (a), the components 2402 located in a head among the groups for a design shown in a broken line in the condition that the stowed position of components 2402, components 2411 - components 2416 was already decided should be chosen as the candidate for arrangement. If processing of step 409 is performed to components 2402, it will look for components 2401 as components which serve as a connection partner of components 2402.

[0098] Step 410 is control statement which takes out every one arranged component obtained by previous retrieval, and controls the loop-formation processing for this. At step 411, the part number of the taken-out arranged components, the part number for arrangement, and the initial entry with the minimum pitch between components to include are read first. As stated previously, although the magnitude of the arranged components for arrangement is a translation already expanded according to components conditions in the expansion routine, it is once restored to the magnitude before expanding the magnitude of the arranged components for arrangement at step 413 so that the minimum pitch between components which replaced with this and was read previously may be given. A return in the configuration shown as the continuous line from the configuration indicated to be **** to the broken line by drawing 26 with an example of components 2401 will be performed. At step 414, only the minimum pitch between components which had arranged components read is expanded. This means

the "location sequence" which shows the sequence that each components information is positioned is given.

[0084] At step 302, the thing of the head of components information where the non-arranged tag is given among the groups for a design is taken out, and the tag of this is rewritten "for arrangement." If the candidate for arrangement is set up by this rewriting, in step 303, the sequence of the group for a design will be gone back to hard flow, and the components information a wearing coordinate, a component-side number, and whose wearing include angle are entry ending will be retrieved. The components information these [whose] are entry ending is arranged components. The condition that components 2101-2104 do not arrange components 2105 - components 2113 by arrangement ending on a substrate as shown in drawing 21 here, and components 2105 are going to be arranged after this is assumed. The components 2106-2113 whose components information memorized by storage 2 in this condition is entry ending and a wearing coordinate, a component-side number, and whose wearing include angles only its components 2101-2104 are the other components have a wearing coordinate, a component-side number, and an unentered wearing include angle. Components 2101-2104 are read in retrieval of step 303. If components 2101-2104 are arranged on a substrate as the contents written down in the components information on components 2101-2104, it will be expressed like drawing 23 (a).

[0085] At step 304, the searched arranged components are aligned and the thing of the head is taken out. While reading the part number u of the taken-out arranged component in step 305, the part number v for arrangement is read in step 306. If the part number is read from the components information of both arranged components and for arrangement, in step 307, the offset width of the u line v train in components pair components offset will be read (refer to drawing 23 (b)), and only the offset width read in ** will be expanded outside the components information on the part number u in step 308.

[0086] In the condition that components 2101-2104 are arrangement ending, all of the components pair components offset which contains the components 2105 for arrangement in one side are read by performing processing of step 304 - step 309 repeatedly. An offset width of 5.08mm between the components 2105 for arranged components 2101-arrangement is read by the first activation, and an offset width of 2.54mm between the components 2105 for arranged components 2102-arrangement is read by the activation which is a two-times eye. An offset width of 2.54mm between the components 2105 for arranged components 2103-arrangement is read by the third activation, and an offset width of 5.08mm between the components 2105 for arranged components 2104-arrangement is read by the activation which is the fourth time. Since only the offset width from which ** outside each arranged component was read in step 308 whenever these were read in step 307 is expanded, as shown in drawing 23 (c), the field which components 2101 - components 2104 occupy will be expanded on all sides from the thing of a continuous line to the thing of a broken line.

[0087] Here, to the offset width of components 2102 - components 2104 being 2.54mm, since the offset width of components 2101 is 5.08mm, it turns out that the breadth of the broken line containing components 2101 has twice as many magnitude as this as compared with it containing components 2101 - components 2104. Although the stowed position of components 2105 is the translation which cannot enter into the field shown in this broken line, since the breadth of the broken line of components 2101 has twice as many magnitude as this as compared with it of other components, it is guaranteed that spacing of the components 2101-components 2105 becomes twice as many die length as this as compared with spacing with other components.

[0088] Expansion determines that the stowed position for arrangement will avoid the field which the components to which outside ** was expanded in step 310 occupy. Drawing 23 (d) shows the condition that kept the offset value shown with the broken line, and components 2105 have been arranged on a substrate. If there are no components which shifted to step 311 and remain if there are components which remain as a group for a design at continuing step 311, processing of a flow chart will be ended.

[0089] Since it determines as mentioned above the distance of arranged components and which must be kept about the combination of all components in the case of positioning for arrangement according to this operation gestalt, the combination of a certain components can use the spacing as an extensive eye, and the combination of another components can specify spacing combined with the affinity of the components of making the spacing eye **.

[0090] (The 5th operation gestalt) Although the 5th operation gestalt gives the offset width according to the property which each part article has, in order to ask for much more densification, it is the technique in which the shorter offset width about between the components which have a connection relation is given. The minimum pitch between components is given among the components which have a connection relation. The minimum pitch between components is one of the information included in design-basis information, and is information which specifies the minimum pitch of the stowed position of components here.

[0091] Drawing 24 shows an example between components of a minimum pitch, and matches the pair of the part number given to part-shape information, and the pitch length between the pair. By such matching, only the pitch length of ***** has specified it that spacing is vacant between the components to which those part numbers were given. A convention is made [vacating spacing of 0.508mm among the components of the part numbers IC2401 and R2402, and vacating spacing of 0.508mm among the components of the part numbers IC2401 and R2403, and] with an example of drawing 24 .

[0092] In respect of the internal configuration, the prediction limb 3 shown in the 1st operation gestalt is deleted. Moreover, although it was made to give with the 1st operation gestalt the components side which has offset width pulled out, the 5th operation gestalt gives the offset width in components conditions all the components sides. In view of these difference points, the procedure of step 3304 in the flow chart of drawing 8 shown in the 1st operation gestalt and step 3305 is realized with the 5th operation gestalt by the flow chart shown in drawing 25 .

[0093] In this Fig., step 401 is a call step which carries out the subroutine call of the expansion routine of drawing 15 of the 2nd operation gestalt. By this call, as shown in the 2nd operation gestalt, the property of each part article is analyzed based on components conditions. As the components 2401 (part number IC 2401) shown in drawing 26 here are shown in drawing 29 (a), components 2401 are QFP by which the pin is attached on all sides, and the total of a pin is 12. Such a property is analyzed and the offset width according to this analysis is given.

[0094] When the components 2401 whose package kinds are QFP are the candidates for expansion, the offset width on components 2401 with this QFP comparatively larger since high offset width is set up in components conditions is given. The rectangle of the broken line surrounding the components 2401 in drawing 26 shows the configuration of the components 2401 after expansion. If components expansion is performed until it meets the termination criteria according to components conditions, two or more components which should be positioned will be expanded until only the offset width

updating to the expansion width between components of a minimum pitch from the expansion width based on components conditions. At step 415, it shifts to step 410 so that same updating may be performed also to the following arranged components.

[0099] The arranged components in which the arranged components which have a connection relation for arrangement by the above processing do not have connection relation although the expansion width was updated by only the amount of minimum pitch are expanded in the magnitude based on components conditions. The stowed position for arrangement is determined using a method of elastic center in this condition. In a method of elastic center, it is going to compute a stowed position which this hangs and suits, assuming that tension works between a connection partner's pins. Under the present circumstances, the stowed position near [as possible] this pin is computed by the method of elastic center by being the minimum pin pitch beyond from the body of arranged components. Arranged components are returned to the condition that the expansion routine was expanded, after calculation.

[0100] When the candidates for arrangement are components 2402 (refer to drawing 29 (a)), the stowed position near [as possible] this component 2401 is computed by being the minimum pin pitch beyond from components 2401 body which serves as a connection partner (refer to drawing 29 (b)). Since these make components 2401 the connection partner when the candidates for arrangement are components 2403, the stowed position near [as possible] this component 2401 is computed by the stowed position of components 2403 being the minimum pin pitch beyond from components 2401 body (refer to drawing 29 (c)).

[0101] Since these make components 2401 the connection partner when the candidates for arrangement are components 2404, the stowed position near [as possible] this component 2401 is computed by the stowed position of components 2404 being the minimum pin pitch beyond from components 2401 body (refer to drawing 29 (d)). Since these make components 2401 the connection partner when the candidates for arrangement are components 2405, the stowed position near [as possible] this component 2401 is computed by the stowed position of components 2405 being the minimum pin pitch beyond from components 2401 body (refer to drawing 29 (e)).

[0102] The above explains by continuing about the case where the components 2406 (it is the thing of the components to which the part number IC 2406 was given in drawing 29 (f).) which do not make components 2401 a connection partner serve as a candidate for arrangement, although it is the distance of the components which made components 2401 the connection partner. Since components 2401 are not searched in retrieval of the arranged components in step 409 when components 2406 are the candidates for arrangement, renewal of offset width is not made in the loop-formation processing which components 2401 become from step 410 - step 415.

[0103] Therefore, at the time of the stowed position decision in step 416, the field on a substrate is occupied with the condition of having been expanded by the expansion routine of step 401. Under the present circumstances, the stowed position near [as possible] this pin is computed by being the offset width beyond given at step 401 from arranged components 2401 body by the method of elastic center (refer to drawing 29 (f)).

[0104] The broken line h2401 in drawing 29 (d) shows the magnitude of the arranged components at the time of components 2402 - components 2405 becoming a candidate for arrangement, and shows the magnitude of the arranged components at the time of components 2406 becoming a candidate for arrangement, as for a broken line h2402. Since a broken line h2402 is very small as compared with a broken line h2401, it turns out that a stowed position is determined as the location where components 2402 -

components 2405 approached very much with components 2401 in order to make components 2401 a connection partner. In order that components 2406 may not make components 2401 a connection partner, it turns out that components 2401 and becoming spacing are vacated and a stowed position is determined as compared with components 2402 - components 2405.

[0105] Since the offset width which set the offset width between the components which have a connection relation to the minimum pitch between those components, and was given to the components which are not so based on components conditions is used as mentioned above according to this operation gestalt, according to connection-related existence, **** with large spacing between components can be switched. Since the stowed position which approached if possible is determined, there is effectiveness that wiring between those components can be shortened slightly between the components which have a connection relation in the case of wiring by the router.

[0106] (The 6th operation gestalt) The 6th operation gestalt is the configuration of building the layout on a substrate, keeping spacing of components and a wiring foil proper. "The proper value of spacing" is memorized by storage 2 as network pair components offset. Network pair components offset is the information which defined the need length of the offset width about the combination for every combination of two or more initial entries and two or more components, and the DS is shown in drawing 32 .

[0107] With the 6th operation gestalt, if the arrangement location of each components for arrangement is decided, it already has the composition of performing by turns components arrangement-wiring of wiring between the terminal which the components for arrangement have, and the terminals which the edit arranged to the substrate top has each time. Thus, with the 6th operation gestalt, the procedure of step 3304 in the flow chart of drawing 8 shown in the 1st operation gestalt, step 3305, and step 3306 is realized by the 6th operation gestalt by the flow chart shown in drawing 30 for the configuration which performs components arrangement-wiring by turns.

[0108] At step 501, it aligns considering all the components information set as the object of positioning, and all the wiring information set as the object of wiring as a group for a design. Here, the components information set as the object of wiring is arranged by example as shown in drawing 31 (a), and as wiring information is also shown in drawing 31 (b), it aligns at a single tier. The "wiring sequence" which shows the sequence that the tag in which it is shown whether it is "finishing [wiring]", respectively, it is "a candidate for wiring", or "whether it have wired" is given to the wiring information which aligned, and each components information is wired is given. In drawing 31 (b), each wiring information has a network name. These network names are matched with the pin which belongs to a network name in the initial entry shown in drawing 31 (c).

[0109] What the tag which is not arranged [which is located in a head among the components information where it has aligned as a group for a design in step 502] is given is taken out, and this is set up as a candidate for arrangement. Supposing it is as the array of components information being drawing 31 (a) here, the components information on the part number 2803 will be read, and the part number q included in the components information for arrangement in step 502 will be read.

[0110] finishing [configuration mark and a constituting point coordinate / entry] among the wiring information included in the group for a design in step 503 -- it is -- a thing (finishing [this / wiring] -- it is -- things are shown) is searched. If this retrieval is performed to the wiring information group of drawing 31 (b), the wiring information

on the network name A1 - A4 will be read as wiring information a wearing side, configuration mark, and whose constituting point coordinate are entry ending.

[0111] Step 505 shows the start of the loop statement repeated about all the retrieved wiring information, reads the network name A1 contained in wiring information in step 506, and reads network pair components offset with the network name A1 and components 2803 in step 507. It forms between the constituting point coordinates included in the wiring information on the network name A1 which had the field (expansion wiring field) which has the horizontal width which added **** indicated by the design basis and the read offset width searched with step 508. here -- wiring of the network name A1 -- information (X(X0, Y0)1, Y1), although it is the translation by which the wiring field which consists of ****w as shown in drawing 33 (a) is formed among these constituting points when the constituting point is included and **** w is contained in design-basis information If network pair components offset is added to this, an expansion wiring field as shown in drawing 33 (b) will be formed. In step 509, it writes in storage 2 by making the formed expansion wiring field into prohibition region information, and processing of the above step 506 - step 509 is set to step 504 at step 510. It shifts to step 505 so that it may repeat about all the retrieved wiring information.

[0112] If step 505 - step 510 are performed repeatedly, an expansion wiring field as shown between the 3rd pin of the components 2801-components 2802 at drawing 34 (b) will be formed, and it will shift to step 511. At step 511, the stowed position for arrangement is determined with a method of elastic center so that an expansion wiring field and a wiring field may be avoided. Although tension as shown in the wiring y2811, y2812, and y2813 of drawing 34 (c) tends to work between the 1st - the 3rd pin of the components 2801-components 2803 and components 2803 tend to approach the location of components 2801 in a method of elastic center The field which components 2801 and components 2802 occupy, and the network names A1 and A2, the expansion wiring field of A3 (the field which is carrying out hatching with the slash is it.) Since the store 2 memorizes as prohibition region information, it gropes for the stowed position of components 2803 so that a stowed position may not overlap a prohibition region. Although components 2801 are most approached with the tension from components 2801 as a result of the grope of a method of elastic center, it is determined as the stowed position which does not overlap an expansion wiring field shows drawing 34 (d). Although the arrangement location of the components 2803 for arrangement approaches components 2801, spacing with a wiring foil will be vacated slightly.

[0113] If a stowed position is determined, at step 512, wiring between the pin attached in the candidate for arrangement and a pin [finishing / decision of a stowed position] will be performed, and it will write in storage 2 by making into prohibition region information the wiring field which the wiring occupies. At step 513, if there are no components which shifted to step 502 and remain if there are components which remain as a group for a design, it will shift to step END.

[0114] According to this example, positioning and the design which always guaranteed wiring to components arrangement by repeating wiring by turns can be performed as mentioned above. Convention "this component may be close brought although this component is not brought close to this wiring" in the case of this positioning since the area size which wiring occupies is expanded and contracted based on network pair components offset on a substrate can be established. Therefore, it can be specified that it specifies or keeps away surrounding components only from wiring with which a clock

signal and a high current pass so that wiring which a video signal passes may be kept away from the components which take out many noises.

[0115] (The 7th operation gestalt) The 7th operation gestalt is the offset width adjustable grant technique in which offset width with the rim of a substrate is changed for every components. It is prescribed by the substrate pair components offset width information on structure as shown in drawing 35 how offset width with a substrate is changed for every components here. As shown in drawing 35, substrate pair components offset is indicated to cover the combination of a substrate and each part article.

[0116] In respect of the internal configuration, the prediction limb 3 shown in the 1st operation gestalt is deleted. Moreover, although it was made to give with the 1st operation gestalt the components side which has offset width pulled out, the 7th operation gestalt gives the offset width in components conditions all the components sides. In view of these difference points, the procedure of step 3304 in the flow chart of drawing 8 shown in the 1st operation gestalt and step 3305 is realized with the 7th operation gestalt by the flow chart shown in drawing 36.

[0117] It aligns, as shown in drawing 37 (a) by making into the group for a design all components information set as the object of positioning in step 601. At step 602, what the tag which is not arranged [which is located in a head among the components information where it has aligned as a group for a design] is given is taken out, and this is set up as a candidate for arrangement. Since un-arranging are components 3203 in drawing 37 (a), this is set up as a candidate for arrangement. The part number q included in the components information for arrangement in step 603 is read, and the offset width Voffset and Hoffset of q train in substrate pair components offset is read in step 604 (refer to drawing 37 (b)). Then, in step 605, **** L1 of a substrate and horizontal ** L2 are read, and the following {formulas 4} are calculated at step 606.

[0118] {Formula 4}

contraction -- **** L11 <- **** L1-2xVoffset¥h contraction -- the side -- ** L12 <- horizontal ** L2-2xHoffset -- when such an operation is performed and **** of a substrate and horizontal ** are updated, trimming only of the part shown in a broken line from the substrate appearance shown in a continuous line will be carried out. At step 607, the stowed position for arrangement is determined with a method of elastic center on [which can be arranged / which was narrowed by contraction] a field. Although the stowed position of components 3203 is the translation determined like drawing 37 (c), components 3203 are determined as the stowed position for which an offset width of 1.0mm was vacated from the rim of a substrate. At step 608 of drawing 36, if there are no components which shifted to step 608 and remain if there are components which remain as a group for a design, it will shift to step END.

[0119] According to this operation gestalt, by preparing substrate pair components offset in each part article can prescribe the components which may be brought near by the rim of a substrate, and the components which are not so as mentioned above. According to such a convention, as for components with which a wiring field becomes large, refusal with a rim can be vacated greatly, and each components of making the components which are not so approach the rim of a substrate can change spacing of components and a substrate rim free in view of ** or the size of a wiring field which will be carried out.

[0120] Modification implementation of the above 1st - the 7th operation gestalt can be carried out in the range which does not deviate from the summary. For example, although the method of elastic center was explained for these arrangement processings as an example, the approach of the automatic layout "knowledge" may be used. The

components configuration method using "knowledge" is making the know-how of "memory's being placed collectively" and the substrate arrangement like "putting related discrete part in order" hold beforehand, and arranging components using these. This knowledge is used and automatic-layout processing is National Technical Report. Volume [32nd] No. 2 The April, Heisei 5 issue It is introduced to a magazine code 06813 and "knowledge base mold high density printed circuit board automated-design-system" pp.84-89.

[0121] Moreover, arrangement processing may be performed by dialogue edit. The dialogue edit in printed circuit board CAD equipment displays on a display a substrate, components, and the screen that reproduced the absolute size ratio of a path cord faithfully, and is performed by receiving the actuation about this screen from a pointing device. Under the present circumstances, if it is made the magnitude after expanding the magnitude of the components on a display with the above-mentioned operation gestalt, a designer can secure, without forgetting the wiring field which that component takes.

[0122]

[Effect of the Invention] In order to attain the above-mentioned purpose invention according to claim 1 It is packaging-design equipment which designs the stowed position of the components in a substrate. As 1st design agreement A specific means to specify two or more things by which wiring should be pulled out to beer among the pins attached in the components which should determine a stowed position as a 1st storage means to memorize the permission minimum pitch between beer beforehand, A judgment means to judge whether spacing between two or more specified pins is narrower than the minimum pitch between said beer, In a prediction means to predict how many steps of wiring pulled out from a pin will be bent stair-like if pin spacing is narrower than a minimum pitch, an expansion means to expand the components concerned so that the wiring field of the predicted bending mark may be secured, and the expanded magnitude It is characterized by having a decision means to determine the stowed position to the substrate of the component. In order to avoid that the interference and leakage by electromagnetic induction occur according to invention according to claim 1, in case a router performs path clearance reservation, it is predicted by the prediction means in how many steps a drawer pattern is formed. Thus, since an expansion means expands components to the magnitude according to the predicted number of stages, components are expandable to the suitable magnitude for the breadth of the wiring field at the time of wiring. The rate of wiring can be raised by expansion to such suitable magnitude. Since prediction of this number of stages does not need the wearing coordinate of components, components cannot be positioned but ** can also predict a wiring field beforehand on the preceding paragraph story of arrangement.

[0123] Invention according to claim 2 is equipped with a 2nd storage means to memorize the permission minimum pitch of beer and a foil beforehand, as 2nd design agreement in packaging-design equipment according to claim 1. Moreover, a prediction means counting which carries out counting of drawer wiring of how many should be pulled out from the components side containing the detected pin -- with the section When pin spacing is larger than the comparator which compares whether it is larger than the minimum pitch between beer foils, or narrow, and the minimum pitch between beer foils When narrower than the 1st output section which outputs the prediction result of having made two steps into the number of stages, and the minimum pitch between beer foils It has the 2nd output section which outputs the number of stages $n+2$ which added the integral value 2 to the integral value n based on the result of

having ******(ed) the result by 2. counting -- an expansion means It is characterized by giving the offset width of predetermined length the components side where only the offset only with the longer number of stages outputted by the 1st output section and the 2nd output section contains the pin detected by the detection means.

[0124] Invention according to claim 3 an expansion means according to claim 2 If the 1st grant section which will give offset of predetermined length to the perpendicular direction of the components side if two steps of number of stages are outputted by the 1st output section, and $n+2$ steps of number of stages are outputted by the 2nd output section If the 2nd grant section which gives the value which doubled said offset $n+1$ to the perpendicular direction of the components side, and $n+2$ steps of number of stages are outputted by the 2nd output section Are characterized by having the 3rd grant section which gives the value which doubled said offset n to the horizontal direction of the components side, and according to claim 2 and invention according to claim 3 Since a number of stages is switched by whether the drawer side agrees to which pattern by the ability discerning certainly the case of being narrower than the minimum pitch between beer foils when larger than the minimum pitch between beer foils, extensive ****** of a drawer pattern can be predicted more certainly.

[0125] Moreover, a 1st storage means for invention according to claim 4 to be packaging-design equipment which designs the stowed position of two or more components in a substrate, and to memorize systematically two or more components which should determine a stowed position, A 2nd storage means to match and memorize the classification table which classified the property of components at large into two or more items, and the offset width which becomes indispensable in each item, Take out in the order which is having the components memorized by the 1st storage means memorized, and the item which agrees with this is searched from the 2nd storage means. So that it may go round about all the components with which read-out by the read-out means which will read this if there is an agreeing item, and the read-out means is memorized by the 1st storage means A loop means to repeat and start a read-out means, and an expansion means to expand only the offset width which had the component concerned read whenever one component was read, If the ratio of a total means to total the components area in the expansion till then whenever components expansion is performed once, and the totaled components area and substrate area reaches a judgment means to judge whether the limitation of the arrangement consistency defined beforehand was arrived at, and a limitation Are characterized by having a positioning means to interrupt starting of the read-out means by the loop means, and to position the components in the expanded magnitude, and according to invention according to claim 4 Since the component will be expanded and the area comparison with this and a substrate will be performed at the time of expansion of the components of a piece, if in agreement with the item by which the property of each part article is included in components conditions, just before crossing the limitation of an arrangement consistency, according to the property of each part article, each components are expandable. Once it does not carry out contiguity arrangement of the components in this expansion, as compared with the 2nd conventional technique expanded so that a perimeter may be pushed away, grant of offset width is very steady. in addition -- and components incline and are not arranged

[0126] Moreover, some of two or more items to which invention according to claim 5 can set the 2nd storage means according to claim 4 to a classification table show package classification, and what has narrow installation spacing of a pin is characterized by matching shorter offset width in package classification. Moreover, a 1st storage means for invention according to claim 6 to be packaging-design equipment which designs the

stowed position of two or more components in a substrate, and to make the priority which shows the superiority or inferiority of each item for the classification table which classified the property of components at large into two or more items accompany, and to memorize, A 2nd storage means to memorize systematically two or more components which should determine a stowed position, The analysis means which reads altogether the item to which what kind of property each part article which should determine a stowed position has analyzes, and it corresponds to the analyzed property from the 1st storage means, By comparing the height of a total result with a priority total means to total the priority which accompanies the read item for every components A sequencing means to set each part article in order, and a 3rd storage means memorized by the 1st storage means to match and memorize the offset width which becomes indispensable for every item, Each part article which should determine a stowed position in an expansion means to expand only the offset width memorized by the 3rd storage means in order of the sequence created by the sequencing means, and the magnitude after expansion Are characterized by having a positioning means to determine the stowed position of each part article on a substrate, and according to invention according to claim 6 Offset width is given for components with many properties which agree with the item to which the high priority was given in early sequence, and offset width is given to the components which are not so in late sequence. Thus, since offset width was given and expanded in the sequence according to a priority and offset width was previously given to components with the thin necessity of offset width grant, the phenomenon in which the offset width of the components chosen later can reduce is avoidable.

[0127] Moreover, invention according to claim 7 is set on the substrate with which the stowed position of two or more components is already determined. A 1st storage means to be packaging-design equipment which designs the stowed position of components, and to memorize systematically two or more components which should determine a stowed position, All the components memorized by the 1st storage means in the guide in which it is shown with the distance of which between components should be separated, A 2nd storage means all matches with combination with elegance and memorize by which the stowed position is already determined, The components with which positioning is performed among the components memorized by the 1st storage means after this (it is hereafter called the candidate for arrangement), The read-out means which reads the guide which generates the combination which consists of components with which positioning ended, and corresponds to the generated combination from the 2nd storage means, Only spacing which the read guide shows so that an expansion means to expand the magnitude of each part article with which positioning ended, and the expanded occupied area of positioned components may be avoided Are characterized by having a positioning means to decide the stowed position for arrangement, and according to invention according to claim 7 Since it determines the distance of arranged components and which must be kept in the case of positioning for arrangement about the combination of all components The combination of a certain components can use the spacing as an extensive eye, and the combination of another components can specify spacing combined with the affinity of the components of making the spacing eye **.

[0128] Moreover, since an offset value is made to adjustable with a phase hand part article, the arrangement which set the design basis as the detail for every components, and kept the design basis is possible. Moreover, invention according to claim 8 is set on the substrate with which the stowed position of two or more components is already determined. A 1st storage means by which are packaging-design equipment which

designs the stowed position of the remaining components, and matched the guide in which it is shown spacing of which the pair of a pin should vacate with the combination of all the pins attached by components, and it is memorized, A 2nd storage means to memorize systematically two or more components which should determine a stowed position, All the pins that serve as a connection partner of the pin attached in the components (it is hereafter called the candidate for arrangement) which should position among the components memorized by the 2nd storage means after this, A retrieval means to search all the components furnished with the pin concerned out of the components with which positioning ended, An expansion means by which a location expands the magnitude of the already decided components only for spacing which reads a suitable guide from the 1st storage means to the combination of the pin attached in the candidate for arrangement, and the pin attached in the searched components, and it shows, It is characterized by having a positioning means to decide the stowed position for arrangement that pin spacing in the above-mentioned combination becomes the shortest, although the occupied area of the expanded positioned components is avoided. Since according to invention according to claim 8 the offset width between the components which have a connection relation is set to the minimum pitch between those components and the offset width given to the components which are not so based on components conditions is used, according to connection-related existence, **** with large spacing between components can be switched. Since the stowed position which approached if possible is determined, there is effectiveness that wiring between those components can be shortened slightly between the components which have a connection relation in the case of wiring by the router.

[0129] Moreover, when expanding offset, the small value of a design basis can be set up about between the components which have the relation of coupling parts, and components to arrange to near like the components which have a connection relation separate, and are not arranged. Moreover, invention according to claim 9 receives the substrate a part of whose wiring foil which connects the pins of these components a part of stowed position of two or more components is decision ending, and is also wiring ending. The guide which it is packaging-design equipment which designs the stowed position of the remaining components, and components and a wiring foil show spacing of which should be vacated A components name, A 1st storage means by which matched with all the combination of a pin name and it has memorized, A 2nd storage means to memorize systematically two or more components which should determine a stowed position, All the pins that serve as a connection partner of the pin attached in the components (it is hereafter called the candidate for arrangement) which position among the components memorized by the 2nd storage means after this, A retrieval means to search all the components that have attached it out of the components with which positioning ended, So that a proper guide may be read from the 1st storage means to a retrieval result and an expansion means by which only spacing which it shows expands the magnitude of the components with which the stowed position is already decided, and the occupied area of positioned components where it was expanded may be avoided It is characterized by having a positioning means to decide the stowed position for arrangement, and according to invention according to claim 9, positioning and the design which always guaranteed wiring to components arrangement by repeating wiring by turns can be performed. Since the voice of the field which wiring occupies is expanded and contracted based on network pair components offset on a substrate in the case of this positioning, the convention "this component may be close brought although this component is not brought close to this wiring" can be established. Therefore, it can be specified that it specifies or keeps

away surrounding components only from wiring with which a clock signal and a high current pass so that wiring which a video signal passes may be kept away from the components which take out many noises. Moreover, since the offset value between a wiring foil and components is made to adjustable, it can respond to the design basis set as the detail for every network.

[0130] Moreover, invention according to claim 10 is set on the substrate with which the stowed position of two or more components is already determined. A 1st storage means to be packaging-design equipment which designs the stowed position of the remaining components, and to memorize systematically two or more components which should determine a stowed position, and components A 2nd storage means by which matched with all components names the guide in which it is shown spacing of which should be vacated between substrate rims, and it is memorized, A contraction means by which only spacing with which read a proper guide from the 2nd storage means to the components (it is hereafter called the candidate for arrangement) which should position among the components memorized by the 1st storage means after this, and it indicates it to be to them reduces a substrate rim, Are characterized by having a positioning means to decide the stowed position for arrangement in the field surrounded by the substrate rim after predetermined, and according to invention according to claim 10 By preparing substrate pair components offset in each part article can prescribe the components which may be brought near by the rim of a substrate, and the components which are not so. According to such a convention, as for components with which a wiring field becomes large, refusal with a rim can be vacated greatly, and each components of making the components which are not so approach the rim of a substrate can change spacing of components and a substrate rim free in view of ** or the size of a wiring field which will be carried out. Moreover, since the offset value between a substrate appearance and components is made to adjustable, it can respond to the design basis set as the detail for every components.

[0131] Invention according to claim 11 is the packaging-design approach in the CAD system which designs the stowed position of the components in a substrate. Moreover, as 1st design agreement The 1st expansion step which develops the permission minimum pitch between beer on the memory which a CAD system possesses, The specific step which specifies two or more things by which wiring should be pulled out to beer among the pins attached in the components which should determine a stowed position, The judgment step which judges whether spacing between two or more specified pins is narrower than the minimum pitch between said beer, So that the wiring field of the bending mark predicted to be the prediction step which predicts how many steps of wiring pulled out from a pin will be bent stair-like if pin spacing is narrower than a minimum pitch may be secured It is characterized by consisting of an expansion step to which the components concerned are expanded, and a decision step which determines the stowed position to the substrate of the component in the expanded magnitude. In order to avoid that the interference and leakage by electromagnetic induction occur according to invention according to claim 11, in case a router performs path clearance reservation, it is predicted by the prediction step in how many steps a drawer pattern is formed. Thus, since an expansion step expands components to the magnitude according to the predicted number of stages, components are expandable to the suitable magnitude for the breadth of the wiring field at the time of wiring. The rate of wiring can be raised by expansion to such suitable magnitude. Since prediction of this number of stages does not need the wearing coordinate of components, components cannot be positioned but ** can also predict a wiring field beforehand on the preceding paragraph story of arrangement.

[0132] Invention according to claim 12 moreover, the packaging-design approach according to claim 11 It has the 2nd expansion step which develops the permission minimum pitch of beer and a foil as 2nd design agreement on the memory which a CAD system possesses. A prediction step counting which carries out counting of drawer wiring of how many should be pulled out from the components side containing the detected pin -- with a substep When pin spacing is larger than the comparison substep which compares whether it is larger than the minimum pitch between beer foils, or narrow, and the minimum pitch between beer foils When narrower than the 1st output substep which outputs the prediction result of having made two steps into the number of stages, and the minimum pitch between beer foils It has the 2nd output substep which outputs the number of stages $n+2$ which added the integral value 2 to the integral value n based on the result of having $**(\text{ed})$ the result by 2. counting -- an expansion step Only the offset only with the longer number of stages outputted by the 1st output substep and the 2nd output substep It is characterized by giving the offset width of predetermined length the components side containing the pin detected by the detection step. Moreover, invention according to claim 13 If two steps of number of stages are outputted by the 1st output substep, an expansion step according to claim 12 If the 1st grant substep which gives offset of predetermined length to the perpendicular direction of the components side, and $n+2$ steps of number of stages are outputted by the 2nd output substep If the 2nd grant substep which gives the value which doubled said offset $n+1$ to the perpendicular direction of the components side, and $n+2$ steps of number of stages are outputted by the 2nd output substep Are characterized by consisting of a 3rd grant substep which gives the value which doubled said offset n to the horizontal direction of the components side, and according to claim 12 and invention according to claim 13 Since a number of stages is switched by whether the drawer side agrees to which pattern by the ability discerning certainly the case of being narrower than the minimum pitch between beer foils when larger than the minimum pitch between beer foils, extensive $**$ of a drawer pattern can be predicted more certainly.

[0133] Moreover, invention according to claim 14 is the packaging-design approach in the CAD system which designs the stowed position of two or more components in a substrate. The 1st expansion step developed on the memory which sets in order two or more components which should determine a stowed position, and a CAD system possesses, The 2nd expansion step developed on the memory which matches the classification table which classified the property of components at large into two or more items, and the offset width which becomes indispensable in each item, and a CAD system possesses, Take out in order the components developed by the 1st expansion step on memory, and the item which agrees with this is searched from the classification table developed by the 2nd expansion step on memory. So that it may go round about all the components with which read-out by the read-out step which will read this if there is an agreeing item, and the read-out step is developed by the 1st expansion step The loop step which repeats and starts a read-out step, and the expansion step to which only the offset width which had the component concerned read whenever one component was read is expanded, The total step which totals the components area in the expansion till then whenever components expansion is performed once, If the ratio of the components area and substrate area which were totaled reaches the judgment step which judges whether the limitation of the arrangement consistency defined beforehand was arrived at, and a limitation Are characterized by consisting of a positioning step which interrupts starting of the read-out step by the loop step, and positions the components in the expanded magnitude, and according to invention

according to claim 14 Since the component will be expanded and the area comparison with this and a substrate will be performed at the time of expansion of the components of a piece, if in agreement with the item by which the property of each part article is included in components conditions, just before crossing the limitation of an arrangement consistency, according to the property of each part article, each components are expandable. Once it does not carry out contiguity arrangement of the components in this expansion, as compared with the 2nd conventional technique expanded so that a perimeter may be pushed away, grant of offset width is very steady. in addition -- and components incline and are not arranged

[0134] Moreover, invention according to claim 15 is the packaging-design approach in the CAD system which designs the stowed position of two or more components in a substrate. The 1st expansion step developed on the memory which the priority which shows the superiority or inferiority of each item for the classification table which classified the property of components at large into two or more items is made to accompany, and a CAD system possesses, The 2nd expansion step developed on the memory which sets in order two or more components which should determine a stowed position, and a CAD system possesses, The analysis step which reads altogether the item to which what kind of property each part article which should determine a stowed position has analyzes, and it corresponds to the analyzed property from the classification table developed by the 1st expansion step on memory, By comparing the height of a total result with the priority total step which totals the priority which accompanies the read item for every components The sequencing step which sets each part article in order, and the 3rd expansion step developed on the memory which was developed by the 1st expansion step, and which matches the offset width which becomes indispensable and a CAD system possesses for every item, Each part article which should determine a stowed position in the expansion step to which only the offset width developed by the 3rd expansion step in order of the sequence created by the sequencing step is expanded, and the magnitude after expansion Are characterized by consisting of a positioning step which determines the stowed position of each part article on a substrate, and according to invention according to claim 15 Offset width is given for components with many properties which agree with the item to which the high priority was given in early sequence, and offset width is given to the components which are not so in late sequence. Thus, since offset width was given and expanded in the sequence according to a priority and offset width was previously given to components with the thin necessity of offset width grant, the phenomenon in which the offset width of the components chosen later can reduce is avoidable.

[0135] Moreover, invention according to claim 16 is set on the substrate with which the stowed position of two or more components is already determined. The 1st expansion step developed on the memory which is the packaging-design approach in the CAD system which designs the stowed position of components, and sets in order two or more components which should determine a stowed position, and a CAD system possesses, All the components developed by the 1st expansion step in the guide in which it is shown with the distance of which between components should be separated, The 2nd expansion step developed on the memory as which the stowed position is already determined, and which all matches with combination with elegance and a CAD system possesses, The components with which positioning is performed among the components developed by the 1st expansion step after this (it is hereafter called the candidate for arrangement), The read-out step which reads the guide which generates the combination which consists of components with which positioning ended, and corresponds to the generated combination, Only spacing which the read guide shows so

that the expansion step to which the magnitude of each part article with which positioning ended is expanded, and the expanded occupied area of positioned components may be avoided Are characterized by consisting of a positioning step which determines the stowed position for arrangement, and according to invention according to claim 16 Since it determines the distance of arranged components and which must be kept in the case of positioning for arrangement about the combination of all components The combination of a certain components can use the spacing as an extensive eye, and the combination of another components can specify spacing combined with the affinity of the components of making the spacing eye **. Moreover, since an offset value is made to adjustable with a phase hand part article, the arrangement which set the design basis as the detail for every components, and kept the design basis is possible.

[0136] Moreover, invention according to claim 17 is set on the substrate with which the stowed position of two or more components is already determined. It is the packaging-design approach in the CAD system which designs the stowed position of the remaining components. The 1st expansion step developed on the memory in which the guide in which it is shown spacing of which the pair of a pin should vacate is matched with the combination of all the pins attached by components, and a CAD system possesses it, The 2nd expansion step developed on the memory which sets in order two or more components which should determine a stowed position, and a CAD system possesses, All the pins that serve as a connection partner of the pin attached in the components (it is hereafter called the candidate for arrangement) which should position after this among the components developed by the 2nd expansion step on storage, The retrieval step which searches all the components furnished with the pin concerned out of the components with which positioning ended, The expansion step to which a location expands the magnitude of the already decided components only for spacing which reads a suitable guide to the combination of the pin attached in the candidate for arrangement, and the pin attached in the searched components, and it shows, It is characterized by consisting of a positioning step which decides the stowed position for arrangement that pin spacing in the above-mentioned combination becomes the shortest, although the occupied area of the expanded positioned components is avoided. According to invention according to claim 17, the offset width between the components which have a connection relation is set to the minimum pitch between those components. On the components which are not so Since the offset width given based on components conditions is used, according to connection-related existence, **** with large spacing between components can be switched. Since the stowed position which approached if possible is determined, there is effectiveness that wiring between those components can be shortened slightly between the components which have a connection relation in the case of wiring by the router. Moreover, when expanding offset, the small value of a design basis can be set up about between the components which have the relation of coupling parts, and components to arrange to near like the components which have a connection relation separate, and are not arranged.

[0137] Moreover, invention according to claim 18 receives the substrate a part of whose wiring foil which connects the pins of these components a part of stowed position of two or more components is decision ending, and is also wiring ending. The guide which it is the packaging-design approach in the CAD system which designs the stowed position of the remaining components, and components and a wiring foil show spacing of which should be vacated A components name, The 1st expansion step which matches with all the combination of a pin name and is developed on memory, The 2nd expansion step

developed on the memory which sets in order two or more components which should determine a stowed position, and a CAD system possesses, All the pins that serve as a connection partner of the pin attached in the components (it is hereafter called the candidate for arrangement) which position among the components developed by the 2nd expansion step after this, The retrieval step which searches all the components that have attached it out of the components with which positioning ended, So that a proper guide may be read to a retrieval result and the expansion step to which only spacing which it shows expands the magnitude of the components with which the stowed position is already decided, and the occupied area of positioned components where it was expanded may be avoided It is characterized by consisting of a positioning step which determines the stowed position for arrangement, and according to invention according to claim 18, positioning and the design which always guaranteed wiring to components arrangement by repeating wiring by turns can be performed. Since the voice of the field which wiring occupies is expanded and contracted based on network pair components offset on a substrate in the case of this positioning, the convention "this component may be close brought although this component is not brought close to this wiring" can be established. Therefore, it can be specified that it specifies or keeps away surrounding components only from wiring with which a clock signal and a high current pass so that wiring which a video signal passes may be kept away from the components which take out many noises. Moreover, since the offset value between a wiring foil and components is made to adjustable, it can respond to the design basis set as the detail for every network.

[0138] Moreover, invention according to claim 19 is set on the substrate with which the stowed position of two or more components is already determined. The 1st expansion step developed on the memory which is the packaging-design approach in the CAD system which designs the stowed position of the remaining components, and sets in order two or more components which should determine a stowed position, and a CAD system possesses, The 2nd expansion step which components match with all components names the guide in which it is shown spacing of which should be vacated between substrate rims, and is developed on storage, The components which should position among the components developed by the 1st expansion step after this [in the field where only spacing with which read a guide proper for (it being hereafter called the candidate for arrangement) from the guide developed by the 2nd expansion step, and it indicates it to be is surrounded by the contraction step which reduces a substrate rim, and the substrate rim after predetermined] By being characterized by consisting of a positioning step which determines the stowed position for arrangement, and preparing substrate pair components offset in each part article according to invention according to claim 19 can prescribe the components which may be brought near by the rim of a substrate, and the components which are not so. According to such a convention, as for components with which a wiring field becomes large, refusal with a rim can be vacated greatly, and each components of making the components which are not so approach the rim of a substrate can change spacing of components and a substrate rim free in view of ** or the size of a wiring field which will be carried out. Moreover, since the offset value between a substrate appearance and components is made to adjustable, it can respond to the design basis set as the detail for every components.

[Brief Description of the Drawings]

[Drawing 1] It is a CAD structure-of-a-system Fig. in the 1st operation gestalt.

[Drawing 2] (a) It is drawing showing an example of components information.

(b) It is drawing showing an example of part-shape information.

(c) It is drawing showing an example of an initial entry.

(d) It is drawing showing an example of wiring information.

(e) It is drawing showing an example of prohibition region information.

It is drawing showing the DS of various design information.

[Drawing 3] (a) It is drawing showing an example of components side information.

(b) It is drawing showing an example of the wiring approach information.

(c) It is drawing showing an example of design-basis information.

[Drawing 4] (a) The router contained in (h) packaging-design application program 7 is drawing showing how it wires by pulling out with reference to design-basis information.

[Drawing 5] (a) It is an explanatory view for explaining a two-step drawer pattern.

(b) It is an explanatory view for a two-step drawer pattern to explain how spacing between beer-beer spreads.

(c) It is an explanatory view for explaining an $n+2$ -step drawer pattern.

(d) It is an explanatory view for an $n+2$ -step drawer pattern to explain how spacing between beer wiring foils spreads.

(e) When the number of stages of a drawer pattern increases, it is the explanatory view showing how a wiring field spreads.

[Drawing 6] (a) It is an explanatory view for explaining an one-step drawer pattern.

(b) When the prediction limb 3 gives an one-step drawer pattern and a prediction result, it is an explanatory view for the prediction limb 3 to explain which expands the magnitude of components.

(c) It is an explanatory view for explaining a two-step drawer pattern.

(d) When a two-step drawer pattern and a prediction result are given, it is an explanatory view for the prediction limb 3 to explain which expands the magnitude of components.

(e) It is an explanatory view for explaining a three-step drawer pattern.

(f) When a three-step drawer pattern and a prediction result are given, it is an explanatory view for the prediction limb 3 to explain which expands the magnitude of components.

[Drawing 7] (a) It is an explanatory view for explaining a four-step drawer pattern.

(b) When the prediction limb 3 gives a four-step drawer pattern and a prediction result, it is an explanatory view for the prediction limb 3 to explain which expands the magnitude of components.

(c) It is the explanatory view showing the components with which the four-step drawer pattern appeared in four side faces.

(d) When the prediction limb 3 gives a prediction result that a four-step drawer pattern appears in four side faces, it is an explanatory view for the prediction limb 3 to explain which expands the magnitude of components.

[Drawing 8] It is the Main Flo-chart of the packaging-design application program 7.

[Drawing 9] It is the flow chart which showed the procedure of number-of-stages prediction of the drawer pattern in the flow chart of drawing 8, and the expansion procedure for expansion.

[Drawing 10] It is the flow chart which shows the procedure which carries out counting of the total of the pin of the drawer side.

[Drawing 11] It is drawing showing the contents of the group for a design in the 1st operation gestalt.

[Drawing 12] (a) It is drawing showing an example of termination criterion information.

(b) It is drawing showing an example of the expansion approach information.

[Drawing 13] (a) It is drawing showing how components conditions and part-shape information are matched.

(b) It is drawing showing how components conditions and components information are matched.

[Drawing 14] It is drawing showing the CAD structure of a system in the 2nd operation gestalt.

[Drawing 15] It is the flow chart which shows the changed part of the packaging-design application program 7 in the 2nd operation gestalt.

[Drawing 16] (a) A package kind is drawing showing how the pin is attached on the components 1301 of QFP.

(b) A package kind is drawing showing how the pin is attached on the components 1302 of PGA.

(c) A package kind is drawing showing how the components 1301 of QFP are expanded.

(d) A package kind is drawing showing ** for how the components 1302 of PGA are expanded.

[Drawing 17] (a) It is drawing showing how components 1301 are expanded according to two or more components conditions that dimensions differ.

(b) It is drawing showing how components 1302 are expanded according to two or more components conditions that dimensions differ.

[Drawing 18] It is drawing showing an example of the expansion approach information in the 3rd operation gestalt.

[Drawing 19] It is the flow chart which shows the changed part of the packaging-design application program 7 in the 3rd operation gestalt.

[Drawing 20] It is drawing showing an example of the components pair components offset in the 4th operation gestalt.

[Drawing 21] It is drawing showing an example of the group for a design in the 4th operation gestalt.

[Drawing 22] It is the flow chart which shows the changed part of the packaging-design application program 7 in the 5th operation gestalt.

[Drawing 23] (a) It is drawing showing how the magnitude of the components arranged [-(d)] is expanded.

[Drawing 24] It is drawing showing the minimum pitch between components in the 5th operation gestalt.

[Drawing 25] It is the flow chart which shows the changed part of the packaging-design application program 7 in the 5th operation gestalt.

[Drawing 26] It is drawing showing the change before and behind expansion of components 2401.

[Drawing 27] (a) It is drawing showing an example of the initial entry in the 5th operation gestalt.

(b) It is drawing showing the initial entry to which the minimum pitch between components was given.

[Drawing 28] It is drawing showing the group for a design in the 5th operation gestalt.

[Drawing 29] (a) When the magnitude of the components arranged [-(f)] changes, the stowed position of each part article is drawing showing how it changes.

[Drawing 30] It is the flow chart which shows the changed part of the packaging-design application program 7 in the 6th operation gestalt.

[Drawing 31] (a) It is drawing showing the components information group contained in the group for a design in the 5th operation gestalt.

(b) It is drawing showing the wiring information group contained in the group for a design in the 5th operation gestalt.

(c) It is drawing showing the initial entry group contained in the group for a design in the 5th operation gestalt.

[Drawing 32] It is drawing showing an example of the network pair components offset in the 6th operation gestalt.

[Drawing 33] (a) It is drawing showing the wiring field formed between the constituting point coordinates included in wiring information.

(b) It is drawing showing the expansion wiring field formed between the constituting point coordinates included in wiring information.

[Drawing 34] (a) When components 2803 become a candidate for arrangement, it is drawing showing the network pair components offset read from storage 2.

It is drawing showing signs that a wiring field is expanded, by the network pair components offset read by (b) and (a).

The expansion wiring field expanded by (c) and (b) is drawing showing signs that it memorized as a prohibition region field.

(d) It is drawing showing where the stowed position of components 2803 was finally determined.

[Drawing 35] It is drawing showing an example of substrate pair components offset width.

[Drawing 36] It is the flow chart which shows the changed part of the packaging-design application program 7 in the 7th operation gestalt.

[Drawing 37] (a) It is drawing showing signs that (c) substrate pair components offset width is referred to, and the stowed position of components 3203 is determined.

[Drawing 38] (a) In the 1st conventional technique, it is drawing showing signs that the direction of a pin out and the direction of a truck lie at right angles.

(b) In the 1st conventional technique, it is drawing showing signs that the direction of a pin out and the direction of a truck are concurrent.

[Drawing 39] (a) It is drawing showing with a router how the path clearance reservation between beer is performed.

(b) It is drawing showing with a router how the path clearance reservation between beer wiring foils is performed.

[Description of Notations]

1 High Resolution Display

2 Storage

3 Prediction Limb

4 Input Control Unit

5 Output Section

6 Microprocessor

7 Application Program

[Claim(s)]

[Claim 1] It is packaging-design equipment which designs the stowed position of the components in a substrate. As 1st design agreement A specific means to specify two or more things by which wiring should be pulled out to beer among the pins attached in the components which should determine a stowed position as a 1st storage means to memorize the permission minimum pitch between beer beforehand, A judgment means to judge whether spacing between two or more specified pins is narrower than the minimum pitch between said beer, In a prediction means to predict how many steps of wiring pulled out from a pin will be bent stair-like if pin spacing is narrower than a minimum pitch, an expansion means to expand the components concerned so that the wiring field of the predicted bending mark may be secured, and the expanded magnitude Packaging-design equipment characterized by having a decision means to determine the stowed position to the substrate of the component.

[Claim 2] Packaging-design equipment according to claim 1 is equipped with a 2nd storage means to memorize the permission minimum pitch of beer and a foil beforehand, as 2nd design agreement. A prediction means counting which carries out counting of drawer wiring of how many should be pulled out from the components side containing the detected pin -- with the section When pin spacing is larger than the comparator which compares whether it is larger than the minimum pitch between beer foils, or narrow, and the minimum pitch between beer foils When narrower than the 1st output section which outputs the prediction result of having made two steps into the number of stages, and the minimum pitch between beer foils It has the 2nd output section which outputs the number of stages $n+2$ which added the integral value 2 to the integral value n based on the result of having $**(\text{ed})$ the result by 2. counting -- an expansion means Packaging-design equipment characterized by giving the offset width of predetermined length the components side where only the offset only with the longer number of stages outputted by the 1st output section and the 2nd output section contains the pin detected by the detection means.

[Claim 3] If two steps of number of stageses are outputted by the 1st output section, an expansion means according to claim 2 If the 1st grant section which gives offset of predetermined length to the perpendicular direction of the components side, and $n+2$ steps of number of stageses are outputted by the 2nd output section Packaging-design equipment characterized by having the 2nd grant section which gives the value which doubled said offset $n+1$ to the perpendicular direction of the components side, and the 3rd grant section which will give the value which doubled said offset n to the horizontal direction of the components side if $n+2$ steps of number of stageses are outputted by the 2nd output section.

[Claim 4] A 1st storage means to be packaging-design equipment which designs the stowed position of two or more components in a substrate, and to memorize systematically two or more components which should determine a stowed position, A 2nd storage means to match and memorize the classification table which classified the property of components at large into two or more items, and the offset width which becomes indispensable in each item, Take out in the order which is having the components memorized by the 1st storage means memorized, and the item which agrees with this is searched from the 2nd storage means. So that it may go round about all the components with which read-out by the read-out means which will read this if there is an agreeing item, and the read-out means is memorized by the 1st storage means A loop means to repeat and start a read-out means, and an expansion means to expand only the offset width which had the component concerned read whenever one

component was read, If the ratio of a total means to total the components area in the expansion till then whenever components expansion is performed once, and the totaled components area and substrate area reaches a judgment means to judge whether the limitation of the arrangement consistency defined beforehand was arrived at, and a limitation The positioning means and [Claim 5] which interrupt starting of the read-out means by the loop means, and position the components in the expanded magnitude Some of two or more items which can set the 2nd storage means according to claim 4 to a classification table are packaging-design equipment which shows package classification and is characterized by matching offset width with what [shorter] has narrow installation spacing of a pin in package classification.

[Claim 6] A 1st storage means to be packaging-design equipment which designs the stowed position of two or more components in a substrate, and to make the priority which shows the superiority or inferiority of each item for the classification table which classified the property of components at large into two or more items accompany, and to memorize, A 2nd storage means to memorize systematically two or more components which should determine a stowed position, The analysis means which reads altogether the item to which what kind of property each part article which should determine a stowed position has analyzes, and it corresponds to the analyzed property from the 1st storage means, By comparing the height of a total result with a priority total means to total the priority which accompanies the read item for every components A sequencing means to set each part article in order, and a 3rd storage means memorized by the 1st storage means to match and memorize the offset width which becomes indispensable for every item, Each part article which should determine a stowed position in an expansion means to expand only the offset width memorized by the 3rd storage means in order of the sequence created by the sequencing means, and the magnitude after expansion Packaging-design equipment characterized by having a positioning means to determine the stowed position of each part article on a substrate.

[Claim 7] A 1st storage means to be packaging-design equipment which designs the stowed position of components on the substrate with which the stowed position of two or more components is already determined, and to memorize systematically two or more components which should determine a stowed position, All the components memorized by the 1st storage means in the guide in which it is shown with the distance of which between components should be separated, A 2nd storage means all matches with combination with elegance and memorize by which the stowed position is already determined, The components with which positioning is performed among the components memorized by the 1st storage means after this (it is hereafter called the candidate for arrangement), The read-out means which reads the guide which generates the combination which consists of components with which positioning ended, and corresponds to the generated combination from the 2nd storage means, Packaging-design equipment with which only spacing which the read guide shows is characterized by having an expansion means to expand the magnitude of each part article with which positioning ended, and a positioning means to decide the stowed position for arrangement so that the occupied area of positioned components where it was expanded may be avoided.

[Claim 8] It is packaging-design equipment which designs the stowed position of the remaining components on the substrate with which the stowed position of two or more components is already determined. A 1st storage means by which matched the guide in which it is shown spacing of which the pair of a pin should vacate with the combination of all the pins attached by components, and it is memorized, A 2nd storage means to memorize systematically two or more components which should determine a stowed

position, All the pins that serve as a connection partner of the pin attached in the components (it is hereafter called the candidate for arrangement) which should position among the components memorized by the 2nd storage means after this, A retrieval means to search all the components furnished with the pin concerned out of the components with which positioning ended, An expansion means by which a location expands the magnitude of the already decided components only for spacing which reads a suitable guide from the 1st storage means to the combination of the pin attached in the candidate for arrangement, and the pin attached in the searched components, and it shows, Packaging-design equipment characterized by having a positioning means to decide the stowed position for arrangement that pin spacing in the above-mentioned combination becomes the shortest although the occupied area of the expanded positioned components is avoided.

[Claim 9] As opposed to the substrate a part of whose wiring foil which connects the pins of these components a part of stowed position of two or more components is decision ending, and is also wiring ending The guide which it is packaging-design equipment which designs the stowed position of the remaining components, and components and a wiring foil show spacing of which should be vacated A components name, A 1st storage means by which matched with all the combination of a pin name and it has memorized, A 2nd storage means to memorize systematically two or more components which should determine a stowed position, All the pins that serve as a connection partner of the pin attached in the components (it is hereafter called the candidate for arrangement) which position among the components memorized by the 2nd storage means after this, A retrieval means to search all the components that have attached it out of the components with which positioning ended, So that a proper guide may be read from the 1st storage means to a retrieval result and an expansion means by which only spacing which it shows expands the magnitude of the components with which the stowed position is already decided, and the occupied area of positioned components where it was expanded may be avoided Packaging-design equipment characterized by having a positioning means to decide the stowed position for arrangement.

[Claim 10] A 1st storage means to be packaging-design equipment which designs the stowed position of the remaining components on the substrate with which the stowed position of two or more components is already determined, and to memorize systematically two or more components which should determine a stowed position, A 2nd storage means by which matched with all components names the guide in which it is shown spacing of which components should vacate between substrate rims, and it is memorized, A contraction means by which only spacing with which read a proper guide from the 2nd storage means to the components (it is hereafter called the candidate for arrangement) which should position among the components memorized by the 1st storage means after this, and it indicates it to be to them reduces a substrate rim, Packaging-design equipment characterized by having a positioning means to decide the stowed position for arrangement in the field surrounded by the substrate rim after predetermined.

[Claim 11] It is the packaging-design approach in the CAD system which designs the stowed position of the components in a substrate. As 1st design agreement The 1st expansion step which develops the permission minimum pitch between beer on the memory which a CAD system possesses, The specific step which specifies two or more things by which wiring should be pulled out to beer among the pins attached in the components which should determine a stowed position, The judgment step which judges whether spacing between two or more specified pins is narrower than the

minimum pitch between said beer, So that the wiring field of the bending mark predicted to be the prediction step which predicts how many steps of wiring pulled out from a pin will be bent stair-like if pin spacing is narrower than a minimum pitch may be secured The packaging-design approach characterized by consisting of an expansion step to which the components concerned are expanded, and a decision step which determines the stowed position to the substrate of the component in the expanded magnitude.

[Claim 12] The packaging-design approach according to claim 11 is equipped with the 2nd expansion step which develops the permission minimum pitch of beer and a foil as 2nd design agreement on the memory which a CAD system possesses. counting which carries out counting of drawer wiring of how many should be pulled out from the components side containing the pin by which the prediction step was detected -- with a substep When pin spacing is larger than the comparison substep which compares whether it is larger than the minimum pitch between beer foils, or narrow, and the minimum pitch between beer foils When narrower than the 1st output substep which outputs the prediction result of having made two steps into the number of stages, and the minimum pitch between beer foils It has the 2nd output substep which outputs the number of stages $n+2$ which added the integral value 2 to the integral value n based on the result of having $**(\text{ed})$ the result by 2. counting -- an expansion step The packaging-design approach characterized by giving the offset width of predetermined length the components side where only the offset only with the longer number of stages outputted by the 1st output substep and the 2nd output substep contains the pin detected by the detection step.

[Claim 13] If two steps of number of stageses are outputted by the 1st output substep, an expansion step according to claim 12 If the 1st grant substep which gives offset of predetermined length to the perpendicular direction of the components side, and $n+2$ steps of number of stageses are outputted by the 2nd output substep If the 2nd grant substep which gives the value which doubled said offset $n+1$ to the perpendicular direction of the components side, and $n+2$ steps of number of stageses are outputted by the 2nd output substep The packaging-design approach characterized by consisting of a 3rd grant substep which gives the value which doubled said offset n to the horizontal direction of the components side.

[Claim 14] The 1st expansion step developed on the memory which is the packaging-design approach in the CAD system which designs the stowed position of two or more components in a substrate, and sets in order two or more components which should determine a stowed position, and a CAD system possesses, The 2nd expansion step developed on the memory which matches the classification table which classified the property of components at large into two or more items, and the offset width which becomes indispensable in each item, and a CAD system possesses, Take out in order the components developed by the 1st expansion step on memory, and the item which agrees with this is searched from the classification table developed by the 2nd expansion step on memory. So that it may go round about all the components with which read-out by the read-out step which will read this if there is an agreeing item, and the read-out step is developed by the 1st expansion step The loop step which repeats and starts a read-out step, and the expansion step to which only the offset width which had the component concerned read whenever one component was read is expanded, The total step which totals the components area in the expansion till then whenever components expansion is performed once, If the ratio of the components area and substrate area which were totaled reaches the judgment step which judges whether the limitation of the arrangement consistency defined beforehand was arrived

at, and a limitation The packaging-design approach characterized by consisting of a positioning step which interrupts starting of the read-out step by the loop step, and positions the components in the expanded magnitude.

[Claim 15] It is the packaging-design approach in the CAD system which designs the stowed position of two or more components in a substrate. The 1st expansion step developed on the memory which the priority which shows the superiority or inferiority of each item for the classification table which classified the property of components at large into two or more items is made to accompany, and a CAD system possesses, The 2nd expansion step developed on the memory which sets in order two or more components which should determine a stowed position, and a CAD system possesses, The analysis step which reads altogether the item to which what kind of property each part article which should determine a stowed position has analyzes, and it corresponds to the analyzed property from the classification table developed by the 1st expansion step on memory, By comparing the height of a total result with the priority total step which totals the priority which accompanies the read item for every components The sequencing step which sets each part article in order, and the 3rd expansion step developed on the memory which was developed by the 1st expansion step, and which matches the offset width which becomes indispensable and a CAD system possesses for every item, Each part article which should determine a stowed position in the expansion step to which only the offset width developed by the 3rd expansion step in order of the sequence created by the sequencing step is expanded, and the magnitude after expansion The packaging-design approach characterized by consisting of a positioning step which determines the stowed position of each part article on a substrate.

[Claim 16] It is the packaging-design approach in the CAD system which designs the stowed position of components on the substrate with which the stowed position of two or more components is already determined. The 1st expansion step developed on the memory which sets in order two or more components which should determine a stowed position, and a CAD system possesses, All the components developed by the 1st expansion step in the guide in which it is shown with the distance of which between components should be separated, The 2nd expansion step developed on the memory as which the stowed position is already determined, and which all matches with combination with elegance and a CAD system possesses, The components with which positioning is performed among the components developed by the 1st expansion step after this (it is hereafter called the candidate for arrangement), The read-out step which reads the guide which generates the combination which consists of components with which positioning ended, and corresponds to the generated combination, The packaging-design approach that only spacing which the read guide shows is characterized by consisting of an expansion step to which the magnitude of each part article with which positioning ended is expanded, and a positioning step which determines the stowed position for arrangement so that the occupied area of positioned components where it was expanded may be avoided.

[Claim 17] It is the packaging-design approach in the CAD system which designs the stowed position of the remaining components on the substrate with which the stowed position of two or more components is already determined. The 1st expansion step developed on the memory in which the guide in which it is shown spacing of which the pair of a pin should vacate is matched with the combination of all the pins attached by components, and a CAD system possesses it, The 2nd expansion step developed on the memory which sets in order two or more components which should determine a stowed position, and a CAD system possesses, All the pins that serve as a connection partner

of the pin attached in the components (it is hereafter called the candidate for arrangement) which should position after this among the components developed by the 2nd expansion step on storage, The retrieval step which searches all the components furnished with the pin concerned out of the components with which positioning ended, The expansion step to which a location expands the magnitude of the already decided components only for spacing which reads a suitable guide to the combination of the pin attached in the candidate for arrangement, and the pin attached in the searched components, and it shows, The packaging-design approach characterized by consisting of a positioning step which decides the stowed position for arrangement that pin spacing in the above-mentioned combination becomes the shortest although the occupied area of the expanded positioned components is avoided.

[Claim 18] As opposed to the substrate a part of whose wiring foil which connects the pins of these components a part of stowed position of two or more components is decision ending, and is also wiring ending The guide which it is the packaging-design approach in the CAD system which designs the stowed position of the remaining components, and components and a wiring foil show spacing of which should be vacated A components name, The 1st expansion step which matches with all the combination of a pin name and is developed on memory, The 2nd expansion step developed on the memory which sets in order two or more components which should determine a stowed position, and a CAD system possesses, All the pins that serve as a connection partner of the pin attached in the components (it is hereafter called the candidate for arrangement) which position among the components developed by the 2nd expansion step after this, The retrieval step which searches all the components that have attached it out of the components with which positioning ended, So that a proper guide may be read to a retrieval result and the expansion step to which only spacing which it shows expands the magnitude of the components with which the stowed position is already decided, and the occupied area of positioned components where it was expanded may be avoided The packaging-design approach characterized by consisting of a positioning step which determines the stowed position for arrangement.

[Claim 19] It is the packaging-design approach in the CAD system which designs the stowed position of the remaining components on the substrate with which the stowed position of two or more components is already determined. The 1st expansion step developed on the memory which sets in order two or more components which should determine a stowed position, and a CAD system possesses, and components The 2nd expansion step which matches with all components names the guide in which it is shown spacing of which should be vacated between substrate rims, and is developed on storage, The components which should position among the components developed by the 1st expansion step after this [in the field where only spacing with which read a guide proper for (it being hereafter called the candidate for arrangement) from the guide developed by the 2nd expansion step, and it indicates it to be is surrounded by the contraction step which reduces a substrate rim, and the substrate rim after predetermined] The packaging-design approach characterized by consisting of a positioning step which determines the stowed position for arrangement.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-134098

(43) 公開日 平成10年(1998) 5月22日

(51) Int.Cl.⁸

識別記号

F I

G 0 6 F 17/50

H 0 5 K 13/04

G 0 6 F 15/60

H 0 5 K 13/04

G 0 6 F 15/60

6 5 8 A

Z

6 5 8 E

審査請求 未請求 請求項の数19 O L (全 35 頁)

(21) 出願番号

特願平8-286992

(22) 出願日

平成8年(1996)10月29日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 三浦 伸治

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 植村 博一

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

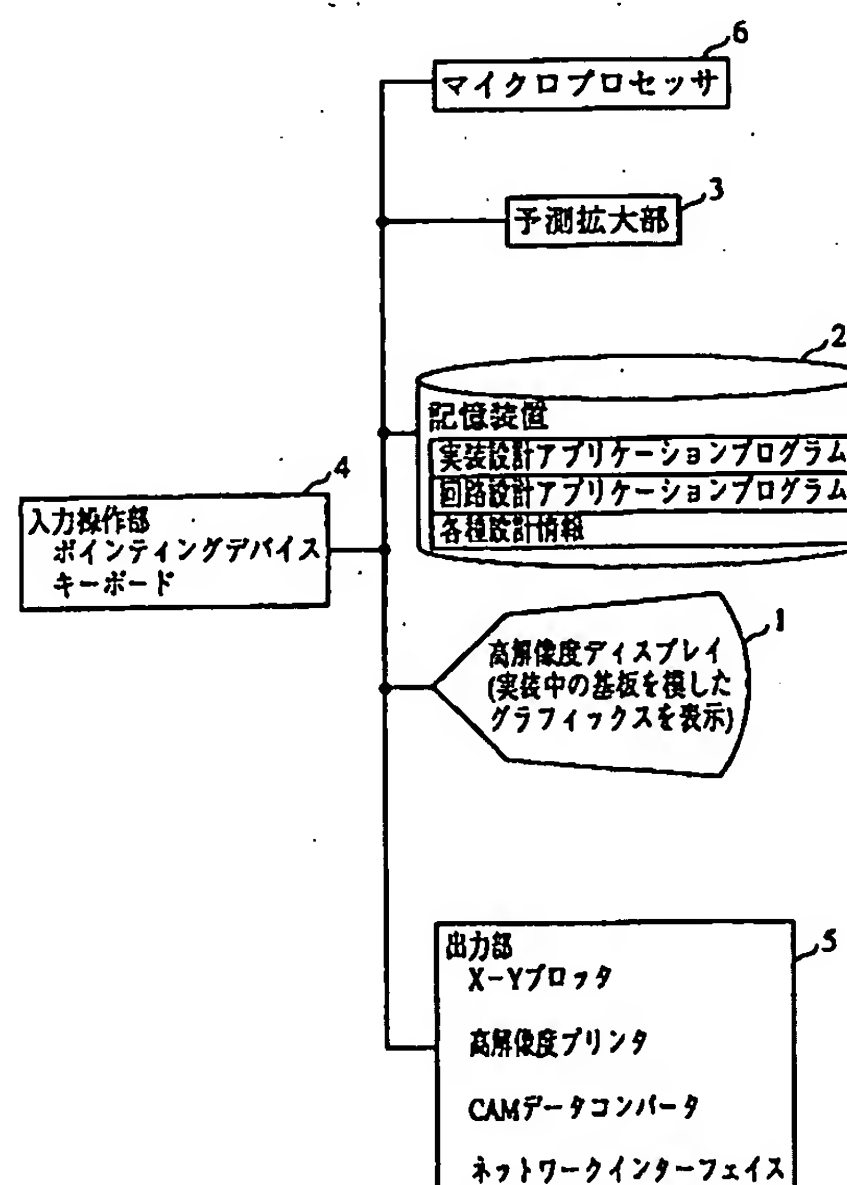
(74) 代理人 弁理士 中島 司朗

(54) 【発明の名称】 実装設計装置及び実装設計方法

(57) 【要約】

【課題】 実装設計装置における部品配置において、あらかじめ用意された配線引き出しパターンにしたがって、配線引き出し領域を確保した配置設計を行なうことで、配線率を向上させ、設計を効率化させる。

【解決手段】 記憶装置2は、第1の設計規約として、ビア間の最小ピッチを記憶している。予測拡大部3は装着位置を決定すべき部品に取り付けられているピンのうち、ビアへと配線が引き出されるものを複数個検出し、検出された複数個のピン間の間隔がビア間の最小ピッチより狭いかを判定する。ピン間隔が最小ピッチより狭いと、ピンから引き出される配線に段差が何段形成されるかを予測し、予測された段差分の配線領域が確保されるよう、当該部品を拡大する。実装設計アプリケーションは、拡大された大きさで、その部品の基板に対する装着位置を決定する。



【特許請求の範囲】

【請求項1】 基板における部品の装着位置を設計する実装設計装置であって、

第1の設計規約として、ビア間の許容最小ピッチを予め記憶する第1記憶手段と、

装着位置を決定すべき部品に取り付けられているピンのうち、ビアへと配線が引き出されるべきものを複数個特定する特定手段と、

特定された複数個のピン間の間隔が前記ビア間の最小ピッチより狭いか否かを判定する判定手段と、

ピン間隔が最小ピッチより狭いと、ピンから引き出される配線を階段状に何段折曲するかを予測する予測手段と、

予測された折曲点数の配線領域が確保されるよう、当該部品を拡大する拡大手段と、

拡大された大きさで、その部品の基板に対する装着位置を決定する決定手段とを備えることを特徴とする実装設計装置。

【請求項2】 請求項1記載の実装設計装置は、

第2の設計規約として、ビアと箔との許容最小ピッチを予め記憶する第2記憶手段を備え、

予測手段は、

検出されたピンを含む部品辺から何本の引き出し配線が引き出されるべきかを計数する計数部と、

ピン間隔が、ビア-箔間の最小ピッチより広い狭いかを比較する比較部と、

ビア-箔間の最小ピッチより広い場合は、2段を段数とした予測結果を出力する第1出力部と、

ビア-箔間の最小ピッチより狭い場合は、計数結果を2で除した結果に基づいた整数値 n に整数値2を加算した段数 $n+2$ を出力する第2出力部とを備え、

拡大手段は、

第1出力部、第2出力部によって出力された段数だけ長めのオフセットだけ、検出手段によって検出されたピンを含む部品辺に所定長のオフセット巾を付与することを特徴とする実装設計装置。

【請求項3】 請求項2記載の拡大手段は、

2段の段数が第1出力部によって出力されれば、部品辺の垂直方向に所定長のオフセットを付与する第1付与部と、

$n+2$ 段の段数が第2出力部によって出力されれば、部品辺の垂直方向に前記オフセットを $n+1$ 倍した値を付与する第2付与部と、

$n+2$ 段の段数が第2出力部によって出力されれば、部品辺の水平方向に前記オフセットを n 倍した値を付与する第3付与部とを備えることを特徴とする実装設計装置。

【請求項4】 基板における複数部品の装着位置を設計する実装設計装置であって、

装着位置を決定すべき複数の部品を順序付けて記憶する

第1記憶手段と、

部品全般の特性を複数項目に分類した分類表と、各項目において必須となるオフセット巾とを対応づけて記憶する第2記憶手段と、

第1記憶手段に記憶されている部品を記憶されている順に取り出し、これと合致する項目を第2記憶手段から検索して、もし合致する項目があればこれを読み出す読出手段と、

読出手段による読み出しが第1記憶手段に記憶されている全部品について巡回するよう、読出手段を繰り返し起動する繰返手段と、

部品が1つ読み出される度に、当該部品を読み出されたオフセット巾だけ拡大する拡大手段と、

部品拡大が一度行われる度に、それまでの拡大における部品面積を集計する集計手段と、

集計された部品面積と基板面積との比率が、予め定められた配置密度の限界に達したかを判定する判定手段と、

限界に達すれば、繰返手段による読出手段の起動を中断して、拡大された大きさでの部品の位置決めを行う位置決め手段と

【請求項5】 請求項4記載の第2記憶手段は、

分類表における複数の項目の幾つかはパッケージ種別を示し、

パッケージ種別においてピンの取り付け間隔が狭いものは、より短いオフセット巾が対応づけられていることを特徴とする実装設計装置。

【請求項6】 基板における複数部品の装着位置を設計する実装設計装置であって、

部品全般の特性を複数項目に分類した分類表を、各項目の優劣を示す優先度を付随させて記憶する第1記憶手段と、

装着位置を決定すべき複数の部品を順序付けて記憶する第2記憶手段と、

装着位置を決定すべき各部品がどのような特性を有するかを解析し、解析された特性に該当する項目を第1記憶手段から全て読み出す解析手段と、

読み出された項目に付随する優先度を部品毎に集計する優先度集計手段と、

集計結果の高低を比較することにより、各部品を順序付ける順序付け手段と、

第1記憶手段に記憶されている項目毎に、その必須となるオフセット巾を対応づけて記憶する第3記憶手段と、

装着位置を決定すべき各部品を、順序付け手段によって作成された順序順に第3記憶手段に記憶されているオフセット巾だけ拡大する拡大手段と、

拡大後の大きさで、基板上における各部品の装着位置を決定する位置決め手段とを備えることを特徴とする実装設計装置。

【請求項7】 複数の部品の装着位置が既に決定されている基板上において、部品の装着位置を設計する実装設

計装置であって、
 装着位置を決定すべき複数の部品を順序付けて記憶する
 第 1 記憶手段と、
 部品間がどれだけの距離をもって隔てられるべきかを示
 す指針を、第 1 記憶手段に記憶されている全部品と、装
 着位置が既に決定されている全部品との組み合わせに対
 応づけて記憶する第 2 記憶手段と、
 第 1 記憶手段に記憶されている部品のうち、これから位
 置決めが行われる部品（以下、配置対象と呼ぶ）と、位
 置決めが済んだ部品とからなる組み合わせを生成し、生
 成された組み合わせに該当する指針を第 2 記憶手段から
 読み出す読出手段と、
 読み出された指針が示す間隔だけ、位置決めが済んだ各
 部品の大きさを拡大する拡大手段と、
 拡大された位置決め済み部品の占有領域を回避するよう
 に、配置対象の装着位置を決める位置決め手段とを備え
 ることを特徴とする実装設計装置。

【請求項 8】 複数の部品の装着位置が既に決定されて
 いる基板上において、残りの部品の装着位置を設計する
 実装設計装置であって、
 ピンの一対はどれだけの間隔を空けるべきかを示す指針
 を、部品に取り付けられている全てのピンの組み合わせ
 に対応づけて記憶している第 1 記憶手段と、
 装着位置を決定すべき複数の部品を順序付けて記憶する
 第 2 記憶手段と、
 第 2 記憶手段に記憶されている部品のうち、これから位
 置決めを行うべき部品（以下、配置対象と呼ぶ）に取り
 付けられているピンの接続相手となる全てのピンと、当
 該ピンを取り付けている全ての部品とを、位置決めが済
 んだ部品の中から検索する検索手段と、
 配置対象に取り付けられたピンと検索された部品に取り
 付けられたピンとの組み合わせに相応しい指針を第 1 記
 憶手段から読み出し、それが示す間隔だけ位置が既に決
 められている部品の大きさを拡大する拡大手段と、
 拡大された位置決め済み部品の占有領域を回避しつつ
 も、上記組み合わせにおけるピン間隔が最短になるよう
 に配置対象の装着位置を決める位置決め手段とを備える
 ことを特徴とする実装設計装置。

【請求項 9】 複数の部品の装着位置が一部決定済みで
 あり、これらの部品のピン同士を接続する配線箔も一部
 配線済みである基板に対して、残りの部品の装着位置を
 設計する実装設計装置であって、
 部品と配線箔とはどれだけの間隔を空けるべきかを示す
 指針を、部品名と、ピン名の全ての組み合わせに対応づ
 けて記憶している第 1 記憶手段と、
 装着位置を決定すべき複数の部品を順序付けて記憶する
 第 2 記憶手段と、
 第 2 記憶手段に記憶されている部品のうち、これから位
 置決めを行う部品（以下、配置対象と呼ぶ）に取り付け
 られているピンの接続相手となる全てのピンと、それを

取り付けている全ての部品とを、位置決めが済んだ部品
 の中から検索する検索手段と、
 検索結果に適正な指針を第 1 記憶手段から読み出し、そ
 れが示す間隔だけ装着位置が既に決められている部品の
 大きさを拡大する拡大手段と、
 拡大された位置決め済み部品の占有領域を回避するよう
 に、配置対象の装着位置を決める位置決め手段とを備え
 ることを特徴とする実装設計装置。

【請求項 10】 複数の部品の装着位置が既に決定され
 ている基板上において、残りの部品の装着位置を設計す
 る実装設計装置であって、
 装着位置を決定すべき複数の部品を順序付けて記憶する
 第 1 記憶手段と、
 部品は、基板外縁との間にどれだけの間隔を空けるべき
 かを示す指針を、全ての部品名に対応づけて記憶してい
 る第 2 記憶手段と、
 第 1 記憶手段に記憶されている部品のうち、これから位
 置決めを行うべき部品（以下、配置対象と呼ぶ）に適正
 な指針を第 2 記憶手段から読み出し、それが示す間隔だ
 け基板外縁を縮小する縮小手段と、
 所定後の基板外縁に囲まれる領域内において、配置対象
 の装着位置を決める位置決め手段とを備えることを特徴
 とする実装設計装置。

【請求項 11】 基板における部品の装着位置を設計す
 る C A D システムにおける実装設計方法であって、
 第 1 の設計規約として、ビア間の許容最小ピッチを C A
 D システムが具備するメモリ上に展開する第 1 展開ステ
 ップと、
 装着位置を決定すべき部品に取り付けられているピンの
 うち、ビアへと配線が引き出されるべきものを複数個特
 定する特定ステップと、
 特定された複数個のピン間隔が前記ビア間の最小ピ
 ッチより狭いか否かを判定する判定ステップと、
 ピン間隔が最小ピッチより狭いと、ピンから引き出され
 る配線を階段状に何段折曲するかを予測する予測ステッ
 プと、
 予測された折曲点数の配線領域が確保されるよう、当該
 部品を拡大する拡大ステップと、
 拡大された大きさで、その部品の基板に対する装着位置
 を決定する決定ステップとからなることを特徴とする実
 装設計方法。

【請求項 12】 請求項 11 記載の実装設計方法は、
 第 2 の設計規約として、ビアと箔との許容最小ピッチを
 C A D システムが具備するメモリ上に展開する第 2 展開
 ステップを備え、
 予測ステップは、
 検出されたピンを含む部品辺から何本の引き出し配線が
 引き出されるべきかを計数する計数サブステップと、
 ピン間隔が、ビア箔間の最小ピッチより広い狭いか
 を比較する比較サブステップと、

ビアー箔間の最小ピッチより広い場合は、2段を段数とした予測結果を出力する第1出力サブステップと、ビアー箔間の最小ピッチより狭い場合は、計数結果を2で除した結果に基づいた整数値 n に整数値2を加算した段数 $n+2$ を出力する第2出力サブステップとを備え、拡大ステップは、

第1出力サブステップ、第2出力サブステップによって出力された段数だけ長めのオフセットだけ、検出ステップによって検出されたピンを含む部品辺に所定長のオフセット巾を付与することを特徴とする実装設計方法。

【請求項13】 請求項12記載の拡大ステップは、2段の段数が第1出力サブステップによって出力されれば、部品辺の垂直方向に所定長のオフセットを付与する第1付与サブステップと、

$n+2$ 段の段数が第2出力サブステップによって出力されれば、部品辺の垂直方向に前記オフセットを $n+1$ 倍した値を付与する第2付与サブステップと、

$n+2$ 段の段数が第2出力サブステップによって出力されれば、部品辺の水平方向に前記オフセットを n 倍した値を付与する第3付与サブステップとからなることを特徴とする実装設計方法。

【請求項14】 基板における複数部品の装着位置を設計するCADシステムにおける実装設計方法であって、装着位置を決定すべき複数の部品を順序付けてCADシステムが具備するメモリ上に展開する第1展開ステップと、

部品全般の特性を複数項目に分類した分類表と、各項目において必須となるオフセット巾とを対応づけてCADシステムが具備するメモリ上に展開する第2展開ステップと、

第1展開ステップによってメモリ上に展開された部品を順に取り出し、これと合致する項目を第2展開ステップによってメモリ上に展開された分類表から検索して、もし合致する項目があればこれを読み出す読出ステップと、

読出ステップによる読み出しが第1展開ステップによって展開されている全部品について巡回するよう、読出ステップを繰り返し起動する繰返ステップと、

部品が1つ読み出される度に、当該部品を読み出されたオフセット巾だけ拡大する拡大ステップと、

部品拡大が一度行われる度に、それまでの拡大における部品面積を集計する集計ステップと、

集計された部品面積と基板面積との比率が、予め定められた配置密度の限界に達したかを判定する判定ステップと、

限界に達すれば、繰返ステップによる読出ステップの起動を中断して、拡大された大きさでの部品の位置決めを行う位置決めステップとからなることを特徴とする実装設計方法。

【請求項15】 基板における複数部品の装着位置を設

10

20

30

40

50

計するCADシステムにおける実装設計方法であって、部品全般の特性を複数項目に分類した分類表を、各項目の優劣を示す優先度を付随させてCADシステムが具備するメモリ上に展開する第1展開ステップと、装着位置を決定すべき複数の部品を順序付けてCADシステムが具備するメモリ上に展開する第2展開ステップと、

装着位置を決定すべき各部品がどのような特性を有するかを解析し、解析された特性に該当する項目を第1展開ステップによってメモリ上に展開された分類表から全て読み出す解析ステップと、

読み出された項目に付随する優先度を部品毎に集計する優先度集計ステップと、

集計結果の高低を比較することにより、各部品を順序付ける順序付けステップと、

第1展開ステップによって展開された項目毎に、その必須となるオフセット巾を対応づけてCADシステムが具備するメモリ上に展開する第3展開ステップと、

装着位置を決定すべき各部品を、順序付けステップによって作成された順序順に第3展開ステップによって展開されたオフセット巾だけ拡大する拡大ステップと、

拡大後の大きさで、基板上における各部品の装着位置を決定する位置決めステップとからなることを特徴とする実装設計方法。

【請求項16】 複数の部品の装着位置が既に決定されている基板上において、部品の装着位置を設計するCADシステムにおける実装設計方法であって、

装着位置を決定すべき複数の部品を順序付けてCADシステムが具備するメモリ上に展開する第1展開ステップと、

部品間がどれだけの距離をもって隔てられるべきかを示す指針を、第1展開ステップによって展開された全部品と、装着位置が既に決定されている全部品との組み合わせに対応づけてCADシステムが具備するメモリ上に展開する第2展開ステップと、

第1展開ステップによって展開された部品のうち、これから位置決めが行われる部品（以下、配置対象と呼ぶ）と、位置決めが済んだ部品とからなる組み合わせを生成し、生成された組み合わせに該当する指針を読み出す読

出ステップと、

読み出された指針が示す間隔だけ、位置決めが済んだ各部品の大きさを拡大する拡大ステップと、

拡大された位置決め済み部品の占有領域を回避するように、配置対象の装着位置を決める位置決めステップとからなることを特徴とする実装設計方法。

【請求項17】 複数の部品の装着位置が既に決定されている基板上において、残りの部品の装着位置を設計するCADシステムにおける実装設計方法であって、

ピンの一対はどれだけの間隔を空けるべきかを示す指針を、部品に取り付けられている全てのピンの組み合わせ

に対応づけてCADシステムが具備するメモリ上に展開する第1展開ステップと、

装着位置を決定すべき複数の部品を順序付けてCADシステムが具備するメモリ上に展開する第2展開ステップと、

第2展開ステップによって記憶上に展開された部品のうち、これから位置決めを行うべき部品（以下、配置対象と呼ぶ）に取り付けられているピンの接続相手となる全てのピンと、当該ピンを取り付けている全ての部品とを、位置決めが済んだ部品の中から検索する検索ステップと、

配置対象に取り付けられたピンと検索された部品に取り付けられたピンとの組み合わせに相応しい指針を読み出し、それが示す間隔だけ位置が既に決められている部品の大きさを拡大する拡大ステップと、

拡大された位置決め済み部品の占有領域を回避しつつも、上記組み合わせにおけるピン間隔が最短になるように配置対象の装着位置を決める位置決めステップとからなることを特徴とする実装設計方法。

【請求項18】 複数の部品の装着位置が一部決定済みであり、これらの部品のピン同士を接続する配線箔も一部配線済みである基板に対して、残りの部品の装着位置を設計するCADシステムにおける実装設計方法であって、

部品と配線箔とはどれだけの間隔を空けるべきかを示す指針を、部品名と、ピン名の全ての組み合わせに対応づけてメモリ上に展開する第1展開ステップと、

装着位置を決定すべき複数の部品を順序付けてCADシステムが具備するメモリ上に展開する第2展開ステップと、

第2展開ステップによって展開された部品のうち、これから位置決めを行う部品（以下、配置対象と呼ぶ）に取り付けられているピンの接続相手となる全てのピンと、それを取り付けている全ての部品とを、位置決めが済んだ部品の中から検索する検索ステップと、

検索結果に適正な指針を読み出し、それが示す間隔だけ装着位置が既に決められている部品の大きさを拡大する拡大ステップと、

拡大された位置決め済み部品の占有領域を回避するように、配置対象の装着位置を決める位置決めステップとからなることを特徴とする実装設計方法。

【請求項19】 複数の部品の装着位置が既に決定されている基板上において、残りの部品の装着位置を設計するCADシステムにおける実装設計方法であって、装着位置を決定すべき複数の部品を順序付けてCADシステムが具備するメモリ上に展開する第1展開ステップと、

部品は、基板外縁との間にどれだけの間隔を空けるべきかを示す指針を、全ての部品名に対応づけて記憶上に展開する第2展開ステップと、

第1展開ステップによって展開された部品のうち、これから位置決めを行うべき部品（以下、配置対象と呼ぶ）に適正な指針を第2展開ステップによって展開された指針から読み出し、それが示す間隔だけ基板外縁を縮小する縮小ステップと、

所定後の基板外縁に囲まれる領域内において、配置対象の装着位置を決める位置決めステップとからなることを特徴とする実装設計方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、プリント基板、MCMの実装設計を行う実装設計装置に関する。

【0002】

【従来の技術】 近年、携帯電話やページャ、電子手帳、パームトップパソコンを始めとする携帯機器の小型化が急速に進んでいる。これらを開発するメーカ各社は、如何にして高密度なプリント基板、MCM（マルチチップモジュール）を設計するかに日夜懸命である。これらの高密度化はCADシステムの実装設計の完成度により左右されるといって過言ではない。一般に基板の実装設計とは、回路設計によって作成された回路図に基づき、それぞれの部品を基板上の何処の位置へ実装するかを決定する作業と、どのような経路で基板上に配線箔を引き回すかを決定する作業とからなる。これら2つの作業は、前者（位置決め作業）が後者（配線作業）より先に行われるのが一般的である。そしてこの順序でこれらの作業を行う場合位置決め作業は、それら部品の大きさを予め大きめに決めておくことが不可欠となる。このように大きめに決めておくと、位置決め時には各部品の周辺にある程度の余白が保たれるため、配線作業において、部品周りの配線領域が足りなくなるという現象を回避することが可能となる（本明細書では、表現の簡略を期するため、装着位置の『位置決め』のことを単に『配置』という場合がある。）。

【0003】 尚CADを利用した配線基板設計の詳細については、例えば（株）情報調査会発行の“エレクトロニクス実装技術”1993年7月号の特集「高機能実装対応CAD/CAEシステム」や、山田照彦監修「プリント基板のCAE」応用技術出版、1990年1月14日発行等を参照されたい。実装設計において問題となるのは、各部品は一体どれだけ大きめにしておくかを決めることである。もし拡大量が少なめであると配線経路が確保できずに未結線のまま残る配線が現れ、逆に長めであると部品周辺の余白が大きめとなり、基板が高密度にならない。

【0004】 部品の位置決めを行う際に各部品の拡大幅を適正に定める技術を本明細書ではオフセット付与技術と呼ぶ。オフセット付与技術の第1従来技術としては、特開平3-14181号公報「部品の自動配置処理方式」に詳述されているものがあげられる。これは多層基

10

20

30

40

50

板の実装時における各部品の拡大巾を部品別に変化させようというものであり、配線容量を予測することにより決定している。本公報によると配線容量とは多層基板の実装面において引き出し配線が占める領域の大きさであり、これを部品において引き出し配線されるピンがどのように並んでいるか、ピン並びが配線層のトラックとどのような位置関係にあるかに基づいて算出している。ピンが部品の両側面にあり、これが配線層における配線トラックと直交している場合、図38(a)の一例に示すよう配線層のトラックを通じた配線経路が確立されるであろうと推測する。

【0005】配線層における配線トラックと平行である場合、実装面においては、図38(b)の一例に示すように引き出し配線を用いることにより配線経路が確立されるであろうと推測する。ピン並びの方向がトラックと直交しているか平行であるかに応じて個々の部品の引き出し配線がどれだけの領域を占めるかを算出し、算出した値に応じたオフセット巾だけ部品を拡大した後に、位置決めを行うと、配線のための領域が他の部品の配置位置によって占有されることを避けることができる。

【0006】オフセット付与技術の第2の従来技術は各部品の特性に応じて、各部品に固有のオフセット巾を与えようというものである。その一例は特開平5-12380公報に記載されているものであり、ピン数が多い部品には、配線領域を多く用いるであろうという推測のもとに空き領域の分配を行う。ここでいう空き領域とは、最小矩形の部品形状で全部品を一旦近接配置した後の空き領域であり、これを分配すると、各部品は近接配置の状態から周辺部品を押し退けるように徐々に拡大されてゆく。このようにピン数に応じて分配すると、たとえば形状は同じであっても、ピン数が多い部品には、ピン数が少ない部品より多い目に面積が分配され、配線領域が多い目に見積もられる。

【0007】

【発明が解決しようとする課題】ところで第1従来技術の問題点としては、部品の配置位置が定まらないと配線領域の予測がなしえないこと、即ち、部品の装着位置が定まった段階を待たないと、配線領域の予測は不可能である問題点をも有している。これは、配線領域の予測時期が大きく制約されることを意味する。例えば、設計者が部品の装着位置が全く決まっていない状態で配線領域を予測しておこうと望んでも不可能であり、また一旦決めた後装着位置が変わると配線領域さえも予測し直す必要が生ずる。

【0008】第1従来技術は更に、実装面における引き出し配線の引き出し長がピン並びの方向とトラックとの位置関係から予測される長さを上回る現象が発生し、折角の予測が裏切られる場合が多々ある。このように予測が裏切られるのは、電磁誘導による干渉や漏洩が発生するのを避けるためにルータがクリアランス確保を行う場

合である。ルータとは、CADシステムにおいてメーズ法、ラインサーチ法等の配線アルゴリズムを用いて配線経路を決定するツールプログラムであり、これが行うクリアランス確保は、実装面においてビアを打つ位置を図39(a)に示すように上下方向にずらしたり、引き出し配線の配線パターンを直線状にするのではなく、図39(b)に示すように、配線パターンを階段状に形成することとでなされる。

【0009】どのような状態であるとルータがクリアランス確保を行うかは、たとえ第1従来技術の手法でピン並びの方向やトラック方向が判明していてもなしえないので、第1従来技術は、クリアランス確保でどうしても必要となる領域をないがしろにしたまま部品の位置決めを行ってしまう。第2従来技術の問題点としては、全ての部品が拡大しきれない場合に配線領域が全く確保不能な基板レイアウトが生成されてしまうことが挙げられる。このように不能レイアウトが生成されると、始めからレイアウトをやり直す必要があり、作業効率が芳しくない。

【0010】具体的に説明すると、第2従来技術では、基板上に装着すべき各部品は最小矩形で近接配置した後にオフセット巾が付与されると付与された部品は周辺部品を押し退けるように拡大される。押し退けられた部品が基板の内側に位置しているうちはよいが、押し退けられた部品が基板外にはみ出してしまおうと、オフセットを付与することはキャンセルせねばならない。途中でオフセット付与をキャンセルすると、最小矩形で近接配置した状態で配置処理が終わってしまう。このように近接配置された状態では、配線領域が確保不能であり、基板レイアウトとしては失格であるから、始めからレイアウト作成をやり直す必要が生じる。

【0011】本発明の第1の目的は、ルータがクリアランス確保を行った場合に発生する配線領域の過不足でさえも予測することができる実装設計装置を提供することにある。本発明の第2の目的は、作業効率を著しく低下させる不能レイアウトの生成が極力避けられるよう、各部品の特性に応じたオフセット巾の付与を着実に行ってゆく実装設計装置を提供することにある。

【0012】

【課題を解決するための手段】上記第1の目的を達成するために請求項1に記載の発明は、基板における部品の装着位置を設計する実装設計装置であって、第1の設計規約として、ビア間の許容最小ピッチを予め記憶する第1記憶手段と、装着位置を決定すべき部品に取り付けられているピンのうち、ビアへと配線が引き出されるべきものを複数個特定する特定手段と、特定された複数個のピン間の間隔が前記ビア間の最小ピッチより狭いか否かを判定する判定手段と、ピン間隔が最小ピッチより狭いと、ピンから引き出される配線を階段状に何段折曲するかを予測する予測手段と、予測された折曲点数の配線領

域が確保されるよう、当該部品を拡大する拡大手段と、拡大された大きさで、その部品の基板に対する装着位置を決定する決定手段とを備えている。

【0013】第2の目的を達成するため請求項4に記載の発明は、基板における複数部品の装着位置を設計する実装設計装置であって、装着位置を決定すべき複数の部品を順序付けて記憶する第1記憶手段と、部品全般の特性を複数項目に分類した分類表と、各項目において必須となるオフセット巾とを対応づけて記憶する第2記憶手段と、第1記憶手段に記憶されている部品を記憶されて

【0014】

【発明の実施の形態】以下、本発明のプリント基板設計方法及び装置の実施例を図面を用いて説明する。

(第1実施形態) 実装設計装置の実施形態としてCADシステムを一例にして説明を行う。このCADシステムは回路図設計と、回路図設計の設計結果に基づく実装設計を行うもので回路図設計と実装設計とで設計情報を共

【0015】本CADシステムのハードウェア構成を図1に示す。図1に示すようにCADシステムは、高解像度ディスプレイ1と、記憶装置2と、予測拡大部3と、入力操作部4と、出力部5と、マイクロプロセッサ6とで構成される。高解像度ディスプレイ1は、実装設計アプリケーションプログラムの実行時において実装設計中の基板、部品、配線箔の実寸比を忠実に再現したグラフィックスを表示するCRTディスプレイ、LCDである。これらは記憶装置2に記憶されている設計情報によ

【0016】記憶装置2は、ギガバイトオーダーの記憶容量を有するハードディスク、光磁気ディスクであり回路図設計を行う回路設計アプリケーションプログラムと、当該プログラムの実行時に設計者によって入力された各種設計情報と、実装設計を行う実装設計アプリケーションプログラムとを記憶している。上記回路設計プログラムは本発明の主眼でないので説明を省略する。また

実装設計については後述する。ここでは設計情報について詳細に説明する。この設計情報は、以下の1. 2.

3. ……に示す種別の情報を含んでいる。

1. 部品情報

部品情報とは回路図上のそれぞれの部品が何という製品名で基板上の装着位置はどこであることを示す情報である。部品情報の一例を図2(a)に示す。部品情報は、回路図上のそれぞれの部品に設計者が採番した番号である部品番号と(図中のIC1、IC3)、当該部品に相応しい製品の製品名を示す部品名と(図中のMN700)、当該部品の基板上における座標と(図中の(20, 100)(35, 100))、当該部品の実装面を示す面番号と(図中の"1"、"6")、当該部品の基準辺が基板の基準辺となす角度(図中の"0°"、"180°")と、その部品のパッケージ種と、その部品の機能がCPUであるか、コネクタであるか等を示す部品種類と、所定のオフセット巾で拡大された部品外形が書き込まれる拡大外形情報とからなる。

【0017】本図において部品番号IC1の横の並びは、「回路図上の部品IC1は製品MN700が相応しく、その装着位置は面1の(20、100)となる」という内容を示している。部品番号IC3の横の並びは、「回路図上の部品IC3は製品MN700が相応しく、その装着位置は面6の(35、100)であり基準辺と180°の角度をなす。」という内容を示している。尚、部品情報のうち部品番号、部品名、パッケージ種、部品種類は回路設計あるいは実装設計において対話編集モードが実行されることで設定され、どう設定するかは設計者に一任されている。拡大外形情報は予測拡大部3によって書き込まれ、装着座標、面番号、角度は実装設計によって綿密に計算される。

【0018】各部品情報には図2(a)に一例を示したものの他にも、部品辺情報、配線方法情報といった付随情報がある。図3(a)は、部品辺情報のデータ構造を示す図であり、本図によると、部品辺情報は、自身が付随している部品情報の部品名が与えられている。そして、その部品名の部品の上辺、下辺、右辺、左辺がどの座標から始まり、どの座標で終わるかを示す始点・終点座標が対応づけられている。また各部品辺に何番目のピンが取り付けられているか、取り付けられているピンが存在しないかが記されている。

【0019】図3(b)は、3つの配線方法情報のデータ構造を示す図であり、本図によると、配線方法情報は、各部品に取り付けられているそれぞれのピンに全配線、引き出し配線、途中配線といった種別を与えている。全配線とは現在実装が行われている面上に配線箔の配線を行う手法であり通常の配線方法情報は、これに設定されている。

【0020】引き出し配線とは内層あるいは他面を経由して配線を行うため、ピンから所定長の配線箔を引き出

10

20

30

40

50

し、引き出した先にビアを打つといった配線手法である。現在実装を行っている面に配線に要する空き領域が確保できず、配線が行えない場合でもこの引き出し配線を行えば配線が可能となる。途中配線とはジャンパ線を用いて配線箔の配線を行う手法である。

2. 部品形状情報

部品形状情報とは実際に実装する部品の形状を表した情報である。部品形状の一例を図2(b)に示す。部品形状情報は、部品に相応しい製品の製品名を示す部品名と、相対座標で表された当該製品の外形と、相対座標で表された端子の外形である端子外形と、当該製品が有する端子数と、各端子の相対位置である相対座標と、これらのピンの間隔を示すピンピッチとからなる。上記の相対座標は、本実施例では各部品の1番端子に最も近い頂点を基準座標にして与えられている。この情報も回路設計あるいは実装設計において対話編集モードが実行されることで入力される。

3. 接続情報

接続情報とは端子間の論理的な接続を表す情報である。接続情報の一例を図2(c)に示す。図2(c)に示すように接続情報は、設計者によって回路図上の各配線箔に命名された名称であるネット名と(図中の"A")、当該配線箔によって接続される端子の情報と(図中のIC1-1、R20-1、IC3-5)からなる。この後者の端子の情報は、当該端子の端子番号と、当該部品に付された部品番号とからなる。図2(c)の図表は、その右側の回路図と対応している。本図において"A"というネット名の配線箔が走り、この配線箔によってIC1の1番端子、IC3の5番端子が接続されている。図2(c)のネット名"A"の横の並びはこの回路図における端子同士の接続を示している。実装設計における部品配置及び配線箔の配線は、この接続情報に基づいて行われる。この情報も回路設計あるいは実装設計において対話編集モードが実行されることで入力され、どう設定するかは設計者に一任されている。

4. 配線情報

配線情報とは基板上の配線箔についての情報でありその一例を図2(d)に示す。図2(d)に示すように配線情報は、各配線箔に付された識別子と(図中のID"1")、当該配線箔が対応しているネット名と(図中の"A")、当該配線箔が配線された面の識別子と(図中の面"1")、当該配線箔を構成する構成点の数と(図中の"6")、その構成点の座標と(図中の(19,103), (24,103), (54,88)...)からなる。尚構成点とは上記形状を構成する点をいう。具体的には配線済みの配線箔が折れ線状になっている場合は、構成点は当該折れ線の端点、節目に相当し、配線済みの配線箔が直線状になっている場合は、構成点は当該直線の始点、終点に相当する。

5. 禁止域情報

禁止域情報とは基板上において該当する配置、配線を禁止する領域がどこであることを表した情報である。禁止域情報の一例を図2(e)に示す。図2(e)に示すように禁止域情報は、各禁止域に付された識別子(図中の"ID1")、禁止域の存在する面(面"1")、禁止域の形状を示す基板上の座標からなる。

6. 設計基準情報

設計基準情報とは実装設計を行なう際の物理的な制約条件等実装設計の基準を表した情報である。設計基準情報の一例を図3(c)に示す。図3(c)に示すように設計基準情報は、ビア径vialand、配線箔巾fwidth(図中では0.2mm)、ルータが配線するにあたってビア同士の最小間隔をいくらにするかを示す最小ピッチvvpitch(図中では0.3mm)、ビアとピンとの最小間隔をいくらにするかを示す最小ピッチvppitch(図中では0.15mm)、ビアと配線箔との最小間隔をいくらにするかを示す最小距離vfdist、ビアとビアとの最小間隔をいくらにするかを示す最小ピッチvvdistなどを表している。この情報も回路設計あるいは実装設計において対話編集モードが実行されることで入力される。

【0021】上記の設計基準情報は、以下の(1)~(7)に示すようにルータがビア打ち及び配線を行う際に参照される。

(1)第1に引き出し配線すべきピンのためにルータがビア打ちを行う場合、vpdist及びvialandが参照される。即ち図4(a)に示すように、ルータは第1ピンからvpdistを空けて、vialandに示す直径を有するビアを打つ。

【0022】(2)配線箔の形成においてfwidthは参照される。即ち、ルータは図4(a)に示すようにビアが打たれると、図4(b)に示すように第1ピンからビアへとfwidthの横巾を有する配線箔を形成する。

(3)vvpitchは、第1ピンの引き出し配線を終え、続いて第2ピンの引き出し配線のためにビアを打つ際に参照される。即ち、ルータは部品のピンピッチを読み出し、またvvpitchを読み出して、ピンピッチがvvpitchを上回るかを判定する。

【0023】(4)上回れば、図4(c)に示すように第1ピンのビアの中心からvvpitchだけ水平方向に隔てた位置にビアを打ち、図4(d)に示すように、打った第1ピンから打ったビアへとfwidthの横巾を有する配線箔を形成する。

(5)vfpitchは(3)の判定時においてピンピッチがvvpitchを下回る狭さの場合ルータによって参照される。即ち、ルータはピンピッチがvvpitchを下回ると判定した場合、vfpitchを読み出してこれがピンピッチを上回るかを判定するのである。

【0024】(6)vfpitchを上回ると判定した場合、第1ピンのビアの中心から斜め上に向けてvvpitchだけ隔てた位置にビアを打つ

(7) vfpitchを下回ると判定した場合、第1ピンの配線箔を用いるから水平方向にvfpitchだけ隔てた位置の延長線上に図4 (g) に示すようにビアを打ち、図4 (h) に示すようにこのビアに向けて配線箔を階段状に形成する。

【0025】記憶装置2に記憶されている情報についての説明はこれまでとし、実装設計装置の各構成についての説明を再開する。予測拡大部3は、各部品の部品辺において、どのような引き出しパターンが形成されるかを予測し、予測結果に基づいてオフセット巾を部品辺に付与する。ルータが上記の(1)~(7)からなる手法に基づいて引き出しを行う場合、引き出しが行われる部品辺には、2段引き出しパターンと呼ばれる引き出しパターン、n+2段引き出しパターンと呼ばれる引き出しパターンが表れる。

【0026】2段引き出しパターンとは、ピン間の間隔が、設計基準情報に規定されているビア打ち間隔を下回る場合に表れる引き出しパターンである。図5 (a) はこの引き出しパターンを例示したものであり、本説明図では、部品に取り付けられたピンにおいて、奇数ピンから引き出されたビアは破線b1に揃えられ、図中の偶数ピンから引き出されたビアは破線b2に揃えられる。このように奇数ピン、偶数ピンに対するビア打ちの位置を、破線b1、破線b2のような、2つの平行線に揃えると、ビア間の距離は図5 (b) に示す実線k1に示すものから実線k2に示すものへと広がることになる。

【0027】n+2段引き出し配線とは、ピンと配線箔との間隔が、設計基準情報に規定されているビア配線箔間隔を下回る場合に表れる引き出しパターンである。ピン間の間隔がビア間隔を下回り、尚且つビア配線箔の間隔さえも下回る場合、2段引き出しパターンにおける配線箔-ビア間の距離が近づき過ぎて電磁干渉や漏洩が危惧される。この場合ルータは、図5 (c) に示すように引き出し辺(引き出し配線される部品辺のことをいう)のうち、中心のピンとなる第mピン(ここでは部品辺には奇数本のピンが取り付けられているものとする。)からの引き出しパターンのみを直線状に形成し、この両隣に位置する第m-1ピン、第m+1ピンが引き出される引き出しパターンを階段状に形成して、ビアと配線箔との間隔を空ける。更にまた第m-1ピン、第m+1ピンが引き出される引き出し配線が、第m-2ピン、第m+2ピンの引き出し先に打たれるビアと近づき過ぎるのも問題があるため、ルータは第m-2ピン、第m+2ピンから引き出される引き出し配線をも階段状に形成して、ビアと配線箔との間隔を空ける。このように配線箔との間隔を空けると、ビア間の距離は図5 (d) の実線k3に示すように、ビアと配線箔との間隔を空けることができる。

【0028】部品辺から引き出されるピン数が奇数である場合は、中心の引き出し配線以外の引き出し配線を階段状に形成する必要があるため、段数の総数は $(S-1)/2+2$ 段となる。引き出されるピン数Sが偶数で

ある場合は、中心の引き出し配線以外の引き出し配線を階段状に形成する必要があるため、段数の総数は $S/2+2$ 段となる。

【0029】配線領域が広がりに応じて、予測拡大部3が各部品辺から垂直方向及び水平方向にどのようにオフセット巾を追加してゆくかを図5 (e) を参照しながら説明する。予測結果が引き出しパターンが一段であれば、部品辺には、先に示した最小ピッチvpdistに等しい基本長v0のオフセットを部品辺に対して垂直方向に付与する。予測された段数が2段であれば、予測拡大部3はこの基本長v0上に更に垂直長v1を加算する。

【0030】部品辺からの垂直方向に対してだが、一段、二段と予測した場合には、オフセット巾を付与しない。但し予測結果が三段を越えると、部品本体の水平方向に水平長h1のオフセット巾を加算する。以上のような配線領域の広がり鑑みて、予測拡大部3は段数がm段の引き出しパターンが表れる場合において、以下の【数式1】に準じた演算により、垂直方向、水平方向に付与するオフセットを算出する。

【0031】【数式1】

垂直方向に付与するオフセットVoffset = 基本長v0 + (m-1) * 垂直長v1

水平方向に付与するオフセットHoffset = 水平長h1 * (m-2)

段数の予測結果に基づいて、予測拡大部3が部品本体にどれだけのオフセット巾が付与するかを図6 (a) ~ (f) を参照しながら説明する。

【0032】図6 (a) は1段の引き出しパターンが対向する部品辺に形成されると予測された場合を示している。引き出しパターンの段数が1段であると予測すれば、予測拡大部3はそれぞれの部品辺に対して垂直方向に対して図6 (b) に示すように部品本体に対して基本長v0のオフセット巾を与える。また図6 (c) に示すように対向する部品辺の引き出しパターンの段数が2段であると予測すれば、予測拡大部3は図6 (d) に示すように部品辺に対して垂直方向に基本長v0と垂直長v1とを付与する。

【0033】図6 (e) に示すように、対向する部品辺の引き出しパターンの段数が3段であると予測すれば、予測拡大部3は部品辺に対して垂直方向に基本長v0と、垂直長v1の2倍とを足し合わせる。3段(1+2段)である場合は、引き出し配線は階段状に形成され、水平方向にも広がるので、部品辺の水平方向に、その引き出し配線の水平部の長さh1を付与する(図6 (f) 参照)。

【0034】図7 (a) に示すように引き出しパターンの段数が4段であると予測すれば、予測拡大部3は部品辺に対して垂直方向に基本長v0と、垂直長v1の3倍とを付与する。2本の引き出しが階段状に形成され、これが水平方向に広がるので、予測拡大部3はこの水平方向に対して、その引き出しの水平長h1の2倍に等しい水平長

h2を付与する(図7(b))。

【0035】図7(c)は、4つの部品辺にピンが取り付けられており、それぞれの部品辺から4段の引き出しパターンが形成されている場合を示す。この予測拡大部3は4辺のそれぞれに対して、垂直方向に基本長v0と、垂直長v1の3倍とを付与し、水平方向に対して、その引き出しの水平長h1の2倍に等しい水平長h2を付与する(図7(d)参照)。

【0036】入力操作部4は、ポインティングデバイス、キーボードを有しポインティングデバイスの操作者の操作に応じて高解像度ディスプレイ1上のマウスカーソルを移動させ、キーボードからのキーパンチを受け付けることで対話編集の入力環境を設計者に提供する。出力部5は、所定用紙上に設計結果を印刷出力するX-Yプロッタ、高解像度プリンタと、NC工作機械を制御するために実装設計結果をCAMデータに変換するCAMデータコンバータと、LANを介して実装設計結果を他のCADシステムに送信するためのネットワークインターフェイスとからなる。

【0037】実装設計アプリケーションプログラム7は、図8～図10のフローチャートの手順を記述した実行形式プログラムであり、図8～図10のフローチャートに対応する実行モジュールと、ルータと、これらの実行モジュールを主記憶にロードするための管理テーブルとからなる。実装設計アプリケーションプログラム7は、フロッピーディスク、光ディスク、光磁気ディスク等に記録することにより持ち運ばれ、所望のCADシステムにインストールされる。『実行形式』とは一般的に機械語命令で記述されていることを示しているが、アプリケーションプログラム7は所定のインタプリタで解釈されるマクロ言語で記述されていてもよい。

【0038】実装設計アプリケーションプログラムのメインフローチャートを図8に示す。以降、図8のフローチャートを解読して、マイクロプロセッサ6がどのような処理内容を行うかを順を追って説明する。まずマイクロプロセッサ6は対話編集を行うことにより、配線基板の実装設計に必要な、部品外形、端子位置、端子の信号線名、部品端子間のネットデータ、設計基準、基板データを入力する(S3301)。次に、マイクロプロセッサ6は装着位置を決める順序(配置順序)を決定する(S3302)。部品間の接続関係などをもとに、マイクロプロセッサ6は配線基板上での部品を配置したい位置、配置面を決定する(S3303)。

【0039】次に、マイクロプロセッサ6は既配置部品との接続端子位置などから部品形状を操作する(S3304)。操作した部品形状で部品の装着位置を決める(S3305)。部品の位置決めが全て終了したら、配置結果に対して、配線基板の設計基準を守りながら、接続する全ての部品端子間の配線経路を決定する(S3306)。

【0040】最後に実装設計済みの配線基板データとして、部品装着位置、配線基板配線経路情報を出力する(S3307)。なお、実際には配線の微調整や認識文字の追加などのアートワーク処理なども行なうが、本発明の主題と関係ないのでここでは省略する。上記のメインフローチャートにおいて更に詳細に説明すべきは、ステップ3304の部品形状操作において、何段の引き出しパターンが形成されるかを予測する手順と、その段数に基づき部品サイズにオフセット巾の増減を行う手順である。これらの手順を図9のフローチャートに示す。本フローチャートにおいて、拡大の対象となる全ての部品情報は図11に示すように一列に整列され、それぞれが『拡大済み』であるか、『拡大対象』であるか、『未拡大』であるかを示すタグが付与され、またそれぞれの部品情報が拡大される順番を示す『拡大順序』が付与される。

【0041】図10のフローチャートにおいてステップ900では、マイクロプロセッサ6は外形、端子外形、端子位置などを示す部品形状情報を記憶装置2から図示しない主記憶上に読み出す。ステップ901において配線箔巾や、配線箔間の間隔等を示す設計基準情報を記憶装置2から主記憶に読み出し、ステップ902において配線引き出しパターンを示す情報を記憶装置2から主記憶上に読み出す。続いてステップ903ではマイクロプロセッサ6は設計対象群に未拡大の部品情報が存在するかを判定する。もし存在すればこれに付与されている『未拡大』のタグを『拡大対象』に書き換えてステップ904に移行する。

【0042】ステップ904では、拡大対象の部品名を読み出し、ステップ904では、マイクロプロセッサ6は読み出された部品名の部品形状情報からピンピッチを読み出す。更にステップ905において設計基準情報のビアとビアの最小ピッチの値 vvpitch を読み出す。ステップ906は、ピンピッチ pinpitch と、ビア間の最小ピッチ vvpitch との比較ステップであり、ビア間の最小ピッチ vvpitch が広ければ、ステップ907は引き出しパターンが一段であると予測結果を下してステップ914に移行する。

【0043】ビア間の最小ピッチ vvpitch が狭ければ、ステップ908においてビアと配線箔との間の最小ピッチ vfpitch を読み出し、ステップ909では、ピンピッチ pinpitch がビア箔間最小ピッチ vfpitch より広いかを判定する。もし広い場合は、ステップ910において引き出し配線が二段であると予測結果を下す。もし狭い場合は、ステップ911において拡大対象の引き出し辺毎のピン総数 extpin をカウントする。このステップ911の手順は、図10のフローチャートで詳細に表現される。図10のフローチャートにおいてステップ921では、マイクロプロセッサ6は拡大対象の部品名についての配線方法情報を記憶装置2から読み出し、ステップ9

22では、マイクロプロセッサ6は読み出された配線方法情報のうち、配線方法が『引き出し配線』と規定されているピンを全て検出する。ステップ923においてマイクロプロセッサ6は、配線方法情報が引き出し配線と規定されているピンが取り付けられている部品辺毎に引き出し配線されるピン数を集計して、集計値extpinを算出する。このようにして集計値extpinを算出すると、図10のフローチャートから図9のフローチャートへと戻り、ステップ912においてマイクロプロセッサ6はextpin/2以下の最大整数nを算出する。ステップ913において、その引き出し辺にはn+2段での引き出しパターンが表れると予測結果を下す。以上のステップ906～ステップ913が実行されることにより、引き出し配線が行われる際の段数が予測されることがわかる。

【0044】ステップ914では、予測された引き出し段数では、予測拡大部3に配線領域が水平方向及び垂直方向にどれだけ広がるかを算出させる。そして、部品形状情報の外形座標のうち、引き出し配線の始点・終点に相当するものに垂直長Voffset, 水平長Hoffsetを付加する。ここで外形座標が(x0,y0) (x1,y0) (x0,y1) (x1,y1)であり、引き出し辺は座標(x0,y0) (x1,y0)を始点・終点としているものとする。この場合本ステップでは、以下の{数式2}のような演算により拡大外形を算出し、算出結果を拡大対象の拡大外形情報として書き込む。

【0045】{数式2}

(x0-Hoffset, y0-Voffset) (x1+Hoffset, y0-Voffset) (x0,y1) (x1,y1)

以上のように本実施形態によれば、ルータのクリアランス確保により引き出しパターンが何段に形成されるかを予測拡大部3は予測してこれに応じた大きさに部品を拡大するので、各部品を配線領域の広がり適切な大きさに拡大することができる。この段数の予測は部品の装着座標を必要としないので、部品の位置決めを行わずとも、配線領域を予め予測しておくことができる。

【0046】尚配線箔間の間隔、ビアと配線箔間の間隔等の値を用いてより詳細にオフセット値を算出してもよい。

(第2実施形態) 第2実施形態は、部品-基板の面積比が所定率を越えるまで、部品のオフセット巾をそれ固有の特性に応じて変化させるという可変オフセット付与を行う構成である。

【0047】この可変オフセット付与を実現するため、第2実施形態では図12(a)に示すオフセット巾拡大の終了基準と、図12(b)に示すオフセット拡大方法を記憶装置2に記憶させている。前者のオフセット拡大終了基準は、基板設計における配置密度の目標値であり図12(a)の一例では八割が目標値として設定されている。尚オフセット終了基準については、配置密度だけでなく、各部品に対しての拡大の限界値等を用いても

よい。

【0048】後者のオフセット拡大方法とは、図12

(b)にその一例を示すように、部品全般の特性を複数項目に分類し、個々の項目に必須となるオフセット巾とを対応づける情報であり、個々の部品の特性から一意にオフセット巾を選ぶために用いられる。拡大巾については、直接指定するだけでなく、第1実施形態で説明した配線引き出しパターンの1段分の値等を用いてもよい。

【0049】例えば特性の1つとして図12(b)に示されているパッケージ種別について着目すると、QFP(クッドフラッドアレイ)、PGA(ピングリッドアレイ)、SOA、DIP等の種別があり、付与すべきオフセット巾の大きさは、これらの種別によって大きく変化する。QFPとPGAの形状の一例を図16(a)に示す。

【0050】図16(a)に示す部品1301(部品番号1301)はQFPであり、パッケージの四側面の全てからL字状の格子状に取り付けられている。これに対して図16に示す部品1302はPGAであり、底面から格子状に40本ものピンが取り付けられている。これらのパッケージの違いを考慮して拡大方法情報には、図13(b)の一例に示すようにPGAに対して他の種別のオフセット巾より一段と長い1.0mmを与えている。このように種別PGAの部品に1.0mmのオフセット巾を与えると、種別がPGAの部品は、他の部品に比べて一段と大きく拡大される。

【0051】またオフセット拡大方法では、パッケージ種のみならず、次元の違う特性を何種類も設けている。パッケージ種に対して次元の違う特性とは、機能種、部品名、部品形状の大きさ、ピン本数等である。このように次元の違う特性を何種類も設けているのは、一種類の部品条件のみでオフセット巾が偏って評価されることを防止するためである。

【0052】部品情報においては、オフセット巾の検索を部品条件別に行うため、それぞれの部品条件に対応する特性がそれぞれ何処に記述してあるかが予め定められている。図13(a)(b)は、部品情報、形状情報において、どこを手掛かりにして特性を判定するかを示している。ここで部品情報内のパッケージ種は、第1分類の部品条件を検索するのに用いられるから第1特性欄と指示し、部品情報内の部品種類は、第1分類の部品条件を検索するのに用いられるから第2特性欄と指示している。

【0053】第2実施形態におけるCADシステムの構成を図14に示す。本図を参照すれば第1実施形態に示した予測拡大部3が削除されている。これは本実施形態は引き出しパターンの段数からオフセット巾を付与するのではなく、部品の特性という別の角度から部品のオフセット巾を算出しているからである。また第1実施形態では、オフセット巾を引き出される部品辺に付与させてい

たが、第2実施形態は、部品条件におけるオフセット巾を、全ての部品辺に付与する。

【0054】これらの差違点に鑑み、第1実施形態に示した図8のフローチャートにおけるステップ3304、ステップ3305の手順が、第2実施形態では、図15に示すフローチャートで実現される。本フローチャートにおいて先ずステップ116では、マイクロプロセッサ6は拡大の対象となる部品情報を設計対象群として整列し、ステップ114においてマイクロプロセッサ6は、設計対象群に属する部品が占める面積の集計をとり面積集計値Mを計算する。

【0055】ステップ101は、ステップ102～ステップ112からなるループ処理の始めを示す制御文であり、マイクロプロセッサ6はステップ116において整列された設計対象群内で未拡大のタグが付されている部品情報の先頭のものを取り出し、このタグを拡大対象に書き換える。このようなタグの書き換えにより設定された拡大対象は、ステップ102～ステップ112からなる処理によって拡大される訳であるが、このステップ102～ステップ112の処理は機能的に見ると、ステップ102～ステップ106の手順と、ステップ107～ステップ109の手順と、ステップ110～ステップ112の手順と、ステップ110～ステップ112の手順に分割される点は注目すべきである。

【0056】このように分割されるのは、ステップ102～ステップ106の手順は、拡大対象により部品情報を検索する検索手順であり、ステップ107～ステップ109の手順は、拡大対象を拡大し、これと配置終了基準との比較を行う拡大手順だからである。そして、ステップ110～ステップ112は、上記における拡大対象の拡大で、基板上の密度が終了基準を満たしたかを判定するための手順である。

【0057】ステップ102～ステップ106の手順を更に詳しく説明すると、ステップ102では、マイクロプロセッサ6は変数iに数値1を設定し、ステップ103では、マイクロプロセッサ6はその変数iの設定値で指示される拡大対象の第i特性欄の記入内容を読み出す。ステップ104において、読み出された部品条件の第i分類の項目に記入内容と該当する項目が存在するかを判定し、もし存在しなければ検索対象を他の部品条件に切り換えるため、ステップ106においてマイクロプロセッサ6は変数iを1加算する。もし該当する項目が存在しても、既に検索されている部品条件が重複して検索されるのは思わしくないため、ステップ105においてその項目が一度検索されているかを判定し、もし一度検索されていたならばステップ106に移行して、検索対象を他の部品条件に切り換えるため、ステップ106において、変数iに『1』を加算する。以上のステップ103～ステップ106の手順を、拡大対象に該当する部品条件が探し出されるまで何度も繰り返す。

【0058】続いてステップ107～ステップ109の手順について説明する。ステップ107に移行してくるのは、拡大対象の特性欄に該当する部品条件が探し出された場合である。ステップ107ではその探し出された部品条件に該当する項目に付随しているオフセット巾を読み出し、ステップ108において読み出されたオフセット巾だけ、部品の外寸を拡大し、部品情報に付与されているタグを『拡大済み』に書き換える。

【0059】ここで図16(a)に示した部品1301が拡大対象である場合、部品1301の外形座標(x0, y0)(x1, y0)(x0, y1)(x1, y1)を読み出す。一方部品1301のパッケージ種がQFPであることから、部品条件情報から0.508mmのオフセット巾が読み出す。ステップ108では、読み出された外形座標を
(x0-0.508mm, y0-0.508mm) (x1+0.508mm, y0-0.508mm)
(x0-0.508mm, y1+0.508mm) (x1+0.508mm, y1+0.508mm)
と更新することにより、図16(c)に示すように部品1301を拡大する。

【0060】また図16(b)に示したパッケージ種がPGAである部品1302(部品番号IC1302)が拡大対象である場合、部品1302の外形座標(x0, y0)(x1, y0)(x0, y1)(x1, y1)を読み出す。一方部品1302のパッケージ種がPGAであることから、部品条件から1.0mmのオフセット巾が読み出されている。ステップ108では、読み出された外形座標を
(x0-1.0mm, y0-1.0mm) (x1+1.0mm, y0-1.0mm)
(x0-1.0mm, y1+1.0mm) (x1+1.0mm, y1+1.0mm)
と更新することにより、図16(d)に示すように部品1302を拡大する。

【0061】拡大後、ステップ109において部品面積の拡大分を算出する。以上がステップ107～ステップ109の手順である。これらの手順により、一個の拡大対象が特性欄に付随したオフセット巾だけ拡大されると、ステップ110において面積集計値Mにステップ109で算出された拡大量を加算する。このようにして集計値が加算されるとステップ111では、面積集計値Mと、基板面積Kとの比率を算出する。ここで算出される比率には、上記の拡大対象の拡大により、基板上の密度はどれだけ高まったかが反映されており、これがステップ112において終了判定基準と比較される。

【0062】終了判定基準に満たない場合はステップ113に移行する。ステップ113は、ループ処理の終わりを示す制御文であり、ここに移行してくると、設計対象群において未だ部品が残っているかを参照し、もし残っていればこれを拡大対象として選んで再度ステップ101に戻る。ステップ101へと戻ると、次の拡大対象に対するステップ102～ステップ112の処理が行われる。

【0063】以上の説明から判ることは、ステップ111において算出された部品面積の集計値と基板面積との

比率が設計者が定めた終了判定基準に満たない場合は、ステップ113に移行しつづけて、次の拡大対象を選ぶようステップ102～ステップ112の処理を繰り返させることである。このようにステップ102～ステップ112が繰り返し行われると、次々と部品の拡大が行われる。

【0064】このように部品条件に応じたオフセット巾が与えられると、ステップ111において計算される面積集計値と基板面積との比率は次第に高まってゆく。ステップ102～ステップ112の処理が何度も繰り返され、設計対象群に含まれる全ての部品が拡大対象として取り出されると、ステップ113において残り部品が無くなったことが検出され、ステップ113からステップ115へと移行する。ステップ115に移行した段階では、設計対象群に含まれる部品は全てが拡大されている訳だが、ステップ115では、各部品の一層の拡大を図るべく、これらの部品情報に付与されているタグを『拡大済み』から『未拡大』に書き換えることにより設計対象群として再整列してステップ101に移行する。

【0065】部品1301に対してステップ102～ステップ112が繰り返し行われると、図17(a)に示すように、パッケージ種に基づくオフセット巾が与えられた破線y1301の形状に部品種類に基づく拡大巾y1311と、部品形状に基づく拡大巾y1321とが加わる。一方部品1302に対してステップ102～ステップ112が繰り返し行われると、図17(b)に示すようにパッケージ種に基づくオフセット巾が与えられた破線y1302の形状に、部品種類に基づく拡大巾y1312と、部品形状に基づく拡大巾y1322とが加わる。

【0066】このようにステップ102～ステップ112の処理が、ステップ101、ステップ113からなるループ制御文により何度も繰り返されると、ステップ111にて算出される面積比が終了判定基準を越える。終了判定基準を越えるとステップ114に移行し、オフセット巾だけ外寸が拡大された状態で、各部品の装着位置を重心法等の配置アルゴリズムを用いることにより決定する。

【0067】以上のように本実施形態によれば、各部品の特性が部品条件に含まれる項目と一致するとその部品の拡大を行い、一個の部品の拡大時にこれと基板との面積比較を行うので、配置密度の限界を越えるぎりぎりまで、各部品の特性に応じて個々の部品を拡大してゆくことができる。この拡大では、部品を一旦近接配置することは無いから周囲を押し回すように拡大してゆく第2従来技術と比較すると、オフセット巾の付与が非常に着実である。限界を越えた段階で初めて各部品の位置決めを行うので、各部品はなるべく大きめに拡大されるという効果がある。

【0068】(第3実施形態) 第3実施形態は、第2実施形態を一部改良した構成である。第2実施形態を何処

を改良したかという点と第2実施形態は、何れかのオフセット拡大方法に合致するものを順次拡大してゆくのみで、拡大対象の選択に規則性がないという点である。このように拡大対象の選択に規則性がないと、さほどオフセット付与の必然性が薄い部品に先にオフセット巾が付与されたために、後で選択される部品のオフセット巾が切り詰められるという現象が表れる。

【0069】このような現象の回避するため、第3実施形態ではオフセット拡大方法のそれぞれに優先度を与えることにより、拡大対象部品選択に規則性を与えている。図18は、(1)～(9)という優先度が付与されたオフセット拡大方法の一例である。これらのオフセット拡大方法のうち、形状について着目すると、優先度は(1)PGA、(2)QFP、(5)SOP、(6)DIPの順で高い。

【0070】また優先度(3)、(4)の部品としては、コネクタタイプ、CPUのものが列挙されており、PGA、QFPに次いで高い優先度は与えられている。ここで示した優先度は一例であり、優先度の順序を入れ替えてもよいし、新たな条件を付け加えてもよい。内部構成面では、第2実施形態と同様、本実施形態においても第1実施形態に示した予測拡大部3が削除されている。また第1実施形態では、オフセット巾を引き出される部品辺に付与させていたが、第3実施形態は、部品条件におけるオフセット巾を、全ての部品辺に付与する。

【0071】これらの差違点に鑑み、第1実施形態に示した図8のフローチャートにおけるステップ3304の手順が、第3実施形態では、図19に示すフローチャートで実現される。ステップ201において拡大の対象となる部品を設計対象群として整列する。ステップ202は、ステップ203～ステップ208からなるループ処理の始めを示す制御文であり、ステップ201において整列された設計対象群において『未拡大』のタグが付与されている部品情報のうち先頭のものを取り出し、これに付与されているタグを『拡大対象』に書き換える。

【0072】ステップ203において変数iを1に初期化し、ステップ204において拡大対象の第1特性欄の記入内容を読み出す。ステップ205では、部品条件の分類内に、特性欄の記入内容と該当する項目が存在するかを判定する。該当項目が存在するならば、ステップ206においてその該当項目に付与されている優先度を読み出し、ステップ207において読み出された優先度を拡大対象に付与する。付与後、ステップ208において変数iが上限を越えたかをチェックし、越えてなければステップ209において変数iを1だけインクリメントして『2』に増加させた後にステップ204に移行する。ステップ204において拡大対象の第2特性欄の記入内容を読み出す。読み出し後、変数iが『1』の場合と同様に、ステップ205において部品条件の第2分類内に記入内容と該当する項目が存在するかを判定する。

【0073】変数iが上限を越えるまでステップ204

～ステップ208の処理を繰り返し行うことにより、部品条件において各項目に対応づけられている優先度が拡大対象に付与されてゆく。例えば、パッケージ種がPGAタイプでピン本数が36ピンのCPUであれば、パッケージ種がPGAであることにより優先度『1』が付与され、CPUであることにより優先度『4』が付与される。ピン本数が36ピンであることにより、優先度『9』が付与される。

【0074】変数iが上限を越えると、ステップ210に移行して、設計対象群に『未拡大』の部品が残っているかを判定する。残っていればステップ202に移行し、その残っている部品のうち先頭に位置する未拡大のものを取り出してこれを拡大対象として設定する。設定後ステップ203～ステップ208の処理をその新たな拡大対象に対して行わせ、拡大対象が有する全ての特性に応じた優先度をその拡大対象に付与させる。

【0075】ステップ203～ステップ208の処理が全ての設計対象群に対して行われると、残っている部品が無くなり、ステップ210からステップ211への移行が行われる。ステップ211に移行すると、部品毎に付与された優先度の集計をとる。ここで、パッケージ種がPGAタイプでピン本数が36ピンのCPUであれば、パッケージ種がPGAであることにより付与された優先度『1』と、CPUであることにより付与された優先度『4』と、ピン本数が36ピンであることにより付与された優先度『9』とが集計されて、集計結果『14』が得られる。

【0076】同様の集計を各部品について行くと、その集計結果の高低を比較し、この高低によって各部品の拡大順序を作成する。拡大順序を作成すると、ステップ212において第2実施形態で示した図15のフローチャート（このフローチャートにより実現されるモジュールを以下拡大ルーチンと呼ぶ。）をサブルーチンコールする。このコール時に引数として各部品の拡大順序を引き渡す。コールされた側の拡大ルーチンは、ステップ212において引き渡された拡大順序に従って、部品を整理させて設計対象群を生成する。このように拡大順序に従った順序で設計対象群を生成すると、ステップ101～ステップ113でなされるループ処理は、ステップ211において各部品に付与された順序で行われる。この順序は、優先度の集計結果に基づくものであるから、高い優先度が付与された項目と合致する特性を多く持つ部品程、早い順番で拡大される。

【0077】以上のように本実施形態によれば、高い優先度が付与された項目と合致する特性を多く持つ部品を早い順番でオフセット巾を与え、そうでない部品に遅い順番でオフセット巾を与える。このように優先度に応じた順番でオフセット巾を与えて拡大するので、オフセット巾付与の必然性が薄い部品に先にオフセット巾が付与されたために、後で選択される部品のオフセット巾が切

り詰められるという現象を回避することができる。

【0078】（第4実施形態）第4実施形態は、配置対象の装着位置を決める時点においてその配置対象の装着位置が、配置済みの部品が占める位置に対してどこまで近づいて良いかを規定するオフセット巾付与技術に関する。どのような部品が配置済みでありどのような部品が配置対象になってもそれらの組み合わせを全て網羅するよう、第4実施形態ではあらゆる2つの部品の組み合わせ毎に対応づけてオフセット巾を定めている。

【0079】第4実施形態において記憶装置2は、図20に示すような形式で部品対部品オフセットを記憶している。このように記憶しておくこと、例えば部品2101、2102が配置済みであり、部品2103が配置対象部品となる場合、配置対象の装着位置は、部品2101の装着位置から1.27mm以内に立ち入ることは許されず、部品2102の装着位置から5.08mm以内に立ち入ることは許されない。

【0080】また部品2101、2102、2103が配置済みであり、部品2106が配置対象部品となる場合、配置対象の装着位置は、部品2101の装着位置から1.27mm以内に立ち入ることは許されず、部品2102の装着位置から2.54mm以内に立ち入ることは許されない。また部品2103の装着位置から0.508mm以内に立ち入ることは許されない。

【0081】これを部品2102について注目すると、部品2103とのオフセット巾に5.08mmをとっていることで、部品2103の装着位置との間には最短でも5.08mmの間隔が空けられるのに対して、部品2104とのオフセット巾に1.27mmをとっていることで、部品2104の装着位置との間には最短でも1.27mmの間隔が空けられる。

【0082】内部構成面では、第1実施形態に示した予測拡大部3が削除されている。また第1実施形態では、オフセット巾を引き出される部品辺に付与させていたが、第4実施形態は、部品条件におけるオフセット巾を、全ての部品辺に付与する。これらの差違点に鑑み、第1実施形態に示した図8のフローチャートにおけるステップ3304、ステップ3305の手順が、第4実施形態では、図22に示すフローチャートで実現される。

【0083】図22のフローチャートにおいてステップ301では、位置決めの対象となる全ての部品を設計対象群として整理する。これにより位置決めの対象となる部品情報は図18に示すように一列に整理され、それぞれに『配置済み』であるか、『配置対象』であるか、『未配置』であるかを示すタグが付与される。またそれぞれの部品情報が位置決めされる順番を示す『配置順序』も付与される。

【0084】ステップ302では、設計対象群のうち未配置のタグが付与されている部品情報の先頭のものを取り出して、このタグを『配置対象』に書き換える。この書き換えにより配置対象を設定すると、ステップ30

3において設計対象群の順番を逆方向に遡って、装着座標、実装面番号、装着角度が記入済みである部品情報を検索する。これらが記入済みである部品情報とは配置済み部品である。ここで図21に示すように部品2101～2104が基板上に配置済みで、部品2105～部品2113が未配置であり、部品2105がこれから配置されようとしている状態を想定する。この状態では、記憶装置2に記憶されている部品情報は、部品2101～2104のみが装着座標、実装面番号、装着角度が記入済みであり、それ以外の部品である部品2106～2113は装着座標、実装面番号、装着角度が未記入である。ステップ303の検索では、部品2101～2104が読み出される。部品2101～2104の部品情報に記入されている内容通りに、部品2101～2104を基板上に配置すると、図23(a)のように表現される。

【0085】ステップ304では、検索された配置済み部品を整理し、その先頭のものを取り出す。ステップ305においてその取り出された配置済み部品の部品番号uを読み出す一方で、ステップ306において配置対象の部品番号vを読み出す。配置済み部品、配置対象の両者の部品情報から部品番号が読み出されると、ステップ307において部品対部品オフセットにおけるu行v列のオフセット巾を読み出し(図23(b)参照)、ステップ308において部品番号uの部品情報の外寸を、読み出されたオフセット巾だけ拡大する。

【0086】部品2101～2104が配置済みである状態では、ステップ304～ステップ309の処理が繰り返し実行されることにより、配置対象部品2105を一方に含む部品対部品オフセットが全て読み出される。一回目の実行により、配置済み部品2101～配置対象部品2105間のオフセット巾5.08mmが読み出され、二回目の実行により、配置済み部品2102～配置対象部品2105間のオフセット巾2.54mmが読み出される。三回目の実行により、配置済み部品2103～配置対象部品2105間のオフセット巾2.54mmが読み出され、四回目の実行により、配置済み部品2104～配置対象部品2105間のオフセット巾5.08mmが読み出される。これらがステップ307において読み出される度に、ステップ308において各配置済み部品の外寸は、読み出されたオフセット巾だけ拡大される訳だから、図23(c)に示すように、部品2101～部品2104が占める領域は実線のものから破線のものへと四方に拡大することとなる。

【0087】ここで、部品2102～部品2104のオフセット巾は2.54mmであるのに対して、部品2101のオフセット巾は5.08mmであるから、部品2101を含む破線の広がり、部品2101～部品2104を含むそれと比較して2倍の大きさを有することがわかる。部品2105の装着位置はこの破線に示す領域内には立ち入

れない訳であるが、部品2101の破線の広がり、他の部品のそれと比較して2倍の大きさを有するので、部品2101～部品2105の間隔は、他の部品との間隔と比較して、2倍の長さになることが保証される。

【0088】拡大されると、ステップ310において外寸が拡大された部品が占める領域を避けるように配置対象の装着位置を決定する。図23(d)は、破線で示されたオフセット値を守って部品2105が基板上に配置された状態を示す。続くステップ311で設計対象群として残っている部品があればステップ311に移行し、残っている部品が無ければフローチャートの処理を終了する。

【0089】以上のように本実施形態によれば、配置対象の位置決めの際に配置済み部品とどれだけの距離をおかなければならないかを、全ての部品の組み合わせについて決定するので、ある部品の組み合わせはその間隔を広目にし、別の部品の組み合わせはその間隔を狭目にするという部品同士の相性に併せた間隔を規定することができる。

【0090】(第5実施形態)第5実施形態は、各部品が有する特性に応じたオフセット巾を付与しつつも、より一層の高密度化を求めるために接続関係にある部品間についてはより短いオフセット巾を付与しようという技術である。接続関係にある部品間には部品間最小ピッチが付与される。ここで部品間最小ピッチとは、設計基準情報に含まれる情報の1つであり、部品の装着位置の最小ピッチを規定する情報である。

【0091】図24は部品間最小ピッチの一例を示すものであり、部品形状情報に付された部品番号のペアと、そのペア間のピッチ長とを対応づけている。このような対応づけにより、それらの部品番号が付された部品間は、最低そのピッチ長だけ間隔が空くよう規定している。図24の一例では、部品番号IC2401、R2402の部品間には0.508mmの間隔を空け、部品番号IC2401、R2403の部品間には、0.508mmの間隔を空けるよう、規定がなされる。

【0092】内部構成面では、第1実施形態に示した予測拡大部3が削除されている。また第1実施形態では、オフセット巾を引き出される部品辺に付与させていたが、第5実施形態は、部品条件におけるオフセット巾を、全ての部品辺に付与する。これらの差違点に鑑み、第1実施形態に示した図8のフローチャートにおけるステップ3304、ステップ3305の手順が、第5実施形態では、図25に示すフローチャートで実現される。

【0093】本図においてステップ401は第2実施形態の図15の拡大ルーチンをサブルーチンコールする呼出ステップである。この呼出により、第2実施形態に示したように、部品条件に基づいて各部品の特性を解析する。ここで図26に示されている部品2401(部品番号IC2401)は、図29(a)に示すように部品24

01は四辺にピンが取り付けられているQFPであり、ピンの総数が12本である。このような特性が解析されて、この解析に応じたオフセット巾が与えられる。

【0094】パッケージ種がQFPである部品2401が拡大対象である場合、このQFPは部品条件において高いオフセット巾が設定されているから、部品2401には、割と大きめのオフセット巾が与えられる。図26における部品2401を囲む破線の矩形は、拡大後の部品2401の形状を示している。部品条件に応じて終了基準を満たすまで部品拡大が行われると、位置決めすべき複数部品は部品2401と同様に自身が満たす部品条件に対応するオフセット巾だけ、終了基準を満たすまで拡大されてゆく。

【0095】拡大処理が終了基準を満たすと、ステップ402では、記憶装置2から主記憶へと回路設計時に作成された全接続情報を読み出す。ステップ403では、接続情報に含まれる部品番号を全て読み出す。ここでステップ402において、図27(a)に示すような4つの接続情報が読み出されたものとする。読み出された接続情報には、部品2401の部品番号(IC2401)と、表面実装チップ部品である部品2402～部品2405の部品番号(R2402～R2405)とが含まれているものとする。

【0096】ステップ404では、設計基準からこれらの部品番号を共に含んでいる部品間最小ピッチを読み出す。図24には、IC2401～R2402間の最小ピッチ、IC2401～R2403間の最小ピッチ、IC2401～R2404間の最小ピッチ、IC2401～R2405間の最小ピッチが含まれているので、これらが読み出される。読み出し後、ステップ405において読み出された最小ピッチを、部品番号2401、2402が含まれていた接続情報に付与し、記憶装置2に蓄積する。付与後の接続情報を図27(b)に示す。

【0097】この作業を全ての接続情報について繰り返して、部品間最小ピッチが付与された接続情報が記憶装置2に蓄積される。接続情報に部品間最小ピッチが付与されるとステップ407において位置決めの対象となる全ての部品情報を設計対象群として整列する。図28に示す部品情報群が対象である場合の動作を想定して以降の説明を行う。ステップ408において設計対象群として整列してある部品のうち、先頭に位置する未配置のタグが付与されているものを取り出して、これを配置対象として設定する。設定後ステップ409では、配置対象の接続相手となる配置済み部品の部品番号を探索する。この探索は、配置対象の部品番号を含んでいる接続情報を記憶装置2から全て読み出し、各接続情報に含まれる部品番号のうち配置対象と異なる他方の部品番号を取り出して、その部品番号を有する部品情報の装着座標、実装面番号、装着角度が記入済みであるかを判定することにより行われる。図29(a)に示すように、部品24

02、部品2411～部品2416の装着位置が既に決まっている状態において破線に示す設計対象群のうち先頭に位置している部品2402が配置対象に選ばれたものとする。部品2402に対してステップ409の処理が行われると、部品2402の接続相手となる部品として部品2401が探索される。

【0098】ステップ410は先の探索で得られた配置済み部品を1つずつ取り出して、これを対象にしたループ処理を制御する制御文である。先ずステップ411では、取り出された配置済み部品の部品番号と、配置対象の部品番号とを含む部品間最小ピッチ付き接続情報を読み出す。先に述べたように配置対象及び配置済み部品の大きさは、拡大ルーチンにおいて部品条件に応じて既に拡大されている訳であるが、これに代えて先に読み出された部品間最小ピッチを付与するよう、ステップ413では一旦配置対象及び配置済み部品の大きさを拡大前の大きさに戻す。部品2401の一例でゆくと、図26で破線に示した形状から実線で示した形状への復帰が行われることになる。ステップ414では、配置済み部品を読み出された部品間最小ピッチだけ拡大する。これは部品条件に基づいた拡大巾から部品間最小ピッチの拡大巾への更新を意味する。ステップ415では、同様の更新を次の配置済み部品に対しても行うよう、ステップ410に移行する。

【0099】以上の処理により配置対象と接続関係にある配置済み部品は、その拡大巾が最小ピッチ分のみに更新されたが、接続関係の無い配置済み部品は部品条件に基づく大きさで拡大されたままである。この状態で重心法を用いて、配置対象の装着位置を決定する。重心法では、接続相手のピンとの間に張力が働くことと仮定して、これがつりあうような装着位置を算出しようとする。この際、重心法により配置済み部品本体から最小ピンピッチ以遠であって、このピンになるべく近い装着位置が算出される。算出後、配置済み部品を、拡大ルーチンによって拡大された状態に戻す。

【0100】配置対象が部品2402である場合(図29(a)参照)、接続相手となる部品2401本体から最小ピンピッチ以遠であって、この部品2401になるべく近い装着位置が算出される(図29(b)参照)。配置対象が部品2403である場合、これらは部品2401を接続相手としているので、部品2403の装着位置は部品2401本体から最小ピンピッチ以遠であって、この部品2401になるべく近い装着位置が算出される(図29(c)参照)。

【0101】配置対象が部品2404である場合、これらは部品2401を接続相手としているので、部品2404の装着位置は部品2401本体から最小ピンピッチ以遠であって、この部品2401になるべく近い装着位置が算出される(図29(d)参照)。配置対象が部品2405である場合、これらは部品2401を接続相手

としているので、部品2405の装着位置は部品2401本体から最小ピンピッチ以遠であって、この部品2401になるべく近い装着位置が算出される(図29(e)参照)。

【0102】以上は部品2401を接続相手とした部品の距離であるが、部品2401を接続相手としない部品2406(図29(f)において部品番号IC2406が付された部品のことである。)が配置対象となる場合について続いて説明を行う。部品2406が配置対象になっている場合は、ステップ409における配置済み部品の検索において部品2401が検索されないため、部品2401はステップ410～ステップ415からなるループ処理においてオフセット巾の更新がなされない。

【0103】従ってステップ416における装着位置決定時には、ステップ401の拡大ルーチンにて拡大された状態のままで基板上の領域を占めている。この際、重心法により配置済み部品2401本体からステップ401で付与されたオフセット巾以遠であって、このピンになるべく近い装着位置が算出される(図29(f)参照)。

【0104】図29(d)における破線h2401は部品2402～部品2405が配置対象になった際の配置済み部品の大きさを示し、破線h2402は部品2406が配置対象になった際の配置済み部品の大きさを示す。破線h2402は破線h2401と比較して極めて小さいから、部品2402～部品2405は部品2401を接続相手とするため、部品2401と非常に近接した位置に装着位置が決定されることがわかる。部品2406は部品2401を接続相手としないため、部品2402～部品2405と比較して、部品2401とかなりの間隔を空けて装着位置が決定されることがわかる。

【0105】以上のように本実施形態によれば、接続関係にある部品間のオフセット巾をそれらの部品間の最小ピッチに定め、そうでない部品には、部品条件に基づいて付与されたオフセット巾を用いるので、接続関係の有無に応じて部品間間隔の広い狭いを切り換えることができる。接続関係にある部品間になるだけ近づいた装着位置が決定されるので、ルータによる配線の際に、それらの部品間の配線を短めにできるという効果がある。

【0106】(第6実施形態)第6実施形態は、部品と配線箔との間隔を適正に保ちながら基板上のレイアウトを構築してゆく構成である。『間隔の適正值』は、ネット対部品オフセットとして記憶装置2に記憶されている。ネット対部品オフセットとは、複数の接続情報と複数の部品との組み合わせ毎にその組み合わせについてのオフセット巾の必要長を定めた情報であり、そのデータ構造を図32に示す。

【0107】第6実施形態では、個々の配置対象部品の配置位置を決まれば、その都度、配置対象部品が有する端子と、既に基板上に配置済みの編集が有する端子との

間を配線するという部品配置—配線を交互に行う構成になっている。このように、部品配置—配線を交互に行う構成のため、第6実施形態では、第1実施形態に示した図8のフローチャートにおけるステップ3304、ステップ3305、ステップ3306の手順が、第6実施形態では、図30に示すフローチャートで実現される。

【0108】ステップ501では、位置決めの対象となる全ての部品情報と、配線の対象となる全ての配線情報を設計対象群として整列する。ここで、配線の対象となる部品情報は図31(a)に示すように一例に配列され、配線情報も図31(b)に示すように一例に整列される。整列された配線情報には、それぞれが『配線済み』であるか、『配線対象』であるか、『未配線』であるかを示すタグが付与されており、またそれぞれの部品情報が配線される順番を示す『配線順序』も付与されている。図31(b)において各配線情報はネット名を有する。これらのネット名は、図31(c)に示す接続情報においてネット名に属するピンと対応づけられている。

【0109】ステップ502において設計対象群として整列してある部品情報のうち、先頭に位置する未配置のタグが付与されているものを取り出して、これを配置対象として設定する。ここで部品情報の配列が図31

(a)の通りだとすると、部品番号2803の部品情報が読み出され、ステップ502において配置対象の部品情報に含まれる部品番号qを読み出す。

【0110】ステップ503において設計対象群に含まれる配線情報のうち、構成点数・構成点座標が記入済みであるもの(これは配線済みであることを示す)を検索する。この検索が図31(b)の配線情報群に対して行われると、装着面、構成点数、構成点座標が記入済みである配線情報として、ネット名A1～A4の配線情報が読み出される。

【0111】ステップ505は、検索された全ての配線情報について繰り返すループ文の始めを示し、ステップ506において配線情報に含まれるネット名A1を読み出し、ステップ507においてネット名A1と部品2803とのネット対部品オフセットを読み出す。ステップ508では、設計基準に記載されている箔巾と読み出されたオフセット巾とを足し合わせた横巾を有する領域(拡大配線領域)を検索されたネット名A1の配線情報に含まれる構成点座標間に形成する。ここでネット名A1の配線情報に(X0, Y0)(X1, Y1)なる構成点が含まれており、設計基準情報に箔巾wが含まれている場合、これらの構成点間には、図33(a)に示すような箔巾wからなる配線領域が形成される訳であるが、これにネット対部品オフセットを足し合わせると、図33(b)に示すような拡大配線領域が形成される。ステップ509では、形成された拡大配線領域を禁止域情報として記憶装置2に書き込み、ステップ510では、以上のステップ506～ステ

ップ509の処理をステップ504において 検索された全ての配線情報について繰り返すよう、ステップ505に移行する。

【0112】ステップ505～ステップ510が繰り返し行われると、部品2801-部品2802の第3ピン間に図34(b)に示すような拡大配線領域が形成されて、ステップ511に移行する。ステップ511では、拡大配線領域及び配線領域を避けるように、重心法により配置対象の装着位置を決定する。重心法では、図34(c)の配線y2811, y2812, y2813に示すような張力が部品2801-部品2803の第1～第3ピン間に働き、部品2803が部品2801の位置に近づこうとするが、部品2801、部品2802が占めている領域や、ネット名A1, A2, A3の拡大配線領域(斜線でハッチングしている領域がそれである。)が禁止域情報として記憶装置2に記憶されているため、禁止域とは装着位置がオーバーラップしないように、部品2803の装着位置が模索される。重心法の模索の結果、部品2801からの張力により、部品2801に最も近づきつつも、拡大配線領域とは重複しない装着位置が図34(d)に示すように決定される。配置対象部品2803の配置位置は部品2801に近接しつつも、配線箔との間隔を僅かに空けることになる。

【0113】装着位置が決定されると、ステップ512では、配置対象に取り付けられているピンと、装着位置が決定済みのピンとの間の配線を行い、その配線が占める配線領域を禁止域情報として記憶装置2に書き込む。ステップ513では、設計対象群として残っている部品があればステップ502に移行し、残っている部品が無ければ、ステップENDに移行する。

【0114】以上のように本実施例によれば位置決め、配線を交互に繰り返すことで部品配置に対して常に配線を保証した設計ができる。この位置決めの際には、基板上で配線が占めている領域の大きさをネット対部品オフセットに基づいて拡張するので『この配線には、この部品は近づけないが、この部品は近づけても良い』というような規定を設けることができる。そのため、映像信号が通過する配線を、ノイズを多く出す部品から遠ざけるように規定したり、クロック信号や大電流が通過する配線のみから、周りの部品を遠ざけるように規定することができる。

【0115】(第7実施形態) 第7実施形態は、基板の外縁とのオフセット巾を部品毎に変化させようというオフセット巾可変付与技術である。ここで基板とのオフセット巾を部品毎にどうやって変えるかは、図35に示すような構造の基板対部品オフセット巾情報によって規定される。図35に示すように、基板対部品オフセットは基板と各部品との組み合わせを網羅するよう記載される。

【0116】内部構成面では、第1実施形態に示した予

測拡大部3が削除されている。また第1実施形態では、オフセット巾を引き出される部品辺に付与させていたが、第7実施形態は、部品条件におけるオフセット巾を全ての部品辺に付与する。これらの差違点に鑑み、第1実施形態に示した図8のフローチャートにおけるステップ3304、ステップ3305の手順が、第7実施形態では、図36に示すフローチャートで実現される。

【0117】ステップ601において位置決めの対象となる全ての部品情報を設計対象群として図37(a)に示すように整列する。ステップ602では、設計対象群として整列してある部品情報のうち先頭に位置する未配置のタグが付与されているものを取り出して、これを配置対象として設定する。図37(a)においては未配置は、部品3203であるから、これが配置対象として設定される。ステップ603において配置対象の部品情報に含まれる部品番号qを読み出し、ステップ604において基板対部品オフセットにおけるq列のオフセット巾Voffset, Hoffsetを読み出す(図37(b)参照)。続いて、ステップ605では、基板の縦寸L1、横寸L2を読み出し、ステップ606では、以下の{数式4}の演算を行う。

【0118】{数式4}

縮小縦寸L11←縦寸L1-2×Voffset×h

縮小横寸L12←横寸L2-2×Hoffset

このような演算が行われて、基板の縦寸、横寸が更新されると、実線に示す基板外形から破線に示す部分のみがトリミングされることになる。ステップ607では、縮小により、狭められた配置可能領域上において重心法により配置対象の装着位置を決定する。部品3203の装着位置は図37(c)のように決定される訳だが、部品3203は基板の外縁から1.0mmのオフセット巾を空けた装着位置に決定される。図36のステップ608では、設計対象群として残っている部品があればステップ608に移行し、残っている部品が無ければ、ステップENDに移行する。

【0119】以上のように本実施形態によれば、基板対部品オフセットを各部品に設けることにより、基板の外縁に寄せてよい部品と、そうでない部品とを規定することができる。このような規定により、配線領域が大きくなるような部品は外縁との拒否を大きく空け、そうでない部品は、基板の外縁に近接させておくという個々の部品が費やすであろう配線領域の大小に鑑みて、部品と基板外縁との間隔を自在に変化させることができる。

【0120】上記第1～第7実施形態はその要旨を逸脱しない範囲で変更実施することができる。例えば、これらの配置処理を、重心法を一例として説明したが、『知識』という自動配置の方法を用いても良い。「知識」を用いた部品配置方法とは例えば「メモリはまとめて置く」とか「関連するディスクリート部品は並べる」といったような基板配置のノウハウを予め保持させておき、

10

20

30

40

50

これらを用いて部品の配置を行うことである。この知識を用い自動配置処理はNational Technical Report 第32巻第2号 平成5年4月号 雑誌コード06813、「知識ベース型高密度プリント基板自動設計システム」pp. 84-89に紹介されている。

【0121】また配置処理を対話編集で行っても良い。プリント基板CAD装置における対話編集は、基板、部品、接続線の実寸比を忠実に再現した画面をディスプレイに表示させ、この画面についての操作をポインティングデバイスから受け付けることにより行われる。この際、ディスプレイ上の部品の大きさを上記実施形態で拡大した後の大きさにすれば、設計者はその部品に要する配線領域を忘れずに確保することができる。

【0122】

【発明の効果】上記目的を達成するために請求項1に記載の発明は、基板における部品の装着位置を設計する実装設計装置であって、第1の設計規約として、ビア間の許容最小ピッチを予め記憶する第1記憶手段と、装着位置を決定すべき部品に取り付けられているピンのうち、ビアへと配線が引き出されるべきものを複数個特定する特定手段と、特定された複数個のピン間の間隔が前記ビア間の最小ピッチより狭いか否かを判定する判定手段と、ピン間隔が最小ピッチより狭いと、ピンから引き出される配線を階段状に何段折曲するかを予測する予測手段と、予測された折曲点数の配線領域が確保されるよう、当該部品を拡大する拡大手段と、拡大された大きさで、その部品の基板に対する装着位置を決定する決定手段とを備えることを特徴としたものであり、請求項1記載の発明によれば電磁誘導による干渉や漏洩が発生するのを避けるためにルータがクリアランス確保を行う際、引き出しパターンが何段に形成されるかが予測手段によって予測される。このように予測された段数に応じた大きさに拡大手段が部品を拡大するので、部品を配線時における配線領域の広がり適切な大きさに拡大することができる。このような適切な大きさへの拡大により配線率を向上させることができる。この段数の予測は部品の装着座標を必要としないので、部品の位置決めを行わずとも、配置の前段階で配線領域を予め予測しておくことができる。

【0123】また請求項2に記載の発明は、請求項1記載の実装設計装置において、第2の設計規約として、ビアと箔との許容最小ピッチを予め記憶する第2記憶手段を備え、予測手段は、検出されたピンを含む部品辺から何本の引き出し配線が引き出されるべきかを計数する計数部と、ピン間隔が、ビア-箔間の最小ピッチより狭いか狭いかを比較する比較部と、ビア-箔間の最小ピッチより広い場合は、2段を段数とした予測結果を出力する第1出力部と、ビア-箔間の最小ピッチより狭い場合は、計数結果を2で除した結果に基づいた整数値 n に整数値2を加算した段数 $n+2$ を出力する第2出力部とを

備え、拡大手段は、第1出力部、第2出力部によって出力された段数だけ長めのオフセットだけ、検出手段によって検出されたピンを含む部品辺に所定長のオフセット巾を付与することを特徴としたものである。

【0124】請求項3に記載の発明は、請求項2記載の拡大手段は、2段の段数が第1出力部によって出力されれば、部品辺の垂直方向に所定長のオフセットを付与する第1付与部と、 $n+2$ 段の段数が第2出力部によって出力されれば、部品辺の垂直方向に前記オフセットを $n+1$ 倍した値を付与する第2付与部と、 $n+2$ 段の段数が第2出力部によって出力されれば、部品辺の水平方向に前記オフセットを n 倍した値を付与する第3付与部とを備えることを特徴としたものであり、請求項2及び請求項3記載の発明によれば、ビア-箔間の最小ピッチより広い場合、ビア-箔間の最小ピッチより狭い場合を確実に見極めることができ、引き出し辺が何れのパターンに合致するかで、段数を切り換えるので、引き出しパタンの広りをより確実に予測することができる。

【0125】また請求項4に記載の発明は、基板における複数部品の装着位置を設計する実装設計装置であって、装着位置を決定すべき複数の部品を順序付けて記憶する第1記憶手段と、部品全般の特性を複数項目に分類した分類表と、各項目において必須となるオフセット巾とを対応づけて記憶する第2記憶手段と、第1記憶手段に記憶されている部品を記憶されている順に取り出し、これと合致する項目を第2記憶手段から検索して、もし合致する項目があればこれを読み出す読出手段と、読出手段による読み出しが第1記憶手段に記憶されている全部品について巡回するよう、読出手段を繰り返し起動する繰返手段と、部品が1つ読み出される度に、当該部品を読み出されたオフセット巾だけ拡大する拡大手段と、部品拡大が一度行われる度に、それまでの拡大における部品面積を集計する集計手段と、集計された部品面積と基板面積との比率が、予め定められた配置密度の限界に達したかを判定する判定手段と、限界に達すれば、繰返手段による読出手段の起動を中断して、拡大された大きさでの部品の位置決めを行う位置決め手段とを備えることを特徴とするものであり、請求項4記載の発明によれば、各部品の特性が部品条件に含まれる項目と一致するとその部品の拡大を行い、一個の部品の拡大時にこれと基板との面積比較を行うので、配置密度の限界を越えるぎりぎりまで、各部品の特性に応じて個々の部品を拡大してゆくことができる。この拡大では、部品を一旦近接配置することは無いから周囲を押し回すように拡大してゆく第2従来技術と比較すると、オフセット巾の付与が非常に着実である。尚且つ部品が偏って配置されることがない。

【0126】また請求項5に記載の発明は、請求項4記載の第2記憶手段は、分類表における複数の項目の幾つかはパッケージ種別を示し、パッケージ種別においてピ

ンの取り付け間隔が狭いものは、より短いオフセット巾が対応づけられていることを特徴としたものである。また請求項6に記載の発明は、基板における複数部品の装着位置を設計する実装設計装置であって、部品全般の特性を複数項目に分類した分類表を、各項目の優劣を示す優先度を付随させて記憶する第1記憶手段と、装着位置を決定すべき複数の部品を順序付けて記憶する第2記憶手段と、装着位置を決定すべき各部品がどのような特性を有するかを解析し、解析された特性に該当する項目を第1記憶手段から全て読み出す解析手段と、読み出された項目に付随する優先度を部品毎に集計する優先度集計手段と、集計結果の高低を比較することにより、各部品を順序付ける順序付け手段と、第1記憶手段に記憶されている項目毎に、その必須となるオフセット巾を対応づけて記憶する第3記憶手段と、装着位置を決定すべき各部品を、順序付け手段によって作成された順序順に第3記憶手段に記憶されているオフセット巾だけ拡大する拡大手段と、拡大後の大きさで、基板上における各部品の装着位置を決定する位置決め手段とを備えることを特徴としたものであり、請求項6に記載の発明によれば、高い優先度が付与された項目と合致する特性を多く持つ部品を早い順番でオフセット巾を与え、そうでない部品に遅い順番でオフセット巾を与える。このように優先度に応じた順番でオフセット巾を与えて拡大するので、オフセット巾付与の必然性が薄い部品に先にオフセット巾が付与されたために、後で選択される部品のオフセット巾が切り詰められるという現象を回避することができる。

【0127】また請求項7に記載の発明は、複数の部品の装着位置が既に決定されている基板上において、部品の装着位置を設計する実装設計装置であって、装着位置を決定すべき複数の部品を順序付けて記憶する第1記憶手段と、部品間がどれだけの距離をもって隔てられるべきかを示す指針を、第1記憶手段に記憶されている全部品と、装着位置が既に決定されている全部品との組み合わせに対応づけて記憶する第2記憶手段と、第1記憶手段に記憶されている部品のうち、これから位置決めが行われる部品（以下、配置対象と呼ぶ）と、位置決めが済んだ部品とからなる組み合わせを生成し、生成された組み合わせに該当する指針を第2記憶手段から読み出す読み出手段と、読み出された指針が示す間隔だけ、位置決めが済んだ各部品の大きさを拡大する拡大手段と、拡大された位置決め済み部品の占有領域を回避するように、配置対象の装着位置を決める位置決め手段とを備えることを特徴としたものであり、請求項7に記載の発明によれば、配置対象の位置決めの際に配置済み部品とどれだけの距離をおかなければならないかを、全ての部品の組み合わせについて決定するので、ある部品の組み合わせはその間隔を広目にし、別の部品の組み合わせはその間隔を狭目にするという部品同士の相性に併せた間隔を規定することができる。

【0128】また相手部品によってオフセット値を可変にできるため、部品毎に詳細に設計基準を設定し、その設計基準を守った配置が可能である。また請求項8に記載の発明は、複数の部品の装着位置が既に決定されている基板上において、残りの部品の装着位置を設計する実装設計装置であって、ピンの一対はどれだけの間隔を空けるべきかを示す指針を、部品に取り付けられている全てのピンの組み合わせに対応づけて記憶している第1記憶手段と、装着位置を決定すべき複数の部品を順序付けて記憶する第2記憶手段と、第2記憶手段に記憶されている部品のうち、これから位置決めを行うべき部品（以下、配置対象と呼ぶ）に取り付けられているピンの接続相手となる全てのピンと、当該ピンを取り付けている全ての部品とを、位置決めが済んだ部品の中から検索する検索手段と、配置対象に取り付けられたピンと検索された部品に取り付けられたピンとの組み合わせに相応しい指針を第1記憶手段から読み出し、それが示す間隔だけ位置が既に決められている部品の大きさを拡大する拡大手段と、拡大された位置決め済み部品の占有領域を回避しつつも、上記組み合わせにおけるピン間隔が最短になるように配置対象の装着位置を決める位置決め手段とを備えることを特徴としたものであり、請求項8に記載の発明によれば、接続関係にある部品間のオフセット巾をそれらの部品間の最小ピッチに定め、そうでない部品には、部品条件に基づいて付与されたオフセット巾を用いるので、接続関係の有無に応じて部品間間隔の広い狭いを切り換えることができる。接続関係にある部品間はなるべく近づいた装着位置が決定されるので、ルータによる配線の際に、それらの部品間の配線を短めにとけるといった効果がある。

【0129】また、オフセットを拡大する場合、接続部品の関係にある部品間に関しては設計基準の小さな値を設定でき、接続関係にある部品のように近くに配置したい部品が離れて配置されることがない。また請求項9に記載の発明は、複数の部品の装着位置が一部決定済みであり、これらの部品のピン同士を接続する配線箔も一部配線済みである基板に対して、残りの部品の装着位置を設計する実装設計装置であって、部品と配線箔とはどれだけの間隔を空けるべきかを示す指針を、部品名と、ピン名の全ての組み合わせに対応づけて記憶している第1記憶手段と、装着位置を決定すべき複数の部品を順序付けて記憶する第2記憶手段と、第2記憶手段に記憶されている部品のうち、これから位置決めを行う部品（以下、配置対象と呼ぶ）に取り付けられているピンの接続相手となる全てのピンと、それを取り付けている全ての部品とを、位置決めが済んだ部品の中から検索する検索手段と、検索結果に適正な指針を第1記憶手段から読み出し、それが示す間隔だけ装着位置が既に決められている部品の大きさを拡大する拡大手段と、拡大された位置決め済み部品の占有領域を回避するように、配置対象の

装着位置を決める位置決め手段とを備えることを特徴としたものであり、請求項9記載の発明によれば位置決め、配線を交互に繰り返すことで部品配置に対して常に配線を保証した設計ができる。この位置決めの際には、基板上で配線が占めている領域の音声をネット対部品オフセットに基づいて拡張するので、『この配線には、この部品は近づけないが、この部品は近づけても良い』というような規定を設けることができる。そのため、映像信号が通過する配線を、ノイズを多く出す部品から遠ざけるように規定したり、クロック信号や大電流が通過する配線のみから、周りの部品を遠ざけるように規定することができる。また、配線箔と部品間のオフセット値を可変にできるため、ネット毎に詳細に設定した設計基準に対応可能である。

【0130】また請求項10に記載の発明は、複数の部品の装着位置が既に決定されている基板上において、残りの部品の装着位置を設計する実装設計装置であって、装着位置を決定すべき複数の部品を順序付けて記憶する第1記憶手段と、部品は、基板外縁との間にどれだけの間隔を空けるべきかを示す指針を、全ての部品名に対応づけて記憶している第2記憶手段と、第1記憶手段に記憶されている部品のうち、これから位置決めを行うべき部品（以下、配置対象と呼ぶ）に適正な指針を第2記憶手段から読み出し、それが示す間隔だけ基板外縁を縮小する縮小手段と、所定後の基板外縁に囲まれる領域内において、配置対象の装着位置を決める位置決め手段とを備えることを特徴としたものであり、請求項10記載の発明によれば、基板対部品オフセットを各部品に設けることにより、基板の外縁に寄せてよい部品と、そうでない部品とを規定することができる。このような規定により、配線領域が大きくなるような部品は外縁との拒否を大きく空け、そうでない部品は、基板の外縁に近接させておくという個々の部品が費やすであろう配線領域の大小に鑑みて、部品と基板外縁との間隔を自在に変化させることができる。また基板外形と部品間のオフセット値を可変にできるため、部品毎に詳細に設定した設計基準に対応可能である。

【0131】また請求項11に記載の発明は、基板における部品の装着位置を設計するCADシステムにおける実装設計方法であって、第1の設計規約として、ビア間の許容最小ピッチをCADシステムが具備するメモリ上に展開する第1展開ステップと、装着位置を決定すべき部品に取り付けられているピンのうち、ビアへと配線が引き出されるべきものを複数個特定する特定ステップと、特定された複数個のピン間の間隔が前記ビア間の最小ピッチより狭いか否かを判定する判定ステップと、ピン間隔が最小ピッチより狭いと、ピンから引き出される配線を階段状に何段折曲するかを予測する予測ステップと、予測された折曲点数の配線領域が確保されるよう、当該部品を拡大する拡大ステップと、拡大された大きさ

で、その部品の基板に対する装着位置を決定する決定ステップとからなることを特徴としたものであり、請求項11記載の発明によれば電磁誘導による干渉や漏洩が発生するのを避けるためにルータがクリアランス確保を行う際、引き出しパターンが何段に形成されるかが予測ステップによって予測される。このように予測された段数に応じた大きさに拡大ステップが部品を拡大するので、部品を配線時における配線領域の広がり適切な大きさに拡大することができる。このような適切な大きさへの拡大により配線率を向上させることができる。この段数の予測は部品の装着座標を必要としないので、部品の位置決めを行わずとも、配置の前段階で配線領域を予め予測しておくことができる。

【0132】また請求項12に記載の発明は、請求項11記載の実装設計方法は、第2の設計規約として、ビアと箔との許容最小ピッチをCADシステムが具備するメモリ上に展開する第2展開ステップを備え、予測ステップは、検出されたピンを含む部品辺から何本の引き出し配線が引き出されるべきかを計数する計数サブステップと、ピン間隔が、ビア-箔間の最小ピッチより広い狭いかを比較する比較サブステップと、ビア-箔間の最小ピッチより広い場合は、2段を段数とした予測結果を出力する第1出力サブステップと、ビア-箔間の最小ピッチより狭い場合は、計数結果を2で除した結果に基づいた整数値 n に整数値2を加算した段数 $n+2$ を出力する第2出力サブステップとを備え、拡大ステップは、第1出力サブステップ、第2出力サブステップによって出力された段数だけ長めのオフセットだけ、検出ステップによって検出されたピンを含む部品辺に所定長のオフセット巾を付与することを特徴としたものであり、また請求項13に記載の発明は、請求項12記載の拡大ステップは、2段の段数が第1出力サブステップによって出力されれば、部品辺の垂直方向に所定長のオフセットを付与する第1付与サブステップと、 $n+2$ 段の段数が第2出力サブステップによって出力されれば、部品辺の垂直方向に前記オフセットを $n+1$ 倍した値を付与する第2付与サブステップと、 $n+2$ 段の段数が第2出力サブステップによって出力されれば、部品辺の水平方向に前記オフセットを n 倍した値を付与する第3付与サブステップとからなることを特徴としたものであり、請求項12及び請求項13記載の発明によれば、ビア-箔間の最小ピッチより広い場合、ビア-箔間の最小ピッチより狭い場合を確実に見極めることができ、引き出し辺が何れのパターンに合致するかで、段数を切り換えるので、引き出しパターンの広りをより確実に予測することができる。

【0133】また請求項14に記載の発明は、基板における複数部品の装着位置を設計するCADシステムにおける実装設計方法であって、装着位置を決定すべき複数の部品を順序付けてCADシステムが具備するメモリ上に展開する第1展開ステップと、部品全般の特性を複数

項目に分類した分類表と、各項目において必須となるオフセット巾とを対応づけてCADシステムが具備するメモリ上に展開する第2展開ステップと、第1展開ステップによってメモリ上に展開された部品を順に取り出し、これと合致する項目を第2展開ステップによってメモリ上に展開された分類表から検索して、もし合致する項目があればこれを読み出す読出ステップと、読出ステップによる読み出しが第1展開ステップによって展開されている全部品について巡回するよう、読出ステップを繰り返し起動する繰返ステップと、部品が1つ読み出される度に、当該部品を読み出されたオフセット巾だけ拡大する拡大ステップと、部品拡大が一度行われる度に、それまでの拡大における部品面積を集計する集計ステップと、集計された部品面積と基板面積との比率が、予め定められた配置密度の限界に達したかを判定する判定ステップと、限界に達すれば、繰返ステップによる読出ステップの起動を中断して、拡大された大きさでの部品の位置決めを行う位置決めステップとからなることを特徴としたものであり、請求項14記載の発明によれば、各部品の特性が部品条件に含まれる項目と一致するとその部品の拡大を行い、一個の部品の拡大時にこれと基板との面積比較を行うので、配置密度の限界を越えるぎりぎりまで、各部品の特性に応じて個々の部品を拡大してゆくことができる。この拡大では、部品を一旦近接配置することは無いから周囲を押しのけるように拡大してゆく第2従来技術と比較すると、オフセット巾の付与が非常に着実である。尚且つ部品が偏って配置されることがない。

【0134】また請求項15に記載の発明は、基板における複数部品の装着位置を設計するCADシステムにおける実装設計方法であって、部品全般の特性を複数項目に分類した分類表を、各項目の優劣を示す優先度を付随させてCADシステムが具備するメモリ上に展開する第1展開ステップと、装着位置を決定すべき複数の部品を順序付けてCADシステムが具備するメモリ上に展開する第2展開ステップと、装着位置を決定すべき各部品がどのような特性を有するかを解析し、解析された特性に該当する項目を第1展開ステップによってメモリ上に展開された分類表から全て読み出す解析ステップと、読み出された項目に付随する優先度を部品毎に集計する優先度集計ステップと、集計結果の高低を比較することにより、各部品を順序付ける順序付けステップと、第1展開ステップによって展開された項目毎に、その必須となるオフセット巾を対応づけてCADシステムが具備するメモリ上に展開する第3展開ステップと、装着位置を決定すべき各部品を、順序付けステップによって作成された順序順に第3展開ステップによって展開されたオフセット巾だけ拡大する拡大ステップと、拡大後の大きさで、基板上における各部品の装着位置を決定する位置決めステップとからなることを特徴としたものであり、請求項

15記載の発明によれば、高い優先度が付与された項目と合致する特性を多く持つ部品を早い順番でオフセット巾を与え、そうでない部品に遅い順番でオフセット巾を与える。このように優先度に応じた順番でオフセット巾を与えて拡大するので、オフセット巾付与の必然性が薄い部品に先にオフセット巾が付与されたために、後で選択される部品のオフセット巾が切り詰められるという現象を回避することができる。

【0135】また請求項16に記載の発明は、複数の部品の装着位置が既に決定されている基板上において、部品の装着位置を設計するCADシステムにおける実装設計方法であって、装着位置を決定すべき複数の部品を順序付けてCADシステムが具備するメモリ上に展開する第1展開ステップと、部品間がどれだけの距離をもって隔てられるべきかを示す指針を、第1展開ステップによって展開された全部品と、装着位置が既に決定されている全部品との組み合わせに対応づけてCADシステムが具備するメモリ上に展開する第2展開ステップと、第1展開ステップによって展開された部品のうち、これから位置決めが行われる部品（以下、配置対象と呼ぶ）と、位置決めが済んだ部品とからなる組み合わせを生成し、生成された組み合わせに該当する指針を読み出す読出ステップと、読み出された指針が示す間隔だけ、位置決めが済んだ各部品の大きさを拡大する拡大ステップと、拡大された位置決め済み部品の占有領域を回避するように、配置対象の装着位置を決める位置決めステップとからなることを特徴としたものであり、請求項16記載の発明によれば、配置対象の位置決めの際に配置済み部品とどれだけの距離をおかなければならないかを、全ての部品の組み合わせについて決定するので、ある部品の組み合わせはその間隔を広目にし、別の部品の組み合わせはその間隔を狭目にするという部品同士の相性に併せた間隔を規定することができる。また相手部品によってオフセット値を可変にできるため、部品毎に詳細に設計基準を設定し、その設計基準を守った配置が可能である。

【0136】また請求項17に記載の発明は、複数の部品の装着位置が既に決定されている基板上において、残りの部品の装着位置を設計するCADシステムにおける実装設計方法であって、ピンの一対はどれだけの間隔を空けるべきかを示す指針を、部品に取り付けられている全てのピンの組み合わせに対応づけてCADシステムが具備するメモリ上に展開する第1展開ステップと、装着位置を決定すべき複数の部品を順序付けてCADシステムが具備するメモリ上に展開する第2展開ステップと、第2展開ステップによって記憶上に展開された部品のうち、これから位置決めを行うべき部品（以下、配置対象と呼ぶ）に取り付けられているピンの接続相手となる全てのピンと、当該ピンを取り付けている全ての部品とを、位置決めが済んだ部品の中から検索する検索ステップと、配置対象に取り付けられたピンと検索された部品

に取り付けられたピンとの組み合わせに相応しい指針を読み出し、それが示す間隔だけ位置が既に決められている部品の大きさを拡大する拡大ステップと、拡大された位置決め済み部品の占有領域を回避しつつも、上記組み合わせにおけるピン間隔が最短になるように配置対象の装着位置を決める位置決めステップとからなることを特徴としたものであり、請求項 17 記載の発明によれば、接続関係にある部品間のオフセット巾をそれらの部品間の最小ピッチに定め、そうでない部品には、部品条件に基づいて付与されたオフセット巾を用いるので、接続関係の有無に応じて部品間間隔の広い狭いを切り換えることができる。接続関係にある部品間になるだけ近づいた装着位置が決定されるので、ルータによる配線の際に、それらの部品間の配線を短めにできるという効果がある。また、オフセットを拡大する場合、接続部品の関係にある部品間に関しては設計基準の小さな値を設定でき、接続関係にある部品のように近くに配置したい部品が離れて配置されることがない。

【0137】また請求項 18 に記載の発明は、複数の部品の装着位置が一部決定済みであり、これらの部品のピン同士を接続する配線箔も一部配線済みである基板に対して、残りの部品の装着位置を設計する CAD システムにおける実装設計方法であって、部品と配線箔とはどれだけの間隔を空けるべきかを示す指針を、部品名と、ピン名の全ての組み合わせに対応づけてメモリ上に展開する第 1 展開ステップと、装着位置を決定すべき複数の部品を順序付けて CAD システムが具備するメモリ上に展開する第 2 展開ステップと、第 2 展開ステップによって展開された部品のうち、これから位置決めを行う部品

(以下、配置対象と呼ぶ)に取り付けられているピンの接続相手となる全てのピンと、それを取り付けている全ての部品とを、位置決めが済んだ部品の中から検索する検索ステップと、検索結果に適正な指針を読み出し、それが示す間隔だけ装着位置が既に決められている部品の大きさを拡大する拡大ステップと、拡大された位置決め済み部品の占有領域を回避するように、配置対象の装着位置を決める位置決めステップとからなることを特徴としたものであり、請求項 18 記載の発明によれば位置決め、配線を交互に繰り返すことで部品配置に対して常に配線を保証した設計ができる。この位置決めの際には、基板上で配線が占めている領域の音声をネット対部品オフセットに基づいて拡張するので、『この配線には、この部品は近づけないが、この部品は近づけても良い』というような規定を設けることができる。そのため、映像信号が通過する配線を、ノイズを多く出す部品から遠ざけるように規定したり、クロック信号や大電流が通過する配線のみから、周りの部品を遠ざけるように規定することができる。また、配線箔と部品間のオフセット値を可変にできるため、ネット毎に詳細に設定した設計基準に対応可能である。

【0138】また請求項 19 に記載の発明は、複数の部品の装着位置が既に決定されている基板上において、残りの部品の装着位置を設計する CAD システムにおける実装設計方法であって、装着位置を決定すべき複数の部品を順序付けて CAD システムが具備するメモリ上に展開する第 1 展開ステップと、部品は、基板外縁との間にどれだけの間隔を空けるべきかを示す指針を、全ての部品名に対応づけて記憶上に展開する第 2 展開ステップと、第 1 展開ステップによって展開された部品のうち、これから位置決めを行うべき部品 (以下、配置対象と呼ぶ) に適正な指針を第 2 展開ステップによって展開された指針から読み出し、それが示す間隔だけ基板外縁を縮小する縮小ステップと、所定後の基板外縁に囲まれる領域内において、配置対象の装着位置を決める位置決めステップとからなることを特徴としたものであり、請求項 19 記載の発明によれば、基板対部品オフセットを各部品に設けることにより、基板の外縁に寄せてよい部品と、そうでない部品とを規定することができる。このような規定により、配線領域が大きくなるような部品は外縁との拒否を大きく空け、そうでない部品は、基板の外縁に近接させておくという個々の部品が費やすであろう配線領域の大小に鑑みて、部品と基板外縁との間隔を自在に変化させることができる。また基板外形と部品間のオフセット値を可変にできるため、部品毎に詳細に設定した設計基準に対応可能である。

【図面の簡単な説明】

【図 1】第 1 実施形態における CAD システムの構成図である。

【図 2】(a) 部品情報の一例を示す図である。

(b) 部品形状情報の一例を示す図である。

(c) 接続情報の一例を示す図である。

(d) 配線情報の一例を示す図である。

(e) 禁止域情報の一例を示す図である。

各種設計情報のデータ構造を示す図である。

【図 3】(a) 部品辺情報の一例を示す図である。

(b) 配線方法情報の一例を示す図である。

(c) 設計基準情報の一例を示す図である。

【図 4】(a) ~ (h) 実装設計アプリケーションプログラム 7 に含まれるルータがどのように設計基準情報を参照して引き出し配線を行うかを示す図である。

【図 5】(a) 2 段引き出しパターンを説明するための説明図である。

(b) 2 段引き出しパターンにより、ビア-ビア間の間隔がどのように広がるかを説明するための説明図である。

(c) n+2 段引き出しパターンを説明するための説明図である。

(d) n+2 段引き出しパターンにより、ビア-配線箔間の間隔がどのように広がるかを説明するための説明図である。

(e) 引き出しパタンの段数が増えると、配線領域がどのように広がるかを示す説明図である。

【図6】(a) 1段引き出しパターンを説明するための説明図である。

(b) 予測拡大部3が1段引き出しパターンと予測結果を下した場合、予測拡大部3が部品の大きさをどれだけ拡大するかを説明するための説明図である。

(c) 2段引き出しパターンを説明するための説明図である。

(d) 2段引き出しパターンと予測結果を下した場合、予測拡大部3が部品の大きさをどれだけ拡大するかを説明するための説明図である。

(e) 3段引き出しパターンを説明するための説明図である。

(f) 3段引き出しパターンと予測結果を下した場合、予測拡大部3が部品の大きさをどれだけ拡大するかを説明するための説明図である。

【図7】(a) 4段引き出しパターンを説明するための説明図である。

(b) 予測拡大部3が4段引き出しパターンと予測結果を下した場合、予測拡大部3が部品の大きさをどれだけ拡大するかを説明するための説明図である。

(c) 四側面に4段引き出しパターンが表れた部品を示す説明図である。

(d) 予測拡大部3が4側面に4段引き出しパターンが表れると予測結果を下した場合、予測拡大部3が部品の大きさをどれだけ拡大するかを説明するための説明図である。

【図8】実装設計アプリケーションプログラム7のメインフローチャートである。

【図9】図8のフローチャートにおける、引き出しパタンの段数予測の手順と、拡大対象の拡大手順とを示したフローチャートである。

【図10】引き出し辺のピンの総数を計数する手順を示すフローチャートである。

【図11】第1実施形態における設計対象群の内容を示す図である。

【図12】(a) 終了判定基準情報の一例を示す図である。

(b) 拡大方法情報の一例を示す図である。

【図13】(a) 部品条件と、部品形状情報とがどのように対応づけられているかを示す図である。

(b) 部品条件と、部品情報とがどのように対応づけられているかを示す図である。

【図14】第2実施形態におけるCADシステムの構成を示す図である。

【図15】第2実施形態における実装設計アプリケーションプログラム7の変更点を示すフローチャートである。

【図16】(a) パッケージ種がQFPの部品1301

に、どのようにピンが取り付けられているかを示す図である。

(b) パッケージ種がPGAの部品1302に、どのようにピンが取り付けられているかを示す図である。

(c) パッケージ種がQFPの部品1301が、どのように拡大されるかを示す図である。

(d) パッケージ種がPGAの部品1302が、どのように拡大されるかを示す図である。

【図17】(a) 次元が異なる複数の部品条件により、部品1301がどのように拡大されるかを示す図である。

(b) 次元が異なる複数の部品条件により、部品1302がどのように拡大されるかを示す図である。

【図18】第3実施形態における拡大方法情報の一例を示す図である。

【図19】第3実施形態における実装設計アプリケーションプログラム7の変更点を示すフローチャートである。

【図20】第4実施形態における部品対部品オフセットの一例を示す図である。

【図21】第4実施形態における設計対象群の一例を示す図である。

【図22】第5実施形態における実装設計アプリケーションプログラム7の変更点を示すフローチャートである。

【図23】(a)～(d) 配置済み部品の大きさがどのように拡大されてゆくかを示す図である。

【図24】第5実施形態における部品間最小ピッチを示す図である。

【図25】第5実施形態における実装設計アプリケーションプログラム7の変更点を示すフローチャートである。

【図26】部品2401の拡大前後の変化を示す図である。

【図27】(a) 第5実施形態における接続情報の一例を示す図である。

(b) 部品間最小ピッチが付与された接続情報を示す図である。

【図28】第5実施形態における設計対象群を示す図である。

【図29】(a)～(f) 配置済み部品の大きさが変化することにより、各部品の装着位置がどう変わるかを示す図である。

【図30】第6実施形態における実装設計アプリケーションプログラム7の変更点を示すフローチャートである。

【図31】(a) 第5実施形態における設計対象群に含まれる部品情報群を示す図である。

(b) 第5実施形態における設計対象群に含まれる配線情報群を示す図である。

(c) 第5実施形態における設計対象群に含まれる接続情報群を示す図である。

【図32】第6実施形態におけるネット対部品オフセットの一例を示す図である。

【図33】(a)配線情報に含まれる構成点座標間に形成される配線領域を示す図である。

(b)配線情報に含まれる構成点座標間に形成される拡大配線領域を示す図である。

【図34】(a)部品2803が配置対象になった場合に記憶装置2から読み出されるネット対部品オフセットを示す図である。

(b)(a)で読み出されたネット対部品オフセットによって、配線領域が拡大される様子を示す図である。

(c)(b)で拡大された拡大配線領域が、禁止域領域として記憶された様子を示す図である。

(d)最終的に部品2803の装着位置がどこに決定されたかを示す図である。

【図35】基板対部品オフセット巾の一例を示す図である。

【図36】第7実施形態における実装設計アプリケーションプログラム7の変更点を示すフローチャートである。

【図37】(a)～(c)基板対部品オフセット巾が参照されて、部品3203の装着位置が決定される様子を示す図である。

【図38】(a)第1従来技術において、ピン配列方向とトラック方向とが直交している様子を示す図である。

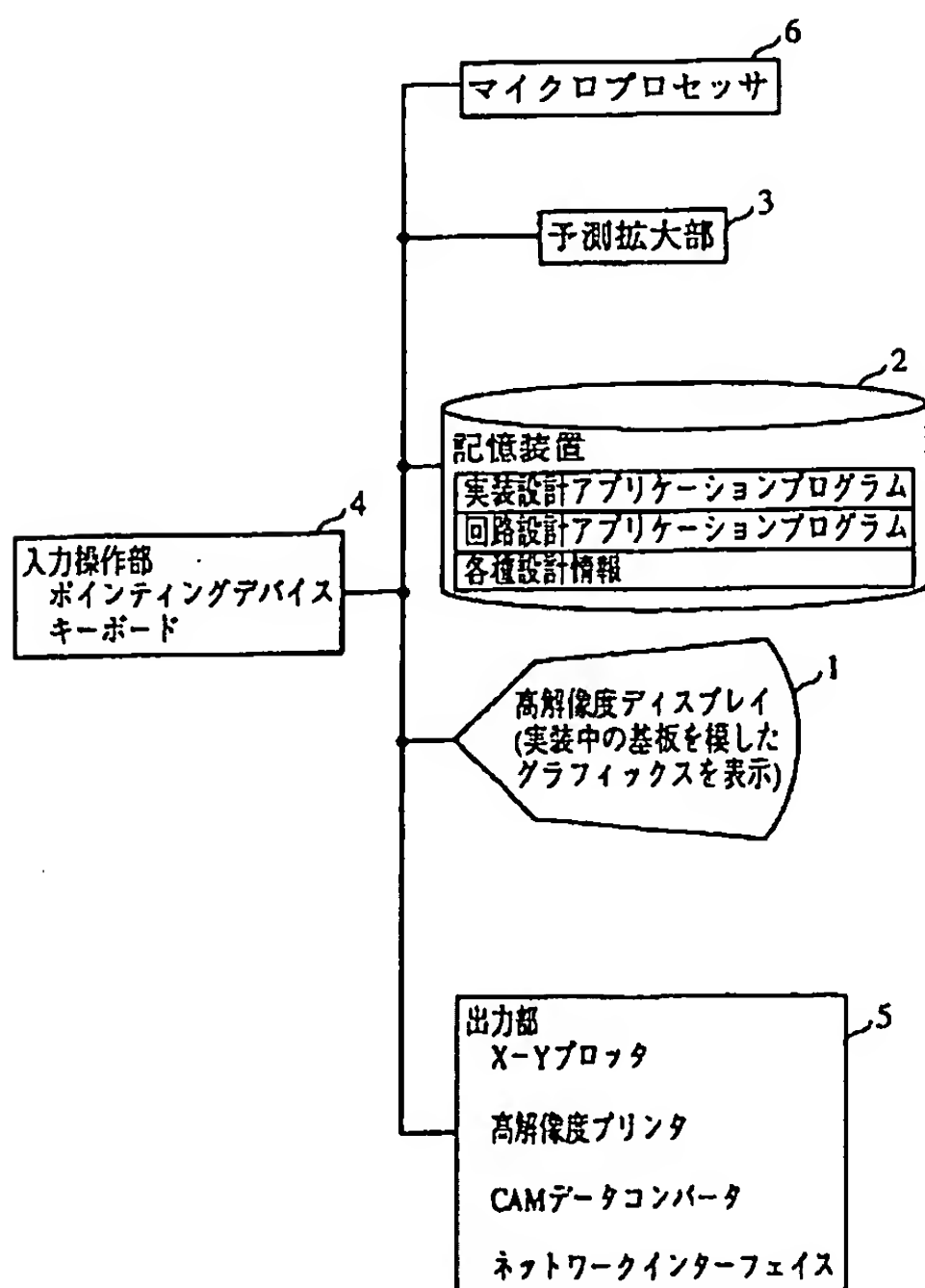
(b)第1従来技術において、ピン配列方向とトラック方向とが並行している様子を示す図である。

【図39】(a)ルータによって、ビア間のクリアランス確保がどのように行われるかを示す図である。

(b)ルータによって、ビア配線箔間のクリアランス確保がどのように行われるかを示す図である。

- 【符号の説明】
- 1 高解像度ディスプレイ
 - 2 記憶装置
 - 3 予測拡大部
 - 4 入力操作部
 - 5 出力部
 - 6 マイクロプロセッサ
 - 7 アプリケーションプログラム

【図1】



【図2】

(a) 部品情報

部品番号	部品名	座標	面	角度	パッケージ種	部品種類	拡大外形座標
IC1	MN700	(20,100)	1	0			
IC3	MN700	(35,100)	6	180			
...							

(b) 部品形状情報

部品名	外形座標	端子外形	端子数	端子相対位置	ピンピッチ pinpitch
MN700	(0,0),(3,0),(3,5),(0,5)	
...					

(c) 接続情報

ネット名	ネットに属する端子 (部品番号-端子番号)
A	IC1-1,R20-1,IC3-5
B	IC1-4,IC3-3
...	

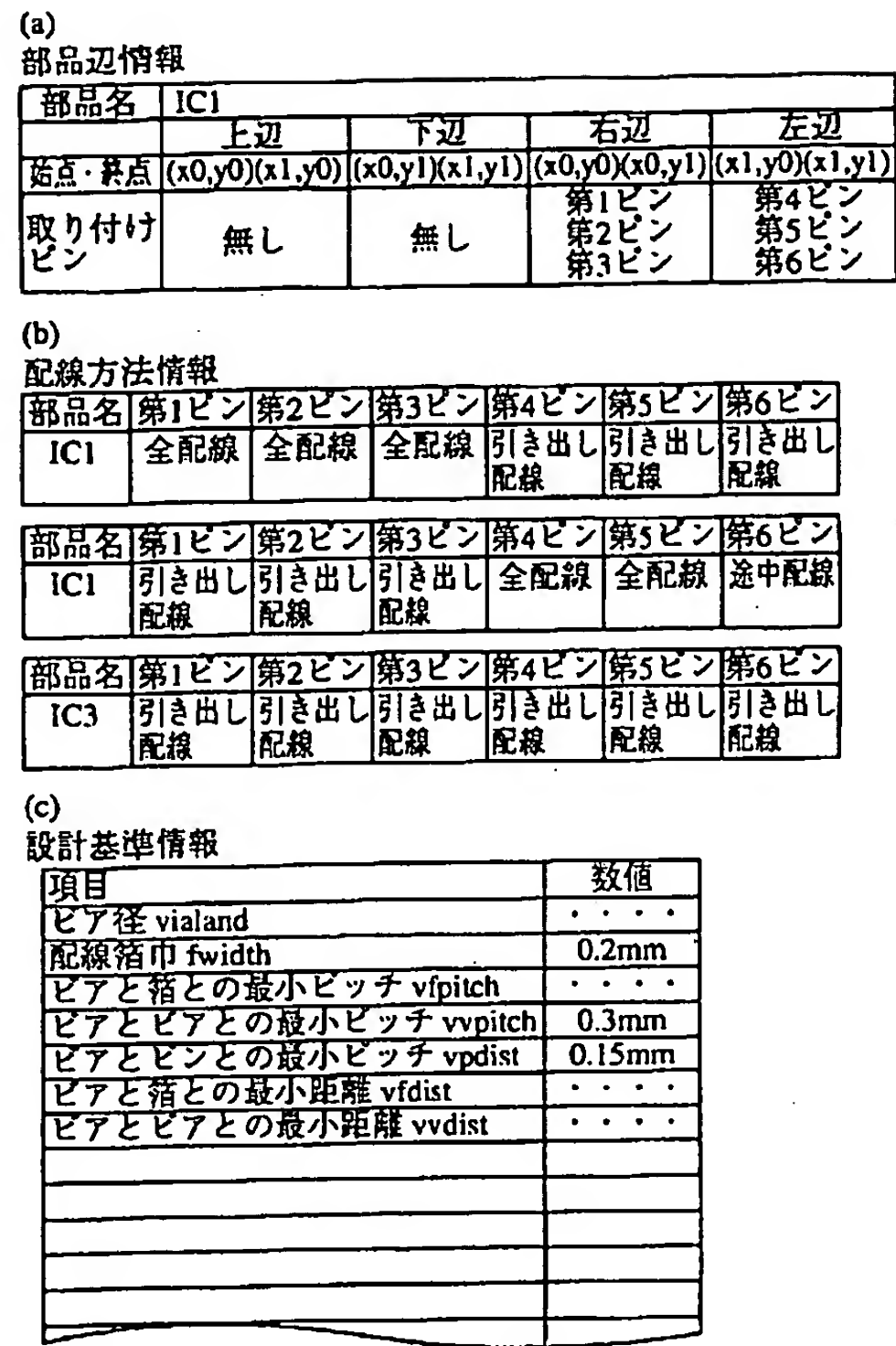
(d) 配線情報

ID	ネット名	面	構成点	構成点座標
1	A	1	7	(19,103),(19,150),...
...				

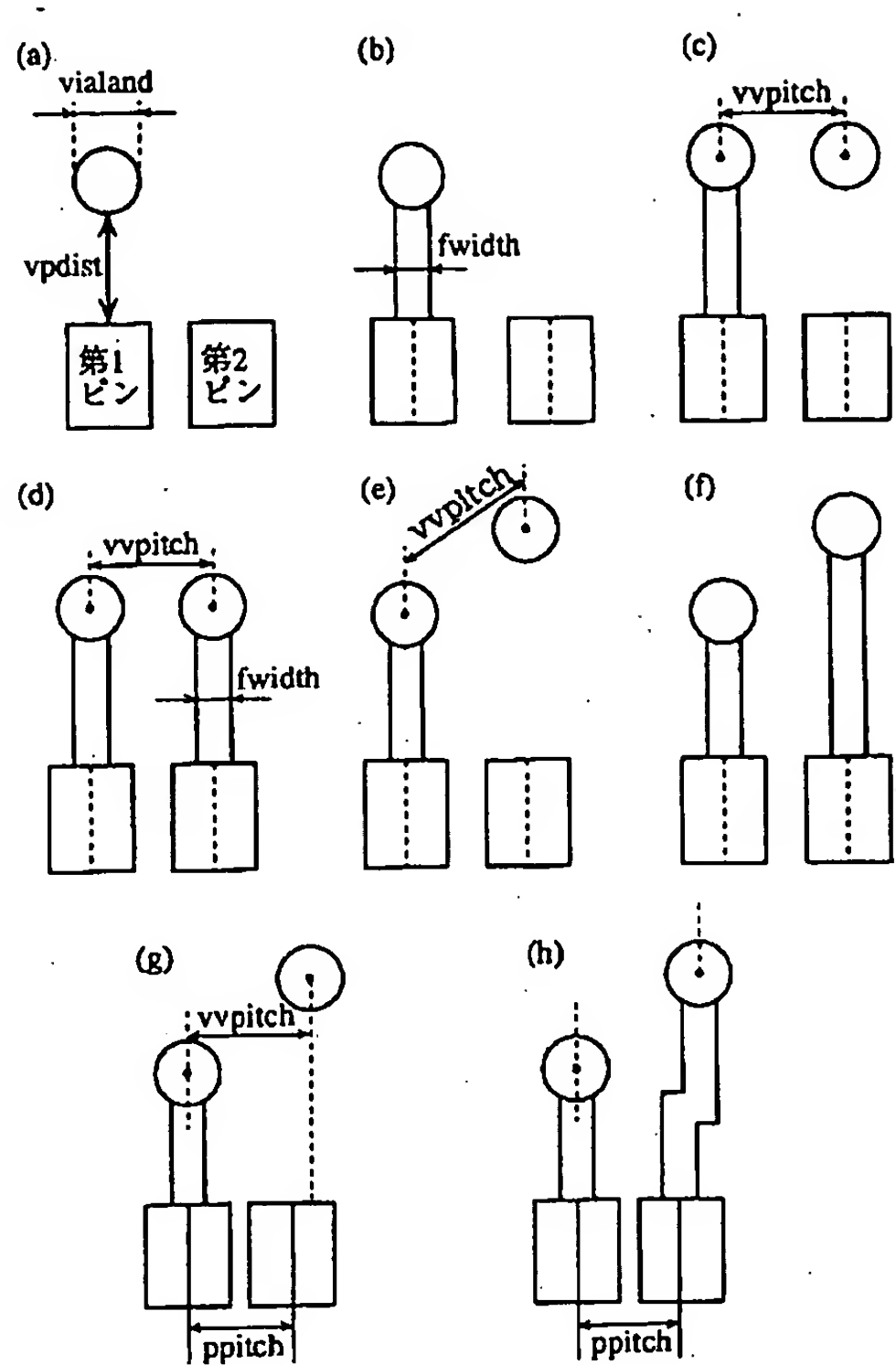
(e) 禁止域情報

ID	面	座標
1	1	(10,55),(20,55),(20,65),(10,65)
...		

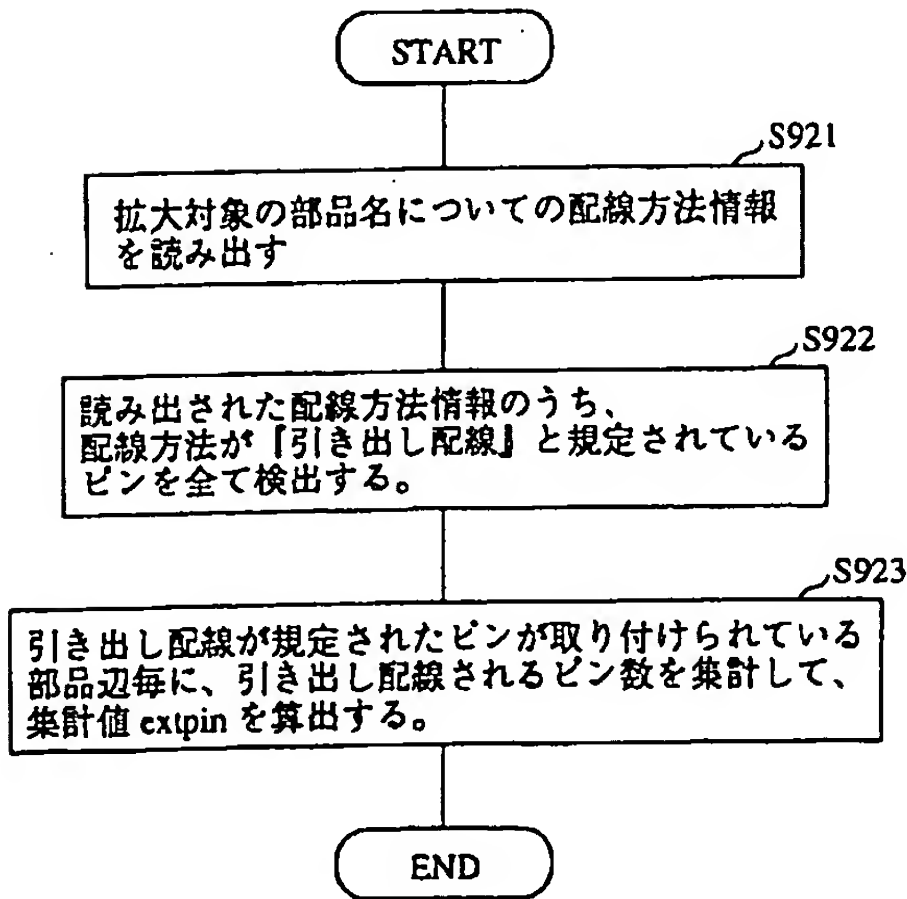
【図3】



【図4】



【図10】

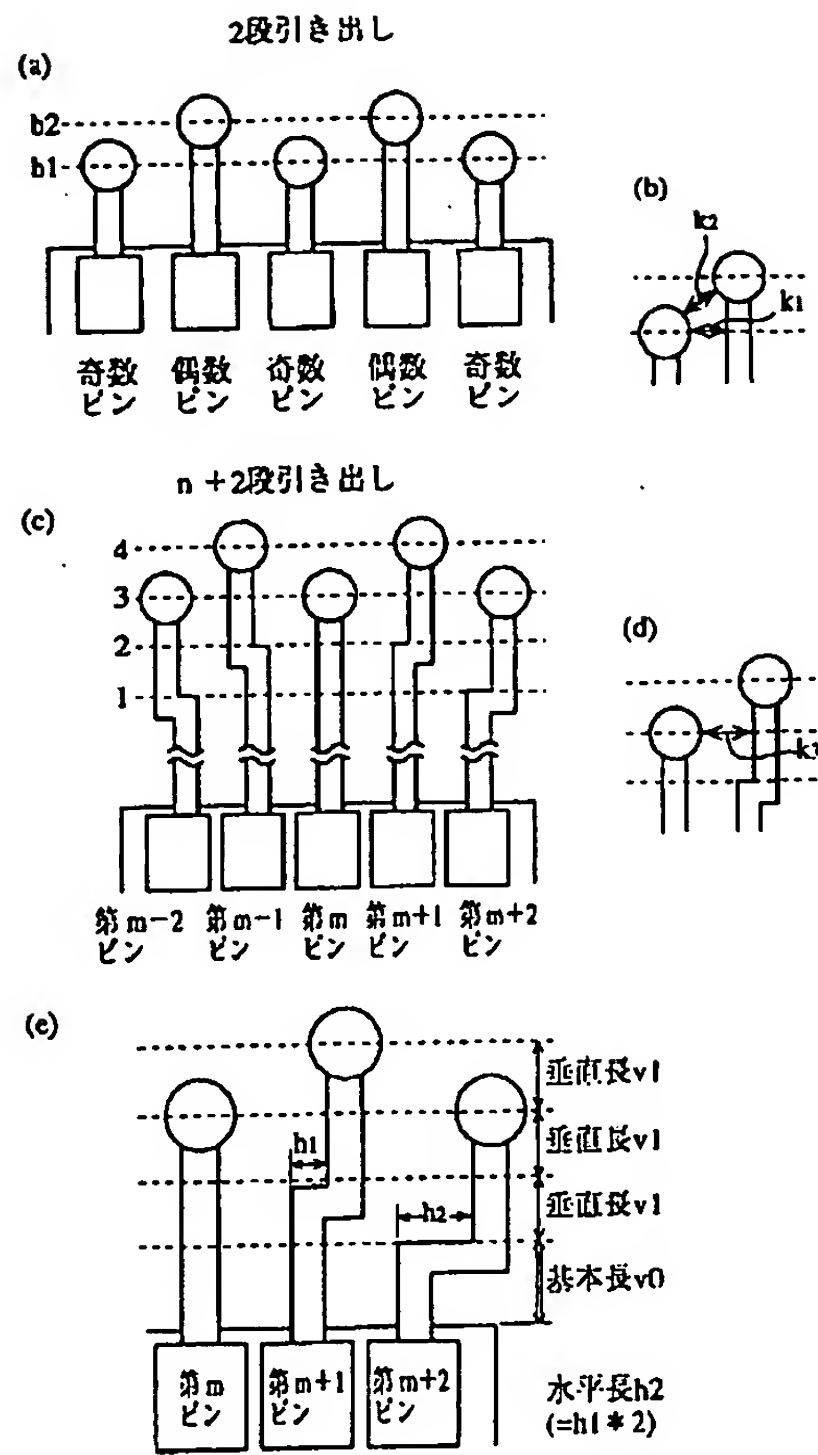


【図11】

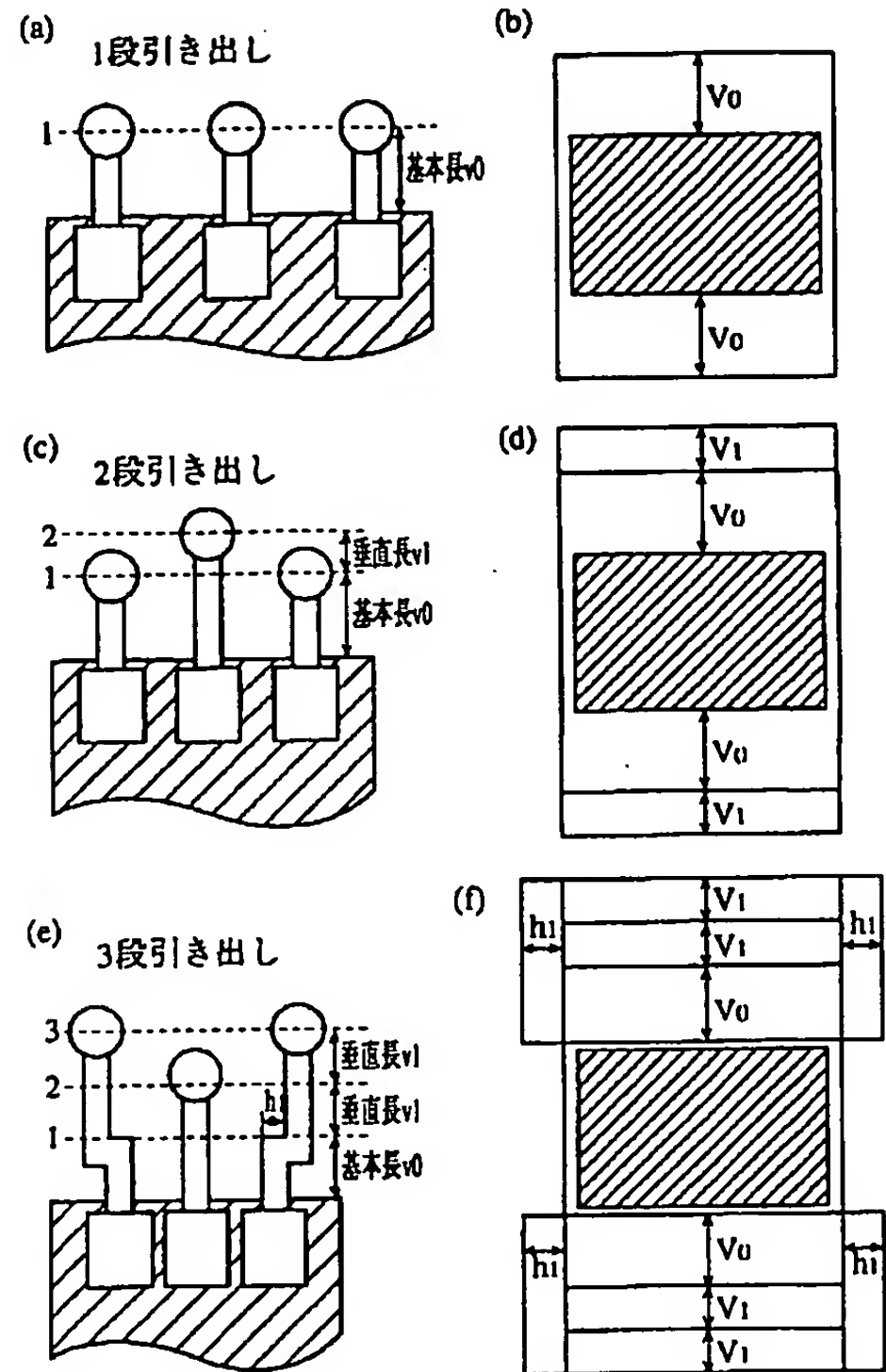
設計対象群

部品番号	部品名	拡大外形情報	タグ	拡大順序
IC1301	MN***	記入済み	●拡大済み	1番目
IC1302	MN***	記入済み	●拡大済み	2番目
IC1303	MN***	未記入	☆拡大対象	3番目
IC1304	MN***	未記入	○未拡大	4番目
IC1305	MN***	未記入	○未拡大	5番目
IC1306	MN***	未記入	○未拡大	6番目
IC1307	MN***	未記入	○未拡大	7番目
IC1308	MN***	未記入	○未拡大	8番目
IC1309	MN***	未記入	○未拡大	9番目
IC1310	MN***	未記入	○未拡大	10番目
IC1311	MN***	未記入	○未拡大	11番目
IC1312	MN***	未記入	○未拡大	12番目
IC1313	MN***	未記入	○未拡大	13番目

【図5】



【図6】



【図13】

(a) 部品形状情報

部品名	外形座標	端子外形	第3特性欄 端子数	端子相対 位置
MN700	(0,0),(3,0),(3,5),(0,5)
...				

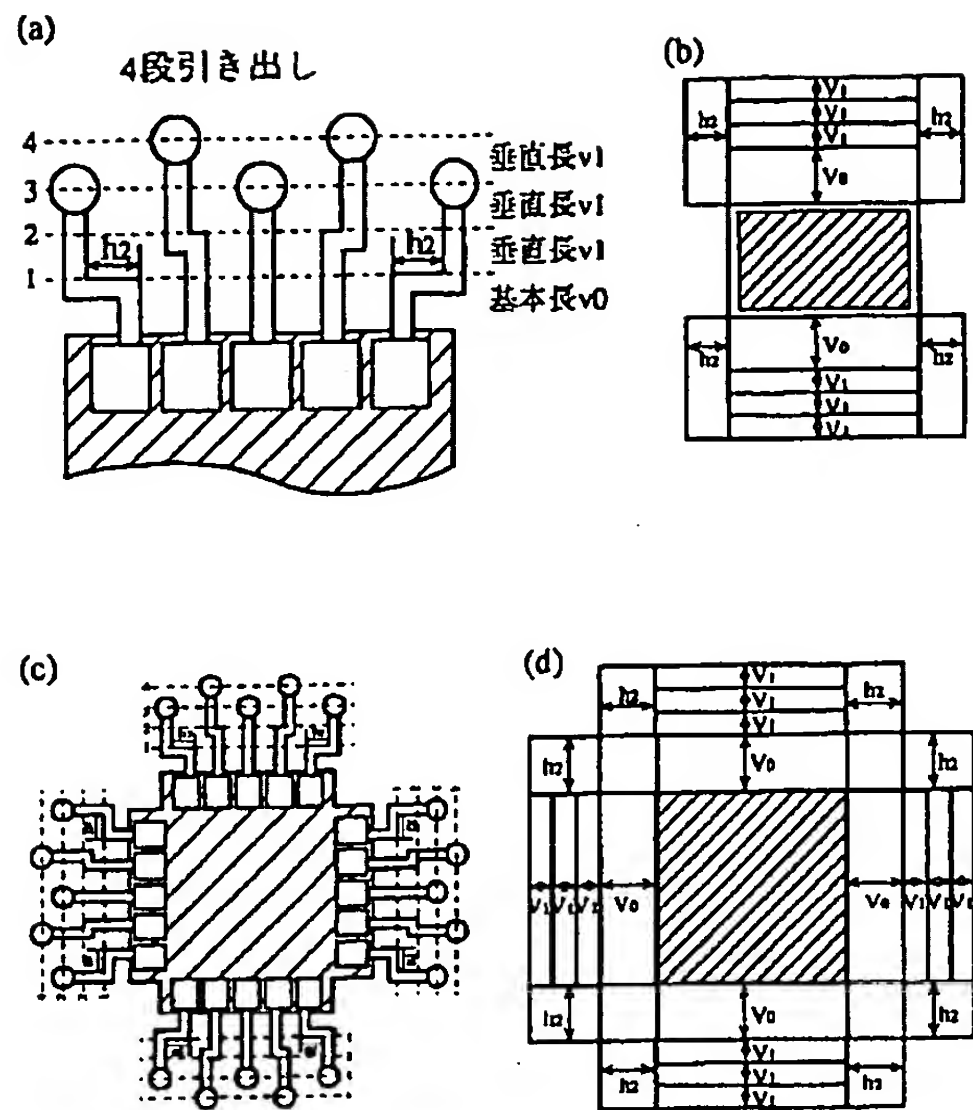
(b) 部品情報

部品 番号	部品名	座標	面	角度	第1特性欄 パッケージ種	第2特性欄 部品種類	拡大外形 座標
IC1	MN700	(20,100)	1	0	SOP		
IC3	MN700	(35,100)	6	180	SOP		
...							

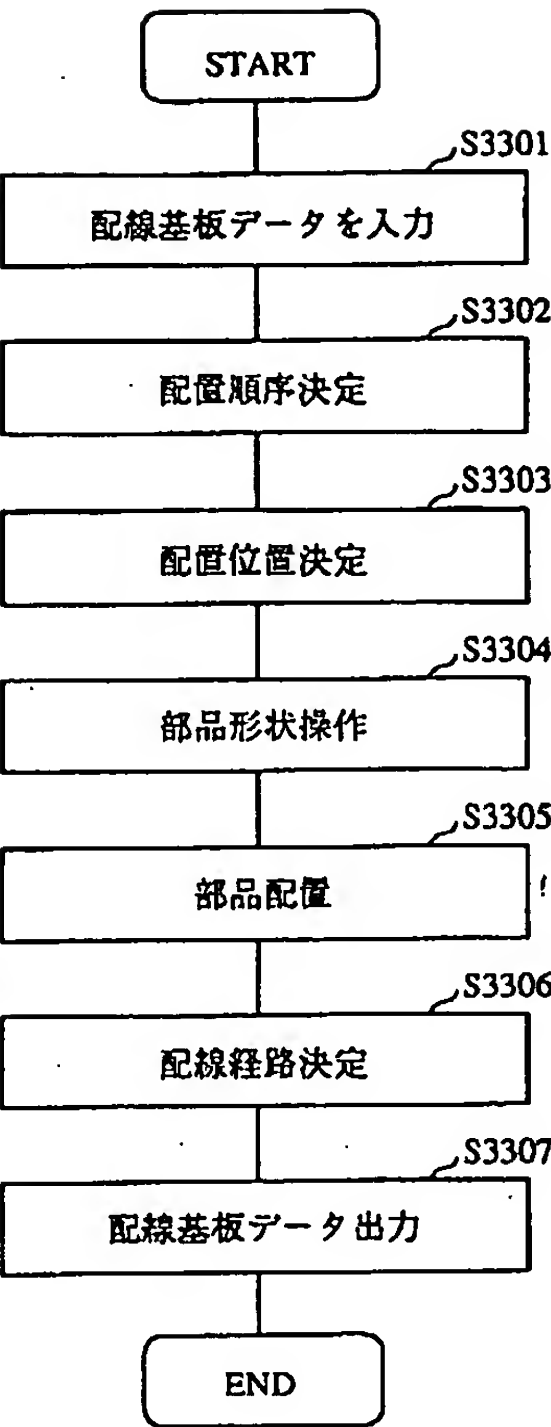
【図20】

	部品 2101	部品 2102	部品 2103	部品 2104	部品 2105	部品 2106
部品 2101		2.54	1.27	1.27	0.508	1.27
部品 2102			5.08	1.27	1.27	2.54
部品 2103				2.54	1.27	0.508
部品 2104					1.27	1.27
部品 2105						0.508
部品 2106						

【図7】



【図8】



【図12】

(a) 設計基準情報

終了判定基準	配置密度 80%
--------	----------

(b)

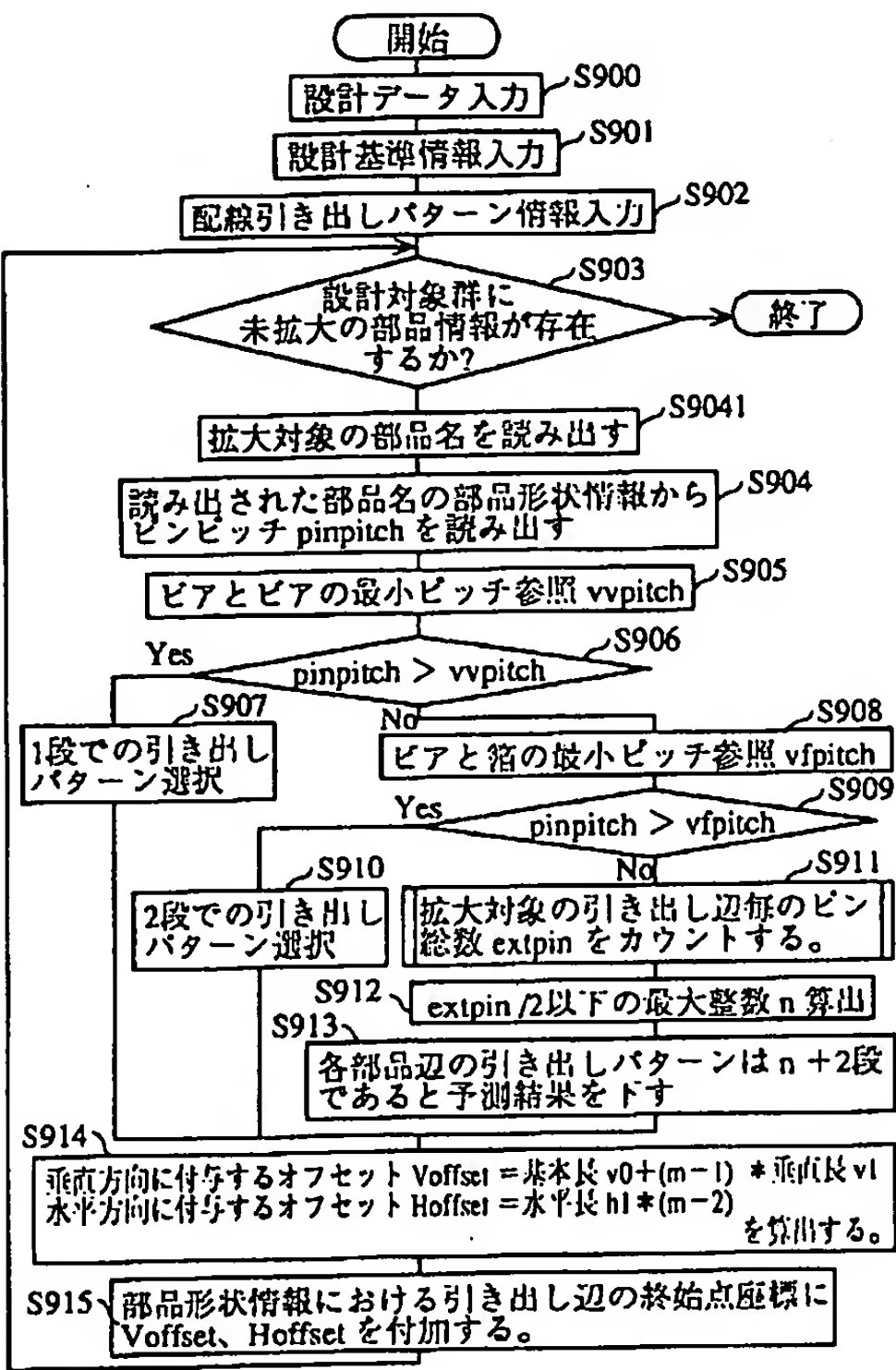
第1分類	部品条件	拡大巾
パッケージ種	QFP	0.508mm
	PGA	1.0mm
	SOP	0.508mm
	DIP	
	.	.
部品種類	CPU	1.27mm
	DRAM	0.508mm
	CONNECTOR	
	IC	
	.	.
	.	.
部品名		
部品形状の大きさ		
ピン数		

【図21】

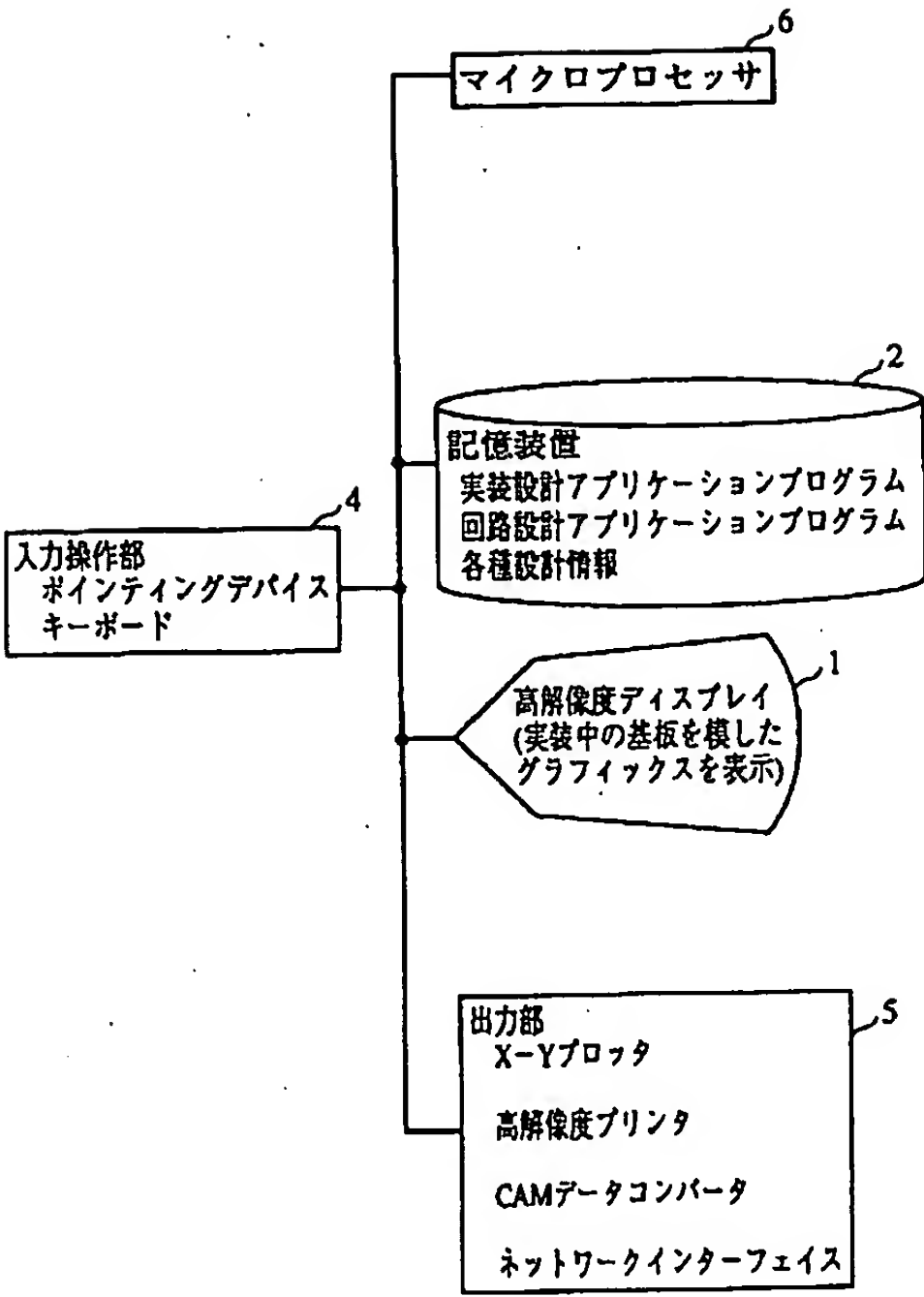
設計対象群

部品番号	部品名	座標	面	角度	タグ	配置順序
IC2101	MN***	記入済	記入済	記入済	●配置済み	1番目
IC2102	MN***	記入済	記入済	記入済	●配置済み	2番目
IC2103	MN***	記入済	記入済	記入済	●配置済み	3番目
IC2104	MN***	記入済	記入済	記入済	●配置済み	4番目
IC2105	MN***	未記入	未記入	未記入	☆配置対象	5番目
IC2106	MN***	未記入	未記入	未記入	○未配置	6番目
IC2107	MN***	未記入	未記入	未記入	○未配置	7番目
IC2108	MN***	未記入	未記入	未記入	○未配置	8番目
IC2109	MN***	未記入	未記入	未記入	○未配置	9番目
IC2110	MN***	未記入	未記入	未記入	○未配置	10番目
IC2111	MN***	未記入	未記入	未記入	○未配置	11番目
IC2112	MN***	未記入	未記入	未記入	○未配置	12番目
IC2113	MN***	未記入	未記入	未記入	○未配置	13番目

【図9】



【図14】



【図18】

【図24】

部品間最小ピッチ

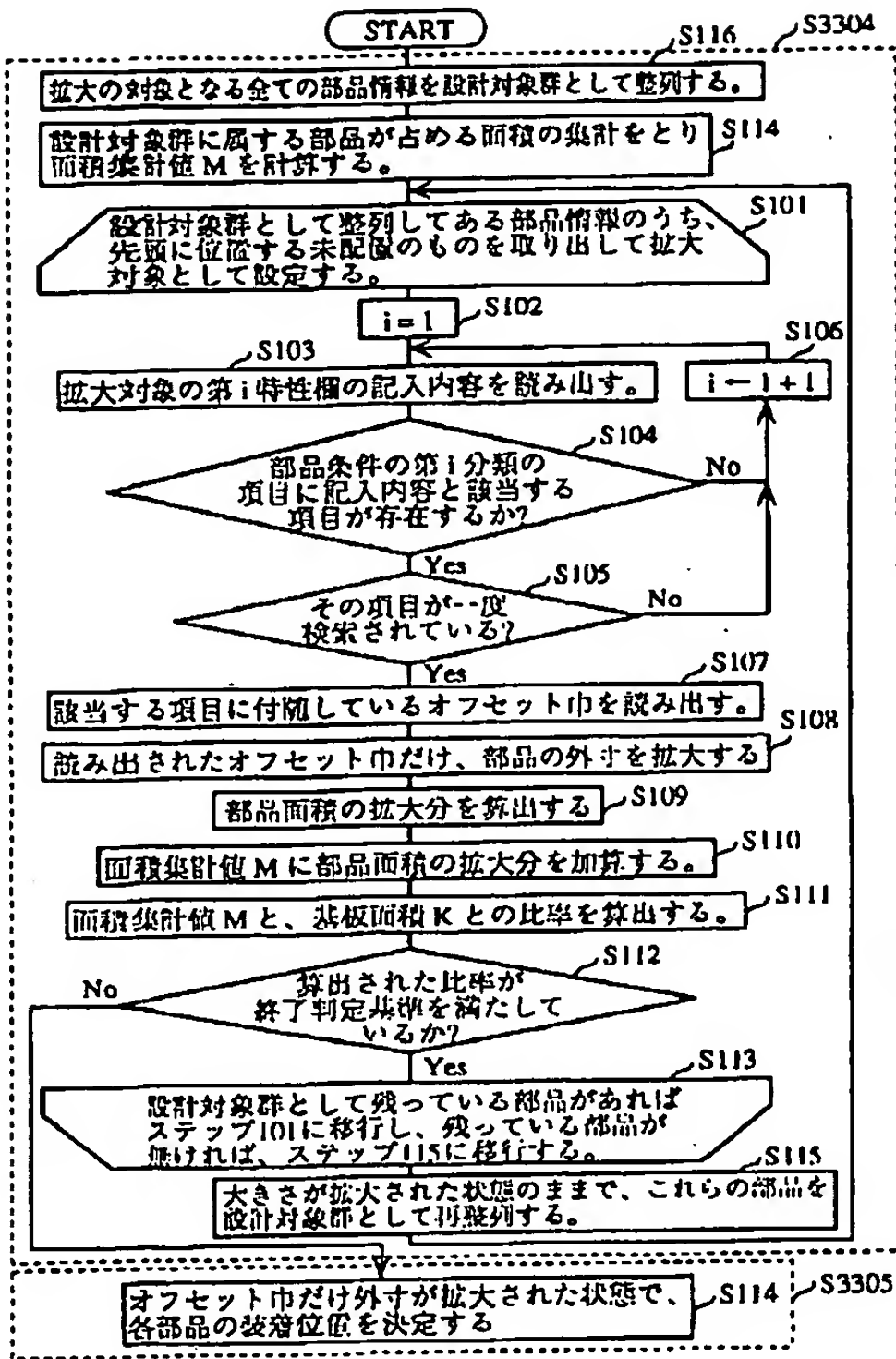
部品番号ペア	最小ピッチ
IC2401,R2402	0.508mm
IC2401,R2403	0.508mm
IC2401,R2404	0.508mm
IC2401,R2405	0.508mm
...	...

【図35】

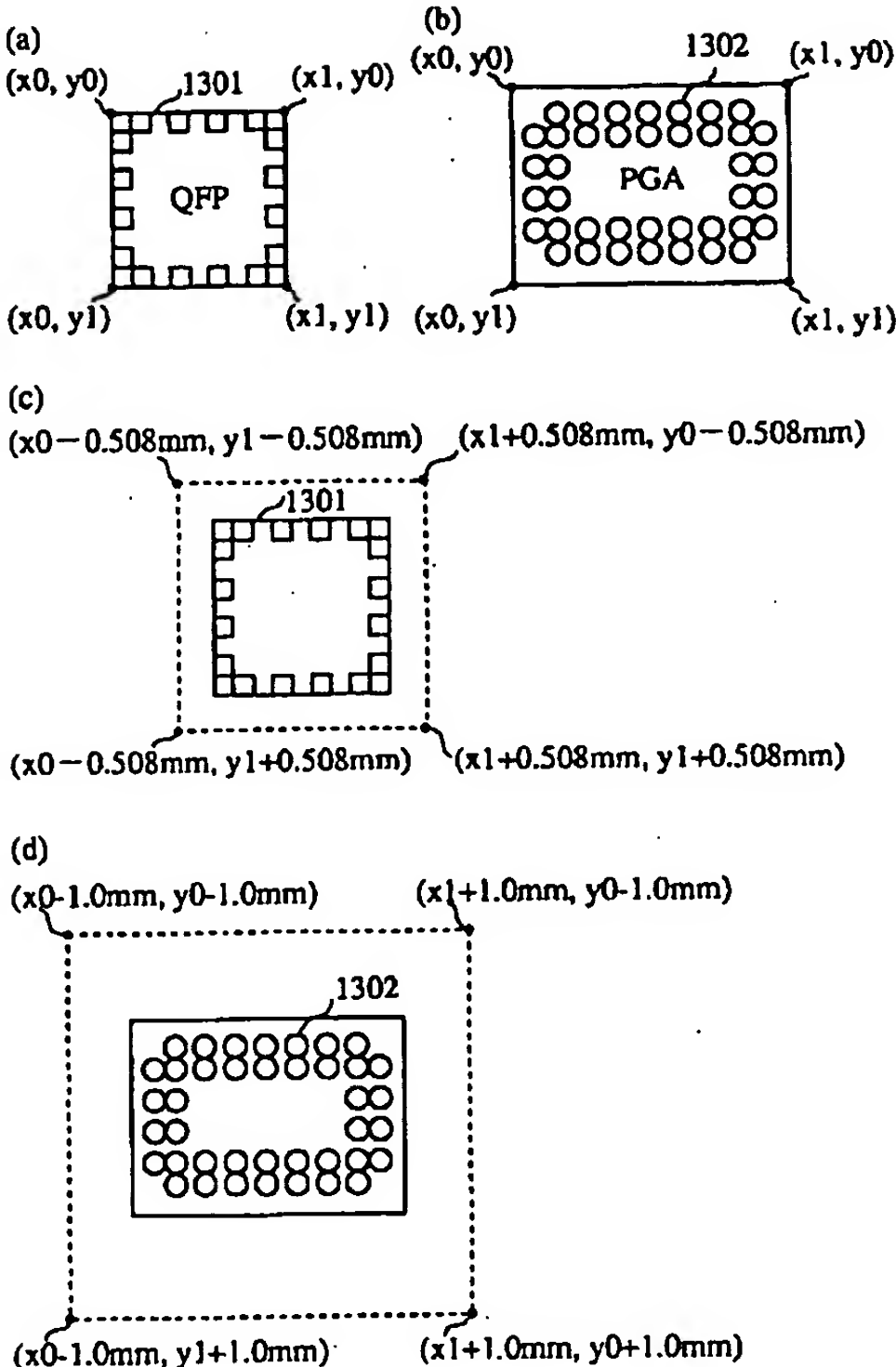
	部品 3201	部品 3202	部品 3203	部品 3204	部品 3205	部品 3206
基板外形	1.27	0.5	0.5	1.27	0.5	0.5

	部品条件		拡大巾	優先度
第1分類	パッケージ種	QFP	0.508mm	2
		PGA	1.0mm	1
		SOP	0.508mm	5
		DIP		6
		.	.	.
		.	.	.
		.	.	.
第2分類	部品種類	CPU	1.27mm	4
		DRAM	0.508mm	
		CONNECTOR		3
		IC		7
		.	.	.
		.	.	.
		.	.	.
第3分類	部品名			
第4分類	部品形状 の大きさ			8
第5分類	ピン数			9

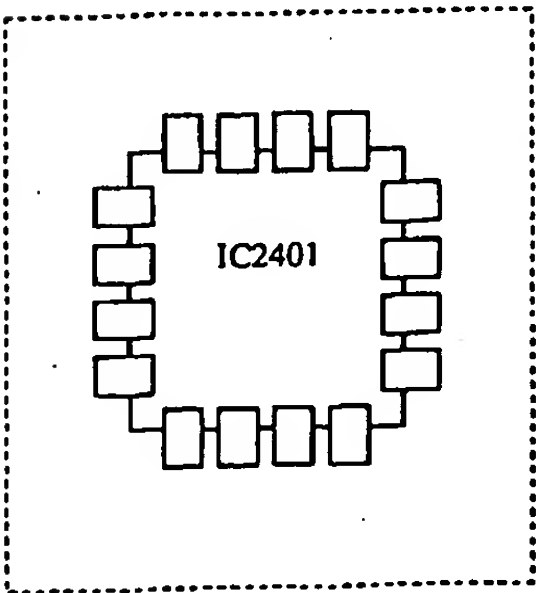
【図15】



【図16】



【図26】



【図27】

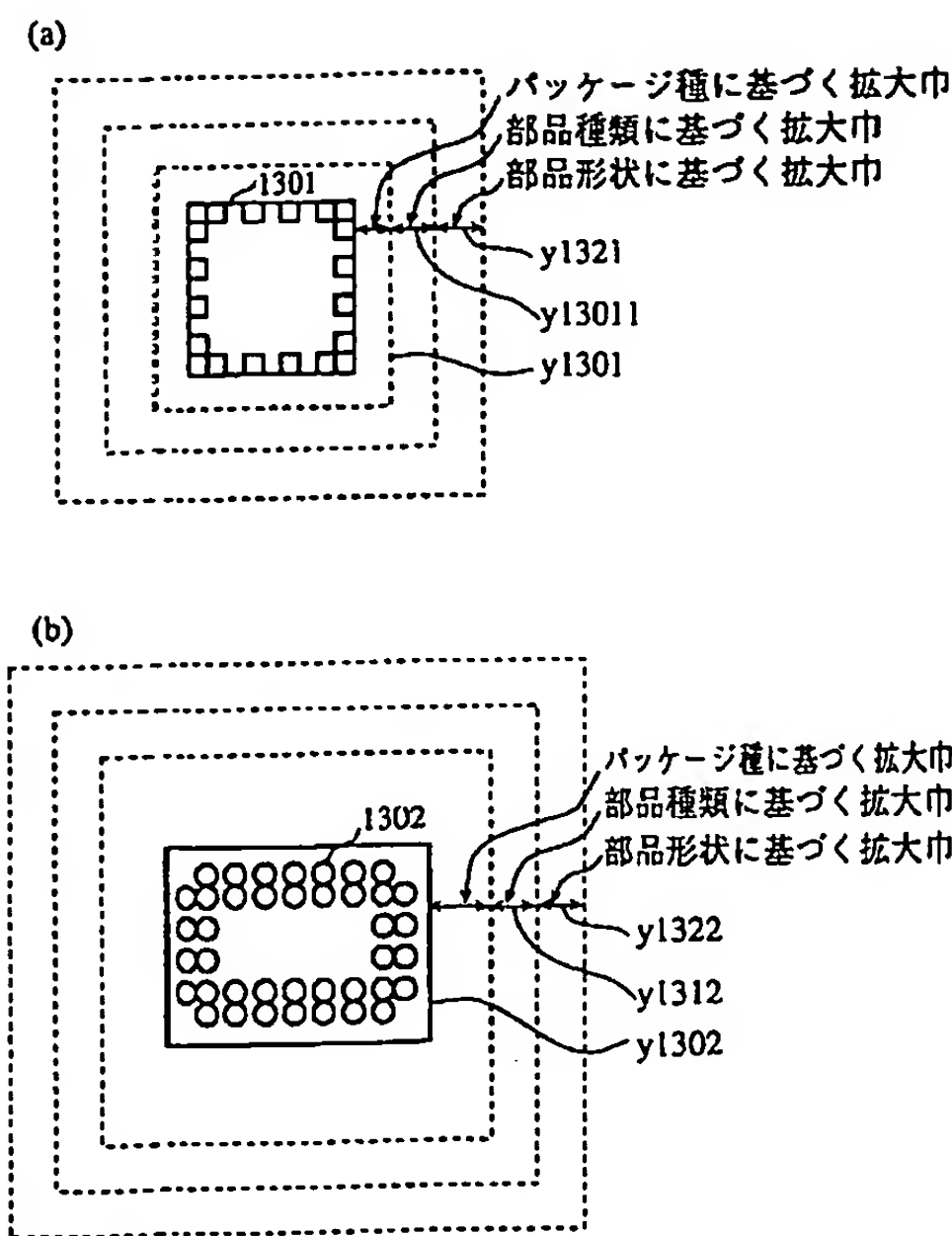
(a)

ネット名	ネットに属する端子
A241	IC2401-1, R2402-1
A242	IC2401-2, R2403-1
A243	IC2401-3, R2404-1
A244	IC2401-4, R2405-1

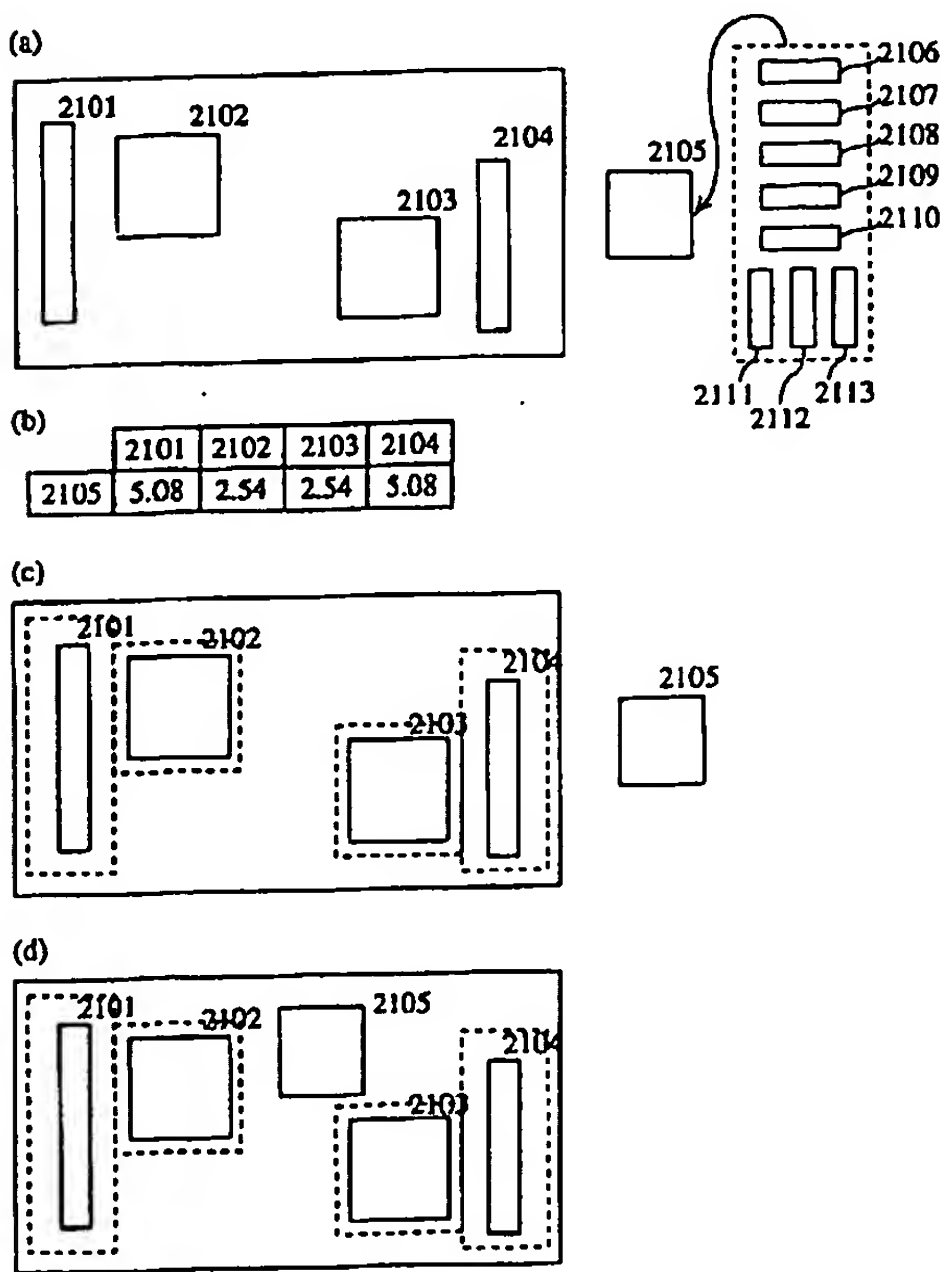
(b)

ネット名	ネットに属する端子	部品間最小ピッチ
A241	IC2401-1, R2402-1	0.508mm
A242	IC2401-2, R2403-1	0.508mm
A243	IC2401-3, R2404-1	0.508mm
A244	IC2401-4, R2405-1	0.508mm

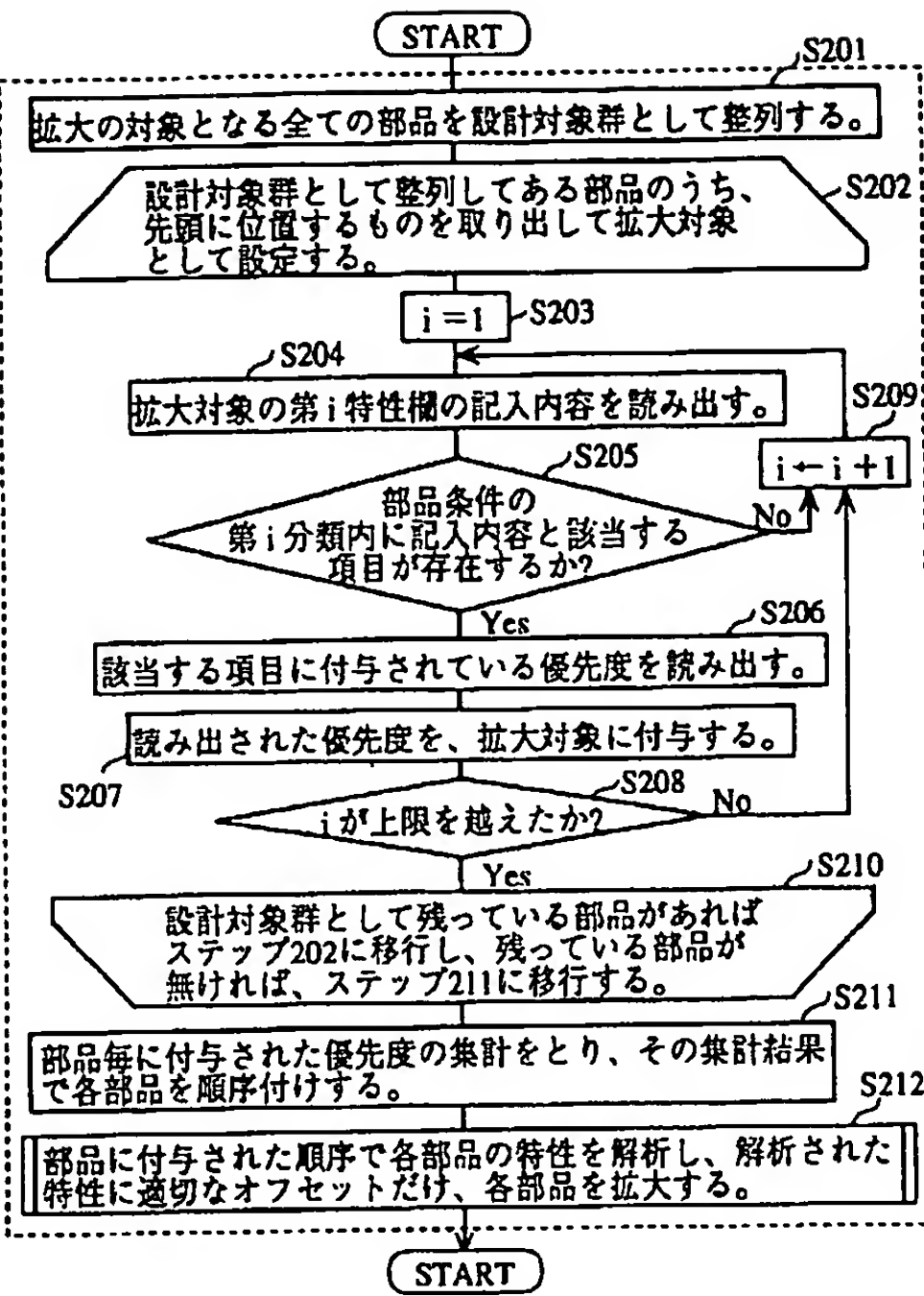
【図17】



【図23】



【図19】

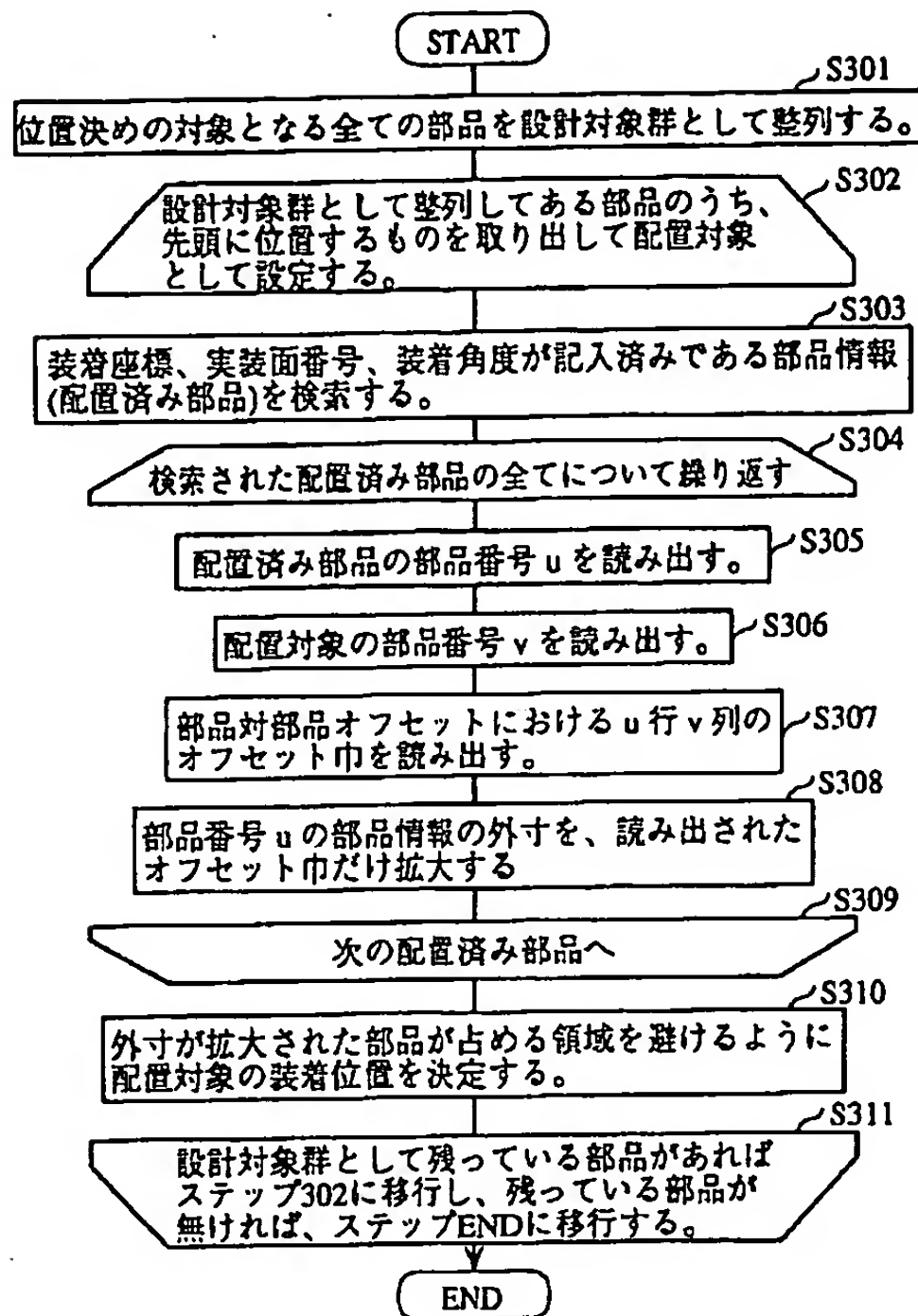


【図28】

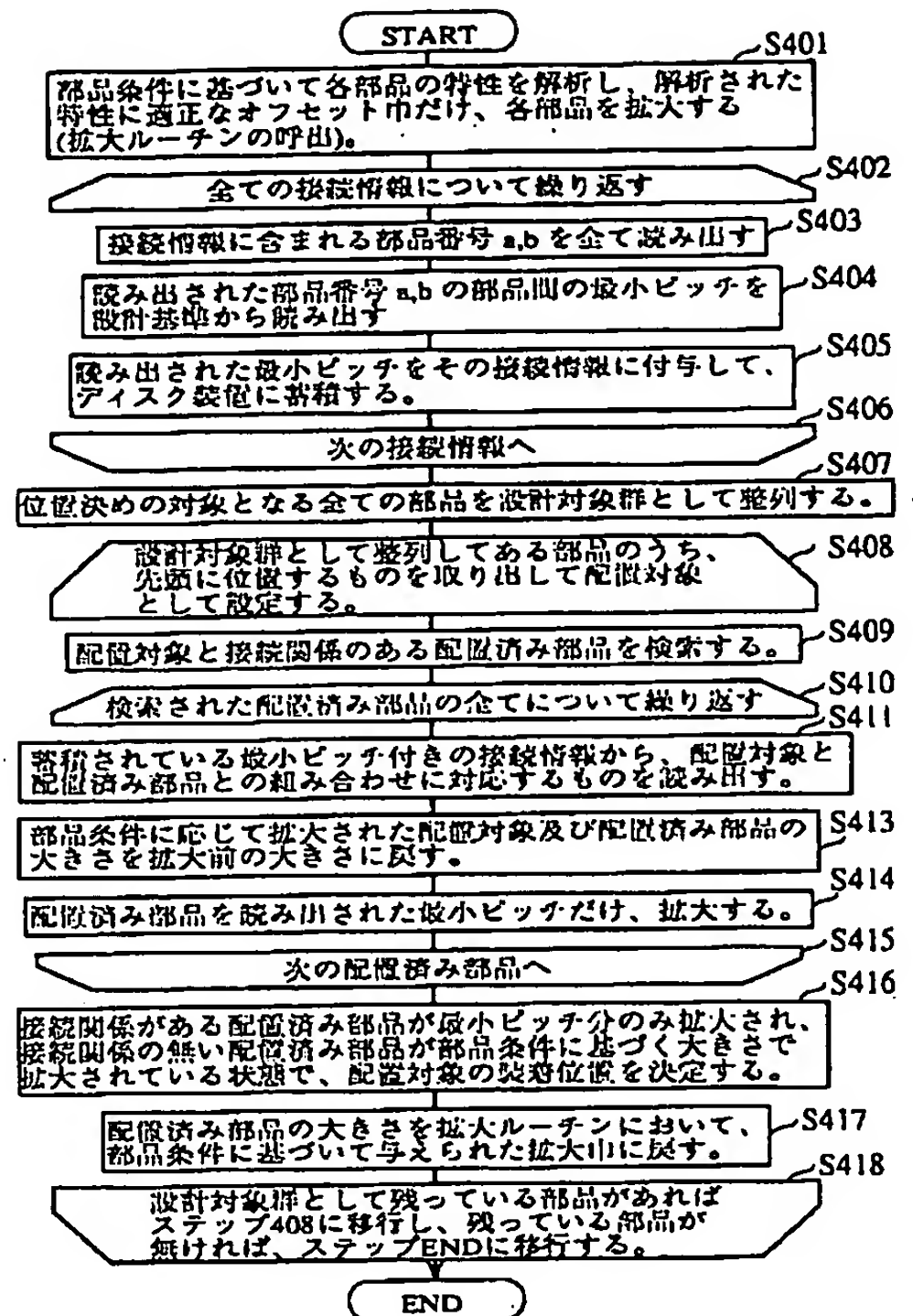
設計対象群

部品番号	部品名	座標	面	角度	タグ	拡大順序
IC2411	MN***	記入済	記入済	記入済	●配置済み	1番目
IC2412	MN***	記入済	記入済	記入済	●配置済み	2番目
IC2413	MN***	記入済	記入済	記入済	●配置済み	3番目
IC2414	MN***	記入済	記入済	記入済	●配置済み	4番目
IC2415	MN***	記入済	記入済	記入済	●配置済み	5番目
IC2416	MN***	記入済	記入済	記入済	●配置済み	6番目
IC2401	MN***	記入済	記入済	記入済	●配置済み	7番目
R2402	MN***	未記入	未記入	未記入	☆配置対象	8番目
R2403	MN***	未記入	未記入	未記入	○未配置	9番目
R2404	MN***	未記入	未記入	未記入	○未配置	10番目
R2405	MN***	未記入	未記入	未記入	○未配置	11番目
IC2406	MN***	未記入	未記入	未記入	○未配置	12番目

【図22】



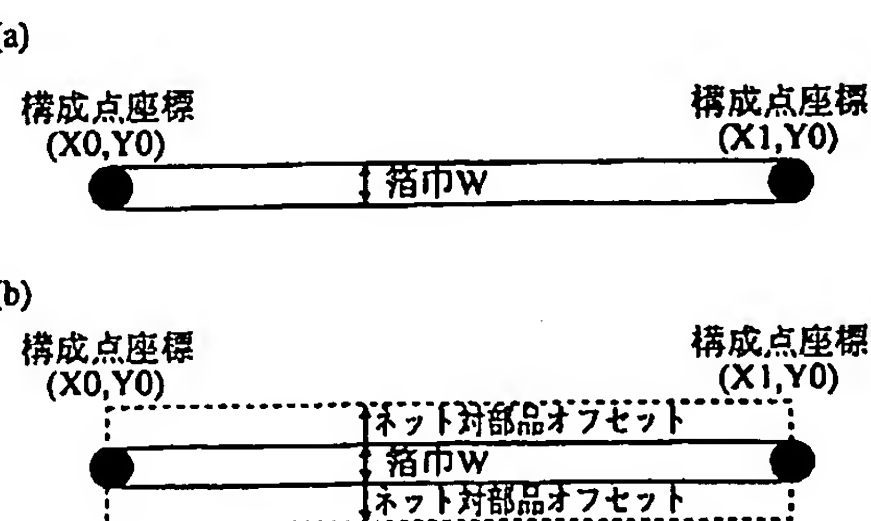
【図25】



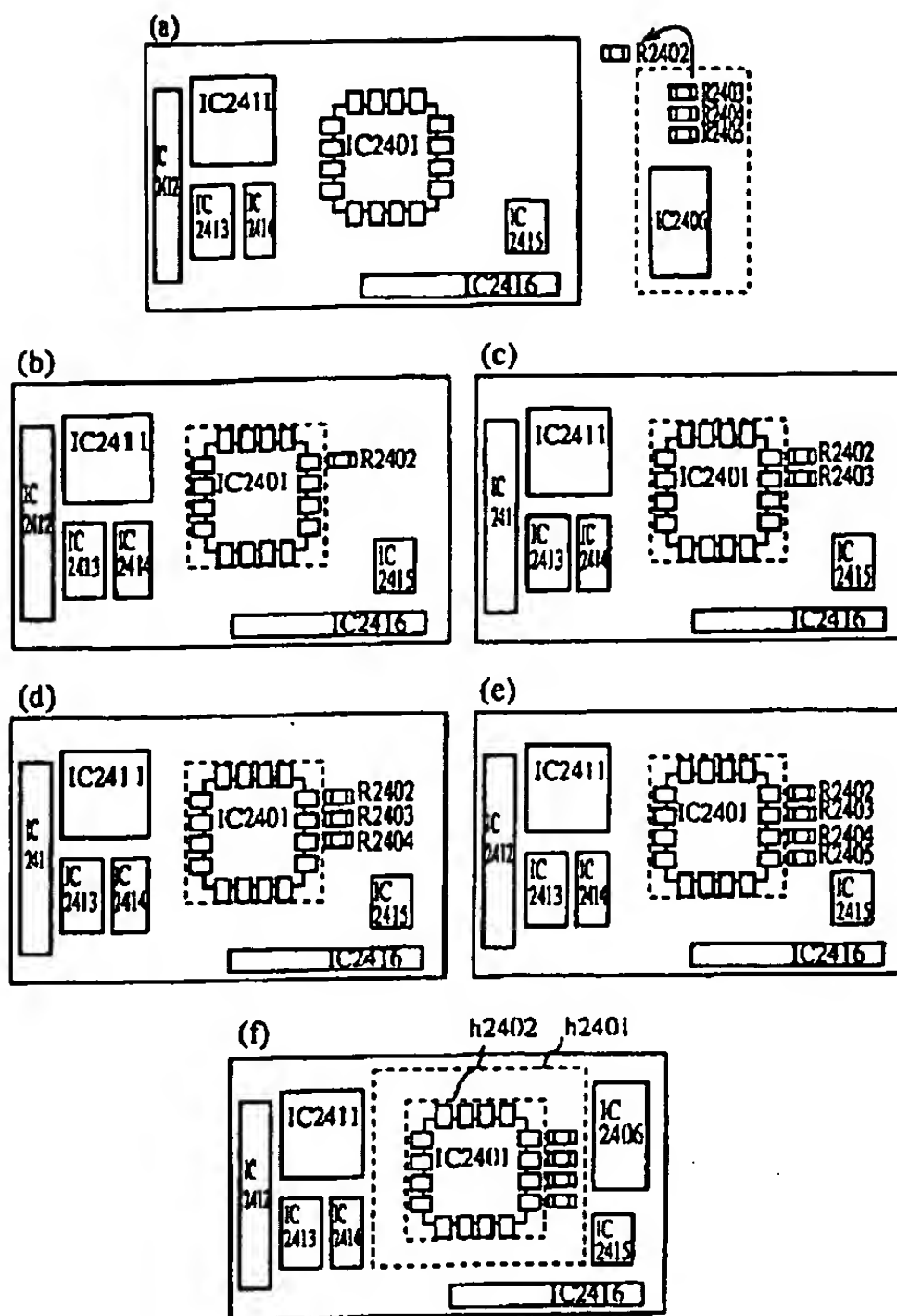
【図32】

	部品 2801	部品 2802	部品 2803	部品 2804	部品 2805	部品 2806
ネット A1	0.15	0.15	0.15	0.15	0.3	0.15
ネット A2	0.3	0.15	0.15	0.15	0.15	0.15
ネット A3	0.3	0.3	0.3	0.3	0.3	0.3
ネット A4	0.5	0.5	0.5	0.3	0.5	0.5

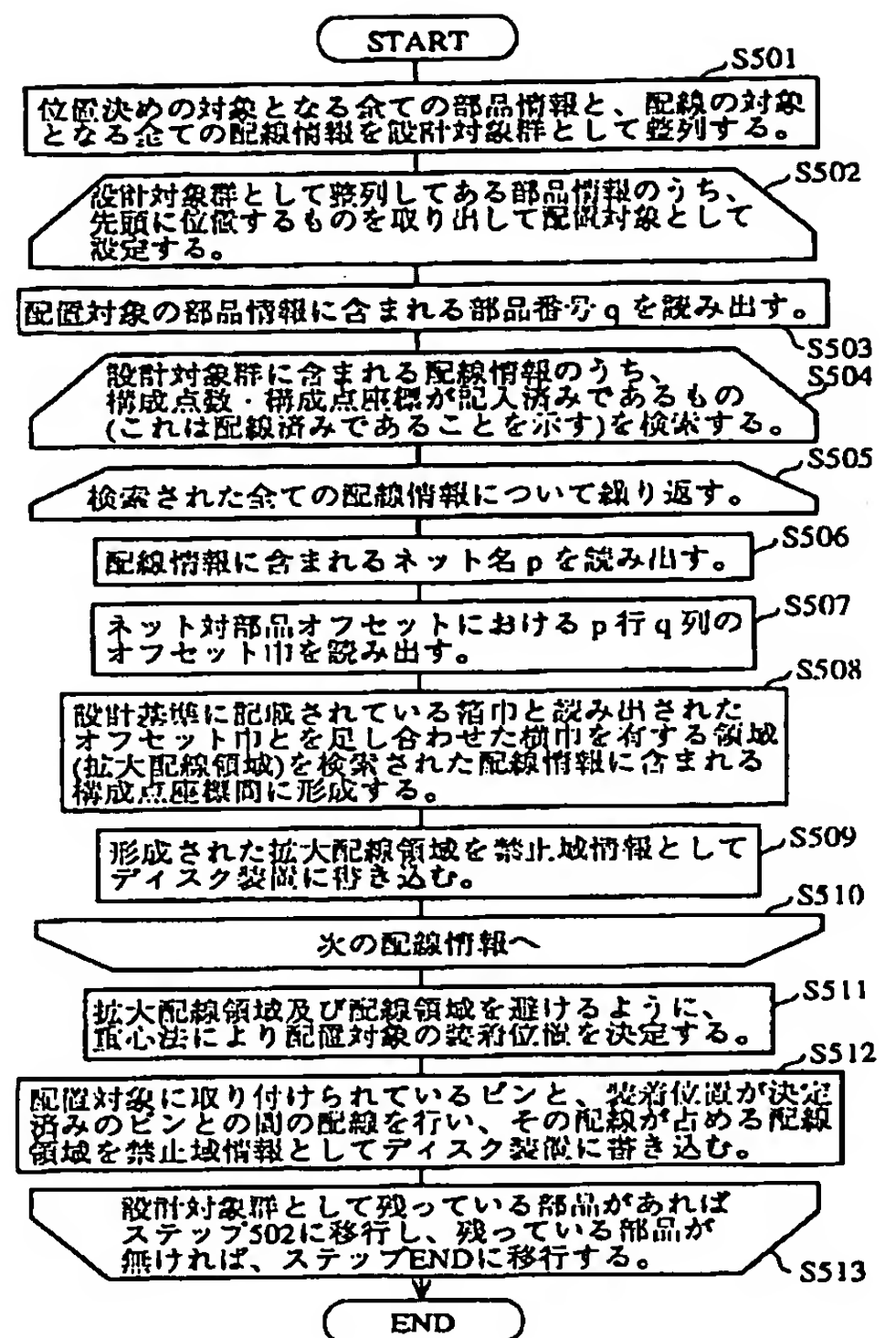
【図33】



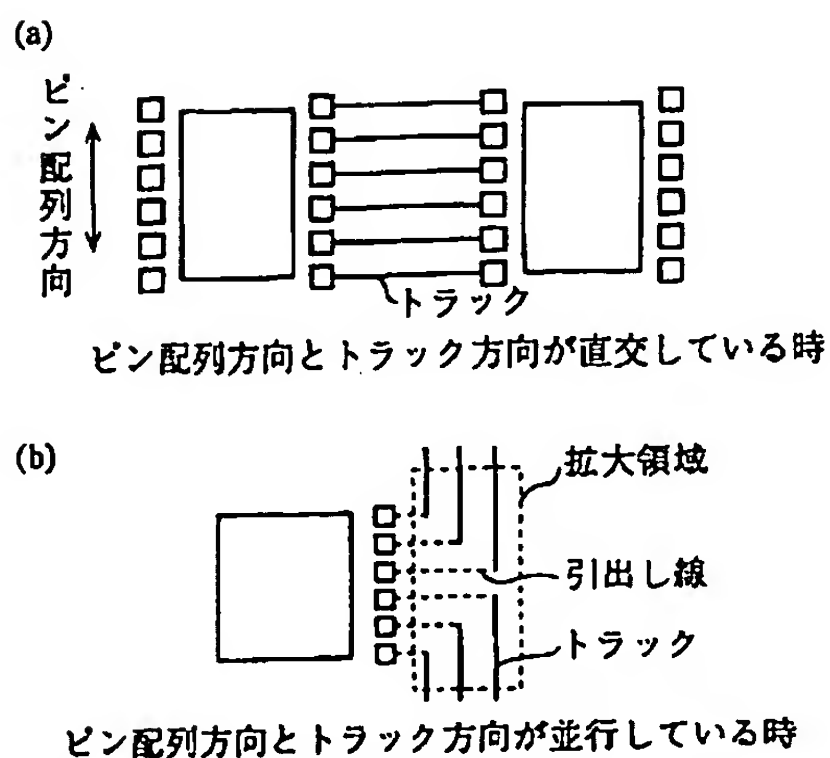
【図29】



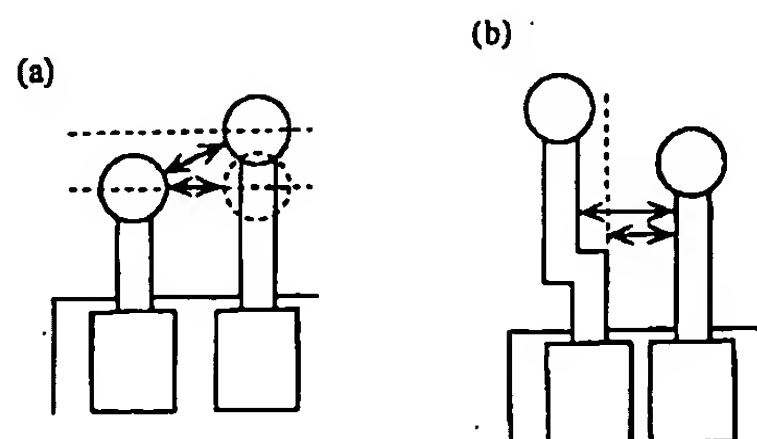
【図30】



【図38】



【図39】



【図31】

(a) 部品情報群

部品番号	部品名	座標,面,角度	タグ	配置順序
部品2801	MN***	記入済み	●配置済み	1番目
部品2802	MN***	記入済み	●配置済み	2番目
部品2803	MN***	未記入	☆配置対象	3番目
部品2804	MN***	未記入	○未配置	4番目
部品2805	MN***	未記入	○未配置	5番目
部品2806	MN***	未記入	○未配置	6番目
部品2807	MN***	未記入	○未配置	7番目
部品2808	MN***	未記入	○未配置	8番目
部品2809	MN***	未記入	○未配置	9番目

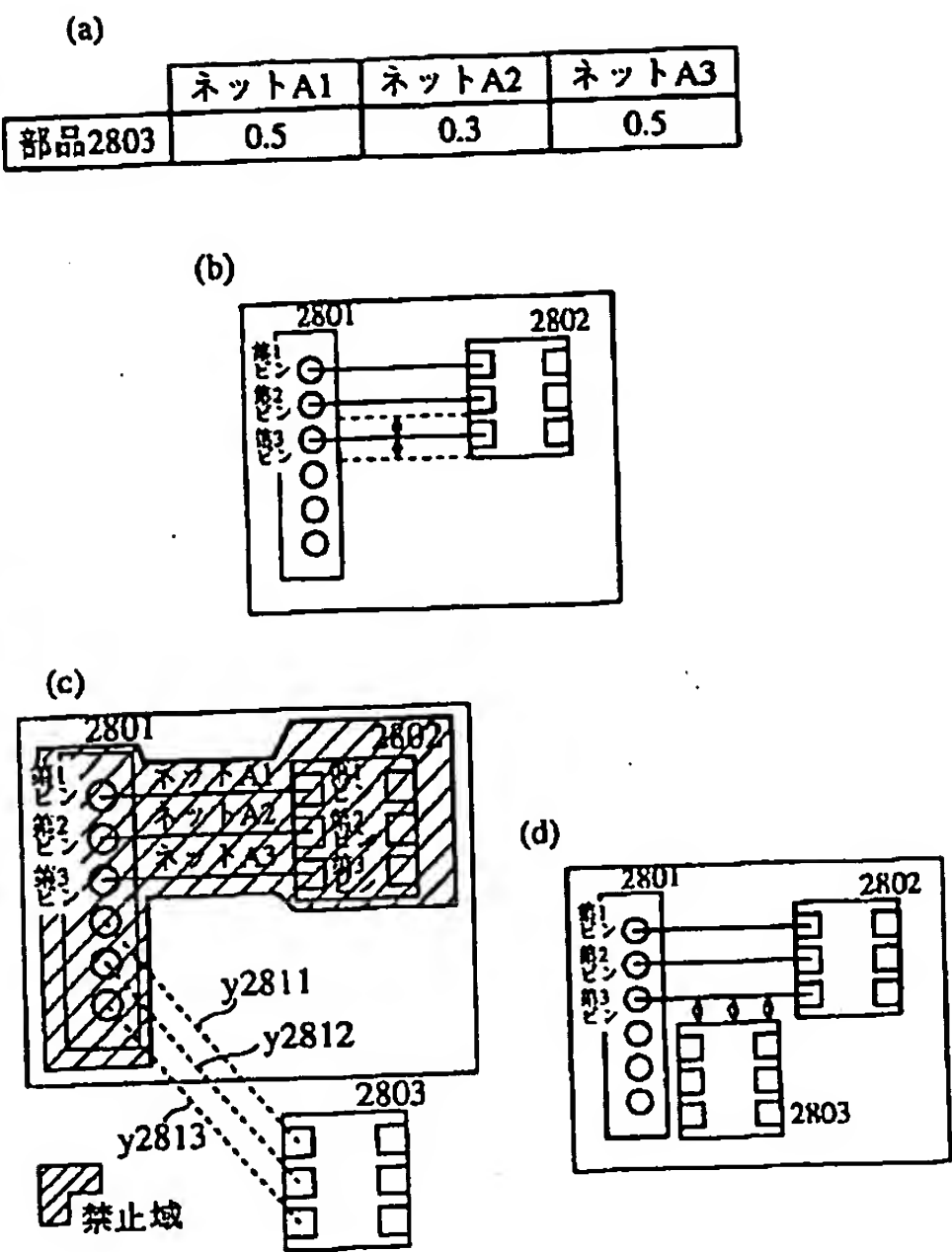
(b) 配線情報群

ID	ネット名	装着面	構成点数	構成点座標	タグ	配線順序	拡大倍率
1	A1	記入済	記入済	記入済	●配線済み	1番目	
2	A2	記入済	記入済	記入済	●配線済み	2番目	
3	A3	記入済	記入済	記入済	●配線済み	3番目	
4	A4	記入済	記入済	記入済	●配線済み	4番目	
5	A5	未記入	未記入	未記入	☆配線対象	5番目	
6	A6	未記入	未記入	未記入	○未配線	6番目	
7	A7	未記入	未記入	未記入	○未配線	7番目	
8	A8	未記入	未記入	未記入	○未配線	8番目	
9	A9	未記入	未記入	未記入	○未配線	9番目	

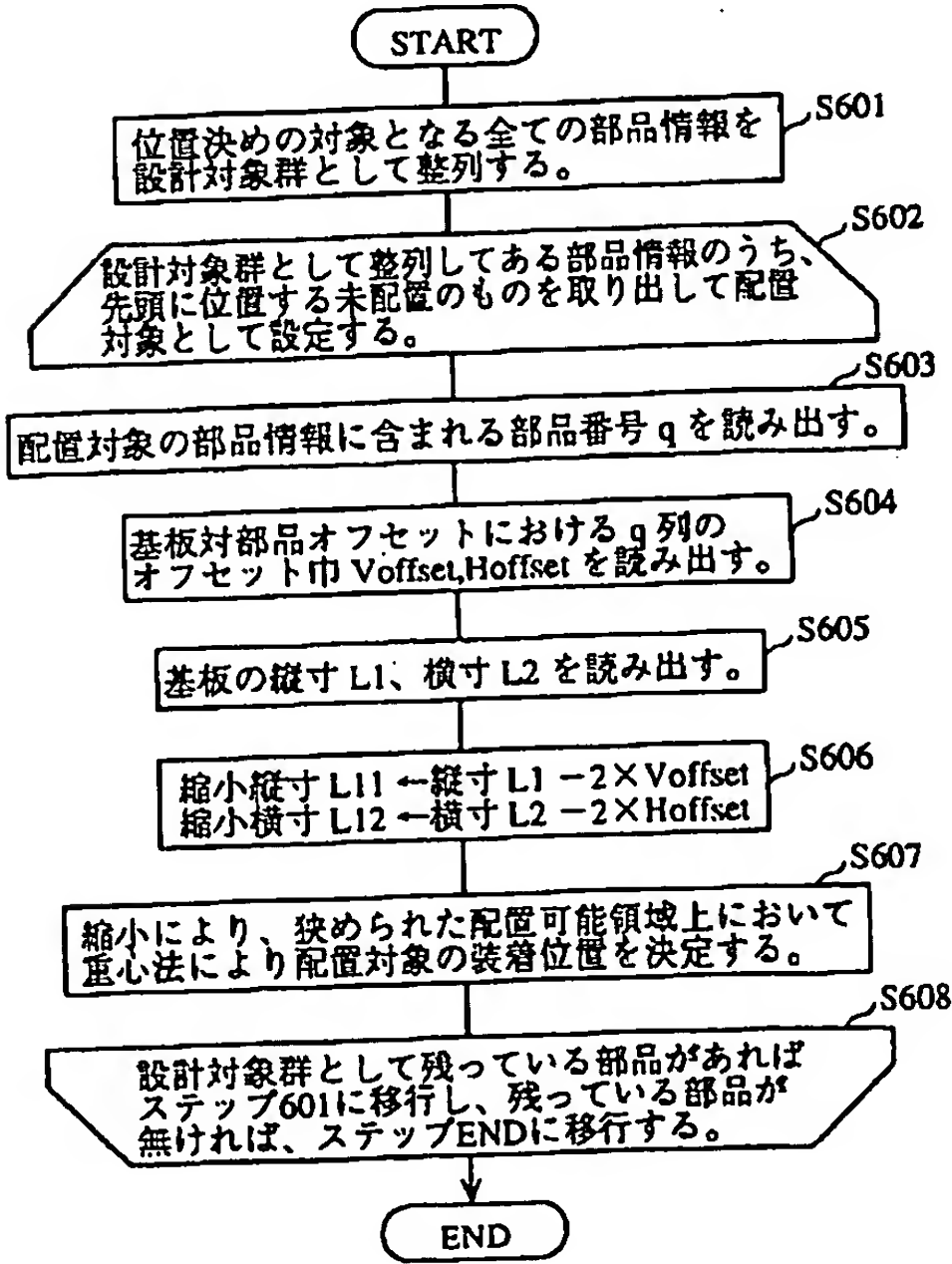
(c) 接続情報

ネット名	ネットに属する端子
A1	部品2801-ピン1, 部品2802-ピン1
A2	部品2801-ピン2, 部品2802-ピン2
A3	部品2801-ピン3, 部品2802-ピン3
A4	部品2801-ピン4, 部品2803-ピン1
A5	部品2801-ピン5, 部品2803-ピン2
A6	部品2801-ピン6, 部品2803-ピン3
A7	部品2803-ピン4, 部品2804-ピン1
A8	部品2803-ピン5, 部品2804-ピン2
A9	部品2803-ピン6, 部品2805-ピン1

【図34】

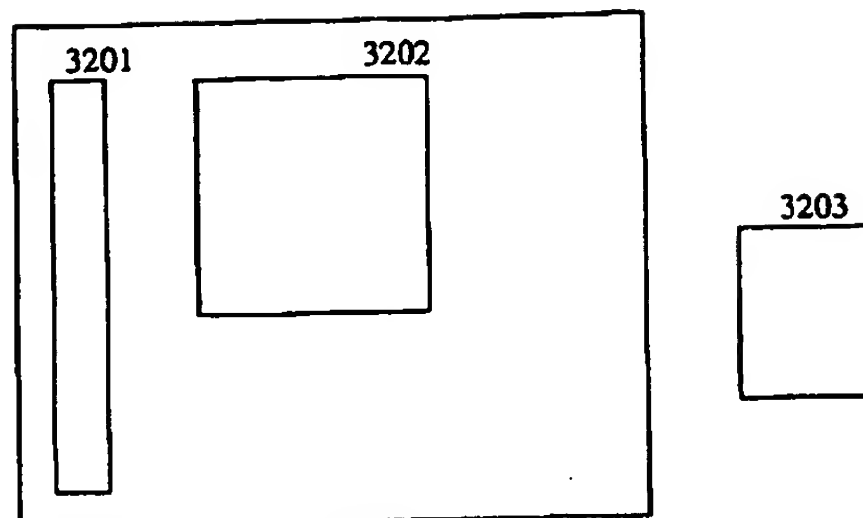


【図36】



【図37】

(a)



(b)

	部品3203
基板外形とのオフセット	1.0mm

(c)

